



Creer...Crear...Crecer

**UNIVERSIDAD NACIONAL DE RIO CUARTO**  
**FACULTAD DE INGENIERÍA**

Tesis para acceder al título de Doctor  
en Ciencias de la Ingeniería

**ESTRATEGIAS DE CONTROL PARA LA CONEXIÓN EN PARALELO**  
**DE INVERSORES EN UPS**

Ing. Roberto Esteban Carballo

DIRECTOR: Dr. Ing. Guillermo Oscar García

DIRECTOR: Dr. Ing. Fernando Botterón

Río Cuarto, Enero 2017

## COMISIÓN ASESORA y JURADO

Nombre y Apellido.....Lugar de Trabajo.....

Firma..... Aclaración.....

Nombre y Apellido.....Lugar de Trabajo.....

Firma..... Aclaración.....

Nombre y Apellido.....Lugar de Trabajo.....

Firma..... Aclaración.....

## DEFENSA ORAL Y PÚBLICA

Lugar y Fecha.....

Calificación.....

# Resumen

Esta tesis trata del análisis y el diseño de estrategias de control para el funcionamiento de inversores conectados en paralelo, particularmente para aplicaciones en fuentes de alimentación ininterrumpida. Dichas estrategias tienen como objetivo principal, el de reducir a niveles operativos la corriente de circulación entre los inversores conectados en paralelo con un reparto equitativo de potencias, manteniendo una tensión sobre la carga con reducida distorsión armónica total para cualquier tipo de carga, presentando una rápida respuesta dinámica al rechazo de perturbaciones de carga del tipo escalón. El desafío para conseguir el objetivo trazado se enmarca en las exigencias de las normas para UPS y de sistemas eléctricos de distribución de baja tensión, lo que posibilita que las estrategias propuestas garanticen un determinado grado de calidad de energía a las cargas críticas.

En tal sentido, en base a dichas normas se propone en esta tesis una metodología de diseño para controladores resonantes, los cuales se utilizan para controlar la tensión de salida de cada inversor. La propuesta está basada en el análisis de la impedancia de salida del inversor, característica que permite determinar la capacidad de rechazo a perturbaciones causadas por las diferentes cargas conectadas a su salida.

Respecto a la operación en paralelo de los inversores, de la investigación realizada se propone utilizar las estrategias de control sin canal de comunicación de datos y que realizan el reparto de potencias por curva de caída, debido a que son las que reúnen las mejores características para las aplicaciones de UPS.

Dado que la baja impedancia de salida de los inversores obtenida con la metodología propuesta, produce una corriente de circulación de magnitud importante una vez que los mismos son conectados en paralelo, para disminuir esta corriente a niveles operativos, se propone la incorporación de un lazo de impedancia virtual, que facilita el ajuste de la impedancia de salida a la frecuencia fundamental. La diferencia esencial del lazo de impedancia virtual propuesto en este trabajo, respecto a otras estrategias, es que reduce la cantidad de sensores, al utilizar la corriente del inductor en vez de utilizar la corriente de carga.

Con el fin de diseñar el controlador por curva de caída, analizar el desempeño en régimen transitorio y permanente y el grado de robustez de los dos inversores operando en paralelo con el lazo externo de control de potencias, se propone en esta tesis un modelo en espacio de estado que considera todas las dinámicas del sistema de control en cuestión, excepto las dinámicas asociadas a los controladores resonantes en las frecuencias

armónicas de la fundamental. A partir de la representación mencionada en espacio de estado y la relación que existe entre la respuesta dinámica de la corriente de circulación entre los inversores, con la respuesta dinámica de la diferencia de potencias activas ante una variación del ángulo entre las tensiones de salida de los inverores, es posible obtener un modelo lineal de segundo orden para diseñar de forma sencilla el controlador por curva de caída. El modelo de segundo orden obtenido analíticamente fue validado mediante los resultados experimentales, corroborándose la muy buena correlación entre ambos.

Finalmente, a la estrategia de control propuesta para los inversores operando en forma aislada o conectados en paralelo, se le incorpora una característica esencial en todo equipamiento electrónico, que es la de poder proveer por un tiempo determinado una corriente de falla en casos de cortocircuito o sobrecarga. Para este objetivo, esta tesis propone incorporar controladores resonantes en el lazo interno de corriente y un algoritmo de limitación de la acción de control del lazo de tensión con *anti-windup*, de manera tal de evitar que el sistema se inestabilice o se produzca un comportamiento indeseado en las variables controladas. Este algoritmo se diseñó para que los inversores inyecten una corriente de falla sinusoidal y el sistema de control presente transiciones suaves entre el modo de operación normal al de falla y viceversa. Además, en el lazo interno de control de corriente, se propone sumar a las acciones de control de los resonantes, una realimentación de los estados de la planta en tiempo discreto, incorporándose grados de libertad adicionales que consiguen ampliar significativamente los márgenes de robustez del sistema respecto a los márgenes de robustez conseguidos con el lazo de corriente que utiliza únicamente la acción proporcional.

Todas las propuestas de esta tesis son validadas por resultados experimentales obtenidos en un prototipo de laboratorio conformado por dos inversores monofásicos de 2 kVA, alimentando cargas lineales y no lineales.

# Abstract

This theses deal with the analysis and design of the control strategies for parallel operation of voltage source PWM inverters voltage source PWM inverters, in particular for uninterruptible power supplies (UPS) applications. Such control strategies have the main objective, to reduce at operative levels the circulating current between the inverters connected in parallel with an equitable distribution of powers. Furthermore, the controlled output voltage maintains a low total harmonic distortion for any kind of load, showing a rapid dynamic response to the step type load disturbances rejection. The challenge to achieve the outlined goal is in line with the requirements of the standards for UPS and low voltage distribution systems, which enables the proposed strategies to guarantee a certain degree of energy quality to critical loads.

In this sense and based on these standards, a design methodology for resonant controllers which are used to control the output voltage of each inverter, is proposed in this thesis. The proposal is constructed on the analysis of the output impedance of the inverter, characteristic that allows determining the capacity of disturbances rejection caused by the different loads connected to its output.

Regarding to the parallel operation of the inverters and based on the research carried out, it is proposed to use the control strategies without a data communication channel and that perform the power distribution by the droop method, because they are the ones that bring together the best features for UPS applications.

Since the low output impedance of the inverters obtained with the proposed methodology, produces a significant circulation current once they are connected in parallel, to reduce this current to operational levels it is proposed to include a virtual impedance loop, which facilitates the adjustment of the output impedance at the fundamental frequency. The essential difference of the virtual impedance loop proposed in this work with respect to other strategies, is that it reduces the number of sensors because use the inductor current instead of using the load current.

In this thesis, a state-space model that takes into account the dynamics of the entire control system, except the dynamics associated to the resonant controllers at the harmonics of the fundamental frequency is proposed. From this model, it is possible to design the droop controller and easily analyze the transient and the steady-state performance, as well as the robustness of both inverters operating in parallel. In the sequence, it is verified that the envelope of the dynamic response of the difference of the active powers when the angle

between the output voltages of the inverters changes, conforms the dynamic response of the circulating current between the inverters. The dynamic response of the circulating current can be represented by a second-order linear model, which was analytically obtained and experimentally validated verifying the good correlation between both. The resulting model facilitates the design of the droop controller.

Finally, to the proposed control strategy for the inverters operating either in stand-alone or in parallel, is incorporated an essential feature in all electronic equipment. This feature is the ability to provide for a certain time, a fault current in cases of short-circuit or overload. For this aim, this thesis propose to add resonant controllers at the inner current control loop and a limitation algorithm of the voltage loop control action with an anti-windup, in order to prevent the system being destabilized or an undesirable behavior occurs in the controlled variables. This algorithm is designed so that the inverters can inject a sinusoidal fault current and the control system presents smooth transitions from normal to fault mode and vice versa. Furthermore, in the inner current control loop, it is proposed to add to the resonant controller actions a discrete-time model state feedback. Thus, the additional degrees of freedom that bring the states feedback, get to extend the robustness margins respect to the ones achieved with the inner current control loop that use only the proportional action.

All of these thesis proposals are validated by experimental results obtained in an experimental prototype, conformed by two PWM single-phase inverters of 2 kVA that feed linear and no linear loads.

# ÍNDICE

ÍNDICE DE TABLAS.....	x
ÍNDICE DE FIGURAS .....	xi
Capítulo 1 Introducción.....	1
1.1 Descripción del Problema y Aplicaciones .....	1
1.2 Antecedentes de los temas relacionados con esta tesis .....	5
<b>1.2.1 Estrategias de control con comunicación para la conexión en paralelo de inversores</b> .....	6
<b>1.2.2 Estrategias de control sin comunicación para la conexión en paralelo de inversores</b> .....	16
<b>1.2.3 Estrategias de control tolerantes a fallas en la comunicación</b> .....	40
<b>1.2.4 Estrategias de control para UPS: controladores resonantes</b> .....	43
1.3 Hipótesis y Objetivos del trabajo de tesis .....	51
<b>1.3.1 Hipótesis</b> .....	51
<b>1.3.2 Objetivos del trabajo de tesis</b> .....	52
1.4 Contribuciones de esta tesis .....	52
<b>1.4.1 Publicaciones</b> .....	54
1.5 Organización de la tesis.....	54
Capítulo 2 Metodología de Diseño de Controladores Resonantes para UPS de Doble Conversión .....	56
2.1 Introducción .....	56
2.2 Modelo en tiempo discreto del inversor con estrategias de control de múltiples lazos de realimentación .....	58
2.3 Metodología de diseño de la estrategia de control de múltiples lazos de realimentación .....	65
<b>2.3.1 Definición de la Impedancia Armónica</b> .....	65
<b>2.3.2 Diseño del lazo interno de control de corriente utilizando un controlador proporcional</b> .....	66
<b>2.3.3 Diseño del lazo externo de control de tensión utilizando múltiples controladores resonantes.</b> .....	70
<b>2.3.4 Resumen de la metodología de diseño</b> .....	81
2.4 Resultados Experimentales .....	82
2.5 Conclusiones .....	86
Capítulo 3 Estrategias de Control por Curva de Caída con Reducido Número de Sensores .....	89
3.1 Introducción .....	89

3.2 Estrategia de control por curva de caída, diagrama de bloques y características.....	90
<b>3.2.1 Lazo de impedancia virtual.....</b>	<b>95</b>
<b>3.2.2 Modelado de los inversores conectados en paralelo. ....</b>	<b>98</b>
<b>3.2.3 Estabilidad de los inversores conectados en paralelo en función de las características de la impedancia de salida.....</b>	<b>103</b>
<b>3.2.4 Análisis de la relación entre corriente de circulación y regulación de tensión. ....</b>	<b>107</b>
3.3 Modelado para el diseño del controlador por curva de caída.....	110
<b>3.3.1 Relación de la dinámica de la diferencia de potencia activa con la corriente de circulación.....</b>	<b>117</b>
<b>3.3.2 Análisis del filtro pasa bajos utilizado para obtener las potencias medias. ....</b>	<b>119</b>
<b>3.3.3 Diseño del coeficiente de curva de caída.....</b>	<b>122</b>
<b>3.3.4 Resumen de la metodología de diseño de la estrategia de control por curva de caída .....</b>	<b>125</b>
3.4 Método de sincronización. ....	126
3.5 Resultados Experimentales .....	132
<b>3.5.1 Resultados en régimen permanente utilizando una misma señal de referencia para los inversores .....</b>	<b>133</b>
<b>3.5.2 Resultados en régimen transitorio utilizando una misma señal de referencia para los inversores .....</b>	<b>140</b>
<b>3.5.3 Resultados utilizando los controladores por curva de caída.....</b>	<b>141</b>
3.6 Conclusiones .....	147
Capítulo 4 Estrategia de Control Para Inyección de Corriente de Falla.....	149
4.1 Introducción .....	149
4.2 Determinación de la condición para operar con limitación de corriente.....	150
4.3 Estrategia de control y metodología de diseño para inyectar la corriente de falla..	152
<b>4.3.1 Diseño del lazo interno de control de corriente.....</b>	<b>154</b>
<b>4.3.2 Diseño del lazo externo de control de tensión.....</b>	<b>162</b>
4.4 Algoritmo Anti-windup.....	169
4.5 Modelado de los inversores conectados en paralelo. ....	173
<b>4.5.1 Estabilidad de los inversores conectados en paralelo con la estrategia de control para inyectar corriente de falla. ....</b>	<b>178</b>
4.6 Resultados Experimentales .....	180
<b>4.6.1 Resultados con un solo inversor .....</b>	<b>181</b>
<b>4.6.2 Resultados con los inversores conectados en paralelo .....</b>	<b>185</b>
4.7 Conclusiones .....	188
Capítulo 5 Discusiones, Conclusiones y Propuestas de Trabajos Futuros.....	190
5.1 Discusión y Conclusiones .....	190
<b>5.1.1 Metodología de diseño para controladores resonantes .....</b>	<b>190</b>



<b>5.1.2 Estrategia de control por curva de caída con reducido número de sensores.</b>	191
<b>5.1.3 Estrategia de control para inyección de corriente de falla.</b>	193
5.2 Propuestas para trabajos futuros	194
<b>5.2.1 Estrategia de control para inversores en UPS conectadas a red</b>	194
<b>5.2.2 Mejora en las características de respuesta transitoria de la estrategia de control por curva de caída</b>	194
<b>5.2.3 Estrategia de control por curva de caída utilizando inyección de señales en el bus de alimentación</b>	194
<b>5.2.4 Análisis del impacto de las componentes armónicas de la corriente de circulación en el rendimiento de los inversores conectados en paralelo</b>	195
<b>5.2.5 Estrategias de control con tolerancias a fallas en la comunicación</b>	195
Apéndice A Configuraciones del DSP y circuitos de medición utilizados	197
A.1 Principales características del programa y descripción de las configuraciones realizadas	197
<b>A.1.1 Configuración de los GPIOs</b>	199
<b>A.1.2 Configuración de los ePWMs</b>	200
<b>A.1.3 Configuración del A/D</b>	207
A.2 Circuitos Medidores de Corrientes y Tensiones para Realimentación	213
<b>A.2.1 Circuito para la medición de la tensión de salida</b>	213
<b>A.2.2 Circuito de medición de las corrientes de los inductores:</b>	216
A.3 Programa para implementar la estrategia de control del Capítulo 4	218
Apéndice B Principio de funcionamiento de los controladores por curva de caída	243
REFERENCIAS BIBLIOGRÁFICAS	248

# ÍNDICE DE TABLAS

Tabla 2-1 Parámetros del Inversor Monofásico .....	66
Tabla 2-2 Magnitudes de $Z_{h-e}$ y $Z_{oi}(e^{j\omega_i T_s})$ en las frecuencias armónicas de la fundamental .....	75
Tabla 2-3: Ángulos de compensación $\theta_i$ de los controladores resonantes .....	76
Tabla 2-4: Ganancias $K_{ri}$ de los controladores resonantes .....	79
Tabla 3-1: Puntos característicos de la respuesta presentada en la Figura 3-16.....	114
Tabla 3-2 Parámetros del prototipo compuesto por dos inversores monofásicos conectados en paralelo. ....	133
Tabla 4-1: Ganancias de realimentación de estados para las tres reubicaciones de polos. ....	156
Tabla 4-2 Ángulos de compensación $\theta_{i_I}$ de los controladores resonantes del lazo interno de control de corriente .....	159
Tabla 4-3 Ganancias $K_{ri_I}$ de los controladores resonantes del lazo interno de control de corriente .....	160
Tabla 4-4: Ángulos de compensación $\theta_{i_V}$ .....	167
Tabla 4-5: ganancias $K_{ri_V}$ obtenidas con $F_{ac}=0,1$ .....	168
Tabla A-1: Lista de componentes del circuito de medición de tensión.....	214
Tabla A-2: Lista de componentes del circuito de medición de corriente. ....	217

# ÍNDICE DE FIGURAS

Figura 1-1: Configuraciones de UPS, (a) de espera pasiva, (b) doble conversión, (c) interactiva con la línea, (d) Conversión delta.....	2
Figura 1-2: Esquema representativo de la estrategia de control centralizada para distribución de corriente.....	6
Figura 1-3: Esquema representativo de la estrategia de control centralizada para distribución de potencia [12].....	7
Figura 1-4: Esquema representativo de la estrategia de control centralizada para distribución de potencia, incluyendo los lazos internos de control para rechazo de perturbaciones periódicas y amortiguamiento activo de las dinámicas del filtro $LC$ .....	8
Figura 1-5: Esquema representativo de la estrategia de control maestro-esclavo.....	9
Figura 1-6: Esquema de la estrategia maestro-esclavo con sustitución automática de la unidad maestro [25].....	10
Figura 1-7: Esquema del circuito analógico para la selección de la unidad maestro [25]. .....	11
Figura 1-8: Esquema representativo de la estrategia de control distribuido en la cual se comunica la corriente media entregada a la carga. ....	12
Figura 1-9: Bus de comunicación utilizado en la estrategia de control distribuido para obtener la corriente media. ....	12
Figura 1-10: Esquema representativo de la estrategia de control distribuido propuesta en [78]...	14
Figura 1-11: Esquema correspondiente al control 3C. ....	15
Figura 1-12: Característica estática que relaciona la velocidad del rotor del generador síncrono con la potencia activa entregada. ....	17
Figura 1-13: Circuito eléctrico equivalente de un inversor conectado al punto común de conexión con otros inversores. ....	18
Figura 1-14: Característica estática que relaciona la magnitud de la tensión de referencia con la potencia reactiva. ....	18
Figura 1-15: Estrategia de control por curva de caída convencional. ....	19
Figura 1-16: Diagrama de bloques simplificado de las estrategias de control propuestas por Chiang <i>et al.</i> [96, 97].....	25
Figura 1-17: Diagrama de bloques del controlador por curva de caída propuesto por Guerrero <i>et al.</i> [103].....	33
Figura 1-18: Diagrama de bloques del controlador por curva de caída propuesto por Guerrero <i>et al.</i> [43].....	34

Figura 2-1 Representación del inversor monofásico, sus cargas y definición de las principales variables citadas en el texto. ....	59
Figura 2-2 Diagrama de bloques del sistema de control del inversor, el cual está compuesto por estrategia de control con múltiples lazos de realimentación implementado en un sistema digital. ....	60
Figura 2-3: Diagrama de bloques del modelo inversor a lazo cerrado considerando los efectos de la implementación digital [204].....	63
Figura 2-4: Respuesta en frecuencia de $Z_o(s)$ y $Z_o(z)$ . ....	64
Figura 2-5: Diagrama de bloques representativo del inversor en lazo cerrado en tiempo discreto. ....	64
Figura 2-6: Lugar de raíces de $G_{id}(z)$ indicándose las líneas de $\zeta$ constantes. ....	67
Figura 2-7: Amortiguamiento $\zeta$ en función de $K_p$ . ....	67
Figura 2-8: Respuesta en frecuencia de $K_p G_{id}(z)$ .....	68
Figura 2-9: Ubicación de los polos de la función de transferencia $G_{i-lc}(z)$ evaluada para los tres tipos de carga lineal variando a) el inductor del filtro $LC$ y b) el capacitor del filtro $LC$ . ....	68
Figura 2-10: Ubicación de los polos de la función de transferencia $G_{i-lc}(z)$ evaluada para la condición de vacío. ....	69
Figura 2-11: Respuestas en frecuencia de las impedancias de salida a lazo abierto y con lazo interno de control de corriente.....	70
Figura 2-12: Respuestas en frecuencia de $G_{pv}(z)$ : a) para los tres tipos de cargas lineal y b) para carga resistiva nominal y a vacío. En ambos casos se indica la característica de fase a 50Hz. ....	72
Figura 2-13: Desvío del valor eficaz de la tensión de salida respecto del valor nominal para distintos valores de $K_{r1}$ . ....	74
Figura 2-14: Respuestas en frecuencia de $G_{r1}(z)G_{pv}(z)$ para distintos valores de ganancia $K_{r1}$ . ...	74
Figura 2-15: a) Contenido armónico individual de la corriente consumida por la carga no lineal de referencia establecida por la IEC 62040-3, junto a límites de contenido armónico individual dados por a IEC 61000-2-2. b) Impedancia armónica e impedancia de salida en cada frecuencia armónica de la fundamental. Todas las magnitudes se encuentran normalizadas respecto de sus valores bases correspondientes. ....	75
Figura 2-16: $THD_v$ en función de $F_{ac}$ obtenido con el modelo del sistema y utilizando PSIM, presentando una ampliación de esta gráfica en la zona donde ocurre los valores mínimos de $THD_v$ .....	78
Figura 2-17: Respuesta en frecuencia de lazo abierto con ambos lazos de control utilizando los controladores resonantes diseñados.....	79

Figura 2-18: Diagrama de polos y ceros del sistema a lazo cerrado incluyendo los dos lazos de control con los controladores resonantes diseñados. ....	80
Figura 2-19: Valor absoluto de la ubicación de los polos del sistema a lazo cerrado, dado por $G_{v_{ic}}(z)$ para una reducción del 70% de la inductancia del filtro $LC$ .....	80
Figura 2-20: Impedancia de salida a lazo abierto $Z_o(z)$ e impedancia de salida del inversor en lazo cerrado, $Z_{ov}(z)$ , con la estrategia de control diseñada a partir de la metodología propuesta. ....	81
Figura 2-21. Diagrama temporal indicando los instantes de muestreo y actualización de la acción de control en la implementación digital. ....	83
Figura 2-22. Respuesta transitoria de la tensión de salida y corriente de carga para una variación del 20% al 100% de carga nominal. Esc. Tensión 100V/div. Esc. Corriente 5 A/div. ....	83
Figura 2-23. Respuesta transitoria de la tensión de salida y corriente de carga para una variación del 100% al 20% de carga nominal. Esc. Tensión 100V/div. Esc. Corriente 5 A/div. ....	83
Figura 2-24. Desvío del valor eficaz de la tensión de salida respecto del valor nominal para entrada y salida de carga.....	84
Figura 2-25. Tensión de salida y corriente de carga en régimen permanente cuando se alimenta una carga lineal. Esc. de tensión 100V/div. Esc. de corriente 5A/div.....	84
Figura 2-26. Tensión de salida y corriente de carga en régimen permanente cuando el inversor alimenta una carga no lineal. Esc. Tensión 100V/div. Esc. Corriente 10 A/div. ....	85
Figura 2-27. Contenido armónico individual de la tensión de salida de la Figura 2-26 y límites establecidos por la norma IEC 61000-2-2. ....	85
Figura 2-28. Tensión de salida y corriente de carga en régimen permanente cuando el inversor alimenta una carga no lineal $RL$ . Esc. Tensión 100V/div. Esc. Corriente 10 A/div.....	86
Figura 2-29. Contenido armónico individual de la tensión de salida de la Figura 2-28 y límites establecidos por la norma IEC 61000-2-2. ....	86
Figura 3-1. Inversores monofásicos conectados en paralelo, cargas típicas y variables utilizadas en la estrategia de control. ....	92
Figura 3-2. Diagrama de bloques de la estrategia de control de cada inversor de la Figura 3-1...	93
Figura 3-3. Impedancia de salida para dos casos de impedancia virtual, impedancia inductiva en trazo continuo negro, e impedancia resistiva en trazo discontinuo. ....	96
Figura 3-4. Impedancia de salida correspondiente a la propuesta resistiva e impedancia de salida obtenida con [106]. ....	96
Figura 3-5. Fase de la impedancia de salida en función de la magnitud de la impedancia virtual. a) Impedancia virtual inductiva. b) impedancia virtual resistiva.....	97
Figura 3-6. Magnitud de la impedancia de salida en función de la magnitud de la impedancia virtual.....	97

Figura 3-7. Ubicación de los polos de $G_{lc\_cir}(z)$ en función del ángulo de la impedancia virtual, considerando tres magnitudes de esta impedancia. ....	104
Figura 3-8. Ubicación de los polos de $G_{lc\_cir}(z)$ en función del ángulo de la magnitud de la impedancia virtual, considerando tres ángulos de esta impedancia. ....	105
Figura 3-9. Ubicación de los polos de $G_{lc\_cir}(z)$ en función del ángulo de la impedancia virtual, considerando tres magnitudes de esta impedancia y una ganancia $K_{r1}=30$ . ....	106
Figura 3-10. Respuesta de la corriente de circulación con distintos ángulos de impedancia virtual. ....	106
Figura 3-11. a) Circulación de corriente en función de la magnitud de la impedancia de salida para las características inductiva y resistiva. b) Tensión de salida en función de la magnitud de la impedancia de salida para las características inductiva y resistiva. ....	108
Figura 3-12. Regulación de tensión porcentual en función de la corriente de circulación porcentual. ....	108
Figura 3-13. Corriente de circulación porcentual y regulación de tensión porcentual en función de la magnitud de la impedancia virtual. ....	109
Figura 3-14. Esquemático utilizado en PSIM para simular el sistema compuesto por dos inversores en paralelo. ....	111
Figura 3-15. Potencias activas y reactivas de los dos inversores al iniciar el funcionamiento del sistema, y luego de una variación en escalón del ángulo entre las tensiones de los inversores. .	112
Figura 3-16. Transitorio de la diferencia entre las potencias activas $p_2$ y $p_1$ . ....	113
Figura 3-17. Transitorio de la diferencia entre las potencias activas de cada inversor y la respuesta obtenida del modelo determinado. ....	115
Figura 3-19. Respuestas dinámicas de la corriente de circulación y la diferencia de potencias activas. ....	117
Figura 3-20. Transitorio obtenido en PSIM de la diferencia entre las potencias activas de cada inversor y la respuesta obtenida del modelo utilizando $K_m=C_\infty/\alpha$ y $K_m=m_p$ . ....	119
Figura 3-21. Lugar de las raíces variando el coeficiente de curva de caída $m$ para distintas frecuencias de corte $\omega_{fcb}$ , indicándose los valores de $m$ que dejan al sistema en el límite de estabilidad. ....	120
Figura 3-22. Tensiones sobre la carga para distintos valores de $\omega_{fcb}$ y para el caso en que no se utiliza filtro pasa bajos. ....	121
Figura 3-23. $THD_v$ de las tensiones sobre la carga presentadas en la Figura 3-21 indicando en trazo continuo el $THD_v$ de la tensión de salida para el caso en que no se utiliza filtro pasa bajos. ....	121

Figura 3-24. Transitorio de la diferencia entre las potencias activas $p_2$ y $p_1$ para distintos valores de inductancia del filtro $LC$ .	122
Figura 3-25. a) Respuesta transitoria de $G_{lc_p}(z)$ para distintos valores de $m$ . b) Respuesta transitoria de la diferencia entre las potencias activas $p_2$ y $p_1$ al conectar un inversor con el otro alimentando una carga nominal, presentando en cada caso un valor de $m$ diferente.	123
Figura 3-26. Resultados de simulación de la tensión de salida de un inversor alimentando una carga no lineal de referencia, utilizándose como señal de referencia a) una sinusoidal con $\delta=0$ y b) una sinusoidal con $\delta$ dado por el controlador por curva de caída con $m=0,6$ rad/seg.	124
Figura 3-27. Resultados de simulación de la tensión de salida de un inversor alimentando una carga no lineal de referencia, utilizándose como señal de referencia a) una sinusoidal con $\delta=0$ y b) una sinusoidal con $\delta$ dado por el controlador por curva de caída con $m=0,6$ rad/seg.	125
Figura 3-28. Representación esquemática del método de conexión en paralelo entre inversores.	127
Figura 3-29. Diagrama de bloques. a) PLL monofásico. b) Controlador por curva de caída convencional.	127
Figura 3-30. Diagrama de bloques del método de sincronización propuesto.	128
Figura 3-31. Diagrama de bloques representativo del modelo de pequeña señal del PLL	130
Figura 3-32. Lugar de raíces de $G_{la\_PLL}(z)$ .	131
Figura 3-33 a) Respuesta a un escalón unitario de la fase del PLL obtenida con el modelo de pequeña señal. b) Potencia ficticia obtenida en PSIM al inicio del proceso de sincronización.	131
Figura 3-34. Respuesta transitoria de la tensión de salida al momento de iniciarse el proceso de sincronización.	132
Figura 3-35. Fotografía del prototipo de laboratorio utilizado para obtener los resultados experimentales de dos inversores conectados en paralelo.	132
Figura 3-36. Tensión en vacío de cada inversor. Esc. de Tensión 200V/div.	134
Figura 3-37. Tensión sobre la carga (CH1) con dos inversores conectados en paralelo utilizando una impedancia virtual $0,5\Omega$ , corriente de circulación (MATH) y corrientes $i_{L1}$ (CH3) e $i_{L2}$ (CH4). Esc. de Tensión 200V/div. Esc. de Corriente 20A/div.	134
Figura 3-38. Tensión sobre la carga (CH1) con dos inversores conectados en paralelo utilizando una impedancia virtual $1\Omega$ , corriente de circulación (MATH) y corrientes $i_{L1}$ (CH3) e $i_{L2}$ (CH4). Esc. de Tensión 200V/div. Esc. de Corriente 20A/div.	135
Figura 3-39. Tensión sobre la carga (CH1) con dos inversores conectados en paralelo utilizando una impedancia virtual $2\Omega$ , corriente de circulación (MATH) y corrientes $i_{L1}$ (CH3) e $i_{L2}$ (CH4). Esc. de Tensión 200V/div. Esc. de Corriente 20A/div.	135

Figura 3-40. Tensión sobre la carga (CH1) con dos inversores conectados en paralelo utilizando una impedancia virtual $3\Omega$ , corriente de circulación (MATH) y corrientes $i_{L1}$ (CH3) e $i_{L2}$ (CH4). Esc. de Tensión 200V/div. Esc. de Corriente 20A/div. ....	135
Figura 3-41. Tensión sobre la carga (CH1) con dos inversores conectados en paralelo utilizando una impedancia virtual $4\Omega$ , corriente de circulación (MATH) y corrientes $i_{L1}$ (CH3) e $i_{L2}$ (CH4). Esc. de Tensión 200V/div. Esc. de Corriente 20A/div. ....	136
Figura 3-42. Tensión sobre la carga (CH1) con dos inversores conectados en paralelo utilizando una impedancia virtual $5\Omega$ , corriente de circulación (MATH) y corrientes $i_{L1}$ (CH3) e $i_{L2}$ (CH4). Esc. de Tensión 200V/div. Esc. de Corriente 20A/div. ....	136
Figura 3-43. Tensión sobre la carga obtenida del modelo propuesto y experimentalmente. ....	136
Figura 3-44. Corriente de circulación obtenida del modelo propuesto y experimentalmente. ....	137
Figura 3-45. Corriente $i_{L1}$ (CH1), $i_{L2}$ (CH2) y diferencia entre las corrientes (Math) , $F_{ac}=0,05$ . Esc. de Corriente 10 A/div. Esc. de Math 5A/div. ....	138
Figura 3-46. Corriente $i_{L1}$ (CH1), $i_{L2}$ (CH2) y diferencia entre las corrientes (Math), $F_{ac}=0,15$ . Esc. de Corriente 10 A/div. Esc. de Math 5A/div. ....	139
Figura 3-47. Respuesta dinámica de la diferencia de potencia obtenida del modelo y experimentalmente. ....	141
Figura 3-48. Lugar de raíces de $G_p(z)/(z-1)$ determinado a partir de simulación en PSIM y en forma experimental $G_{pe}(z)/(z-1)$ . ....	141
Figura 3-49. Tensión de salida del inversor que se encuentra alimentando la carga (CH1), y tensión de salida del inversor que se va a conectar en paralelo (CH2). Esc. de Tensión 100V/div. ....	142
Figura 3-50. Tensión sobre la carga (CH1) con dos inversores conectados en paralelo utilizando una impedancia virtual $2\Omega$ , corriente de circulación (MATH) y corrientes $i_{L1}$ (CH3) e $i_{L2}$ (CH4). Esc. de Tensión 200V/div. Esc. de Corriente 10A/div. ....	142
Figura 3-51. Tensión sobre la carga (CH1) con dos inversores conectados en paralelo utilizando una impedancia virtual $2\Omega$ , corriente de circulación (MATH) y corrientes $i_{L1}$ (CH3) e $i_{L2}$ (CH4). Esc. de Tensión 200V/div. Esc. de Corriente 10A/div (CH3) y (CH4), 10A/div MATH. ....	143
Figura 3-52. Tensión de salida y corriente de carga en régimen permanente cuando un inversor alimenta una carga no lineal utilizando $m=0,6 \times 10^{-7}$ . Esc. Tensión 100V/div. Esc. Corriente 10 A/div. ....	144
Figura 3-53. Contenido armónico individual de la tensión de salida de la Figura 3-52 y límites establecidos por la norma IEC 61000-2-2. ....	144



Figura 3-54. Tensión sobre la carga (CH1) con dos inversores conectados en paralelo utilizando una impedancia virtual $2\Omega$ , corriente de circulación (MATH) y corrientes $i_{L1}$ (CH3) e $i_{L2}$ (CH4). Esc. de Tensión 200V/div. Esc. de Corriente 10A/div (CH3) y (CH4), 20A/div MATH.....	145
Figura 3-55. Potencia activa instantánea y su componente de CC al realizar la transición del funcionamiento con PLL al controlador por curva de caída con $m=0,6 \times 10^{-7}$ rad/W. ....	145
Figura 3-56. Potencia reactiva instantánea y su componente de CC al realizar la transición del funcionamiento con PLL al controlador por curva de caída $m=0,6 \times 10^{-7}$ rad/W. ....	146
Figura 3-57. Potencia activa instantánea y su componente de CC al realizar la transición del funcionamiento con PLL al controlador por curva de caída con $m=0,1 \times 10^{-7}$ rad/W. ....	147
Figura 4-1. Valor del limitador para la corriente de referencia en función de $K_p$ . ....	152
Figura 4-2. Diagrama de bloques de la estrategia de control para a inyección de corriente de falla. ....	153
Figura 4-3. Respuestas en frecuencia de las funciones de transferencia que relacionan la tensión aplicada a la planta con la acción de control $U_i(z)$ , para las distintas reubicaciones de los polos en 0, 0,3 y 0,7. ....	155
Figura 4-4. Ubicación de polos y ceros del lazo interno de corriente con realimentación de estados en función de la inductancia del filtro $LC$ . ....	156
Figura 4-5. Comparación entre la impedancia de salida del convertidor dada por $Z_{oi\_es}(z)$ y la impedancia armónica especificada $Z_{h\_e}$ . ....	158
Figura 4-6. Respuestas en frecuencia de las funciones de transferencia dadas por $G_{pi\_v}(z)$ y $G_{pi\_cc}(z)$ para la condición de vacío y cortocircuito, respectivamente. ....	158
Figura 4-7. Resultado de simulación: Respuestas de la corriente del inductor a una referencia sinusoidal $i_{ref}(k)$ de 50Hz y 10A de amplitud, utilizándose diferentes valores de ganancia del controlador resonante a frecuencia fundamental. ....	160
Figura 4-8. Respuestas en frecuencia de las funciones de transferencia del sistema a lazo abierto $G_{ci}(z)G_{pi}(z)$ , para las condiciones de vacío y cortocircuito.....	161
Figura 4-9. Ubicación de polos y ceros de $G_{i\_lc}(z)$ para la condición de vacío en función de la inductancia del filtro $LC$ . ....	161
Figura 4-10. Ubicación de polos y ceros de $G_{i\_lc}(z)$ para la condición de cortocircuito en función de la inductancia del filtro $LC$ . ....	162
Figura 4-11. Respuestas en frecuencia de las funciones de transferencia de la planta para el diseño del lazo externo de control de tensión en condiciones de vacío $G_{pv\_v}(z)$ y cortocircuito $G_{pv\_cc}(z)$ . ....	163
Figura 4-12. Desvío del valor eficaz de la tensión de salida obtenida al aplicar (4.15), respecto del valor nominal para distintos valores de $K_{r1\_v}$ . ....	164

Figura 4-13. Respuesta en frecuencia de la funciones de transferencia de la planta para el análisis de la estabilidad del lazo externo de control de tensión con múltiples controladores resonantes y $K_{r1\_V} = 30$ .	164
Figura 4-14. Lugar de las raíces de $G_{v-cl-Kpv}(z)$ para tres valores de $K_{pv}$ en un rango de variación del $\pm 10\%$ de inductancia del filtro $LC$ .	165
Figura 4-15. Lugar de las raíces de $G_{v-lc-Kpv}(z)$ para $K_{pv}=0,2$ en un rango de variación del 0 a-80% de la inductancia del filtro $LC$ .	166
Figura 4-16. Respuestas en frecuencia de las funciones de transferencia de la planta para el diseño del lazo externo de control de tensión con múltiples controladores resonantes y la ganancia $K_{pv}$ en condiciones de vacío $G_{v-lc-Kpv\_v}(z)$ y cortocircuito $G_{v-lc-Kpv\_cc}(z)$ .	166
Figura 4-17. Desvío del valor eficaz de la tensión de salida respecto del valor nominal para distintos valores de $K_{r1\_V}$ .	168
Figura 4-18. Ubicación de los polos y ceros de $G_{v-lc}(z)$ en un rango de variación del 0 a-80% de la inductancia del filtro $LC$ .	169
Figura 4-19 Diagrama de flujo del algoritmo <i>anti-windup</i> .	173
Figura 4-20. Ubicación de los polos de $G_{lc\_cir}(z)$ en función del ángulo de la impedancia virtual, considerando tres magnitudes de esta impedancia.	179
Figura 4-21. Respuesta dinámica de la corriente de circulación, su envolvente y los puntos característicos para la obtención del modelo del sistema.	179
Figura 4-22. Lugar de las raíces indicándose el valor de $m$ que deja al sistema en el límite de estabilidad y la ubicación de los polos para $m=0,1 \times 10^{-7}$ rad/W.	180
Figura 4-23. Diagrama temporal indicando los instantes de muestreo y actualización de la acción de control en la implementación digital de la estrategia de control de cada inversor.	181
Figura 4-24 Respuesta transitoria de la tensión de salida y corriente de carga para una variación del 20% al 100% de carga nominal. Esc. Tensión 100V/div. Esc. Corriente 5 A/div.	182
Figura 4-25. Respuesta transitoria de la tensión de salida y corriente de carga para una variación del 100% al 20% de carga nominal. Esc. Tensión 100V/div. Esc. Corriente 5 A/div.	182
Figura 4-26. Desvío del valor eficaz de la tensión de salida respecto del valor nominal para entrada y salida de carga, y cotas establecidas por la clasificación 1 de la norma IEC 62040-3.	182
Figura 4-27 Tensión de salida y corriente de carga en régimen permanente alimentando la carga no lineal. Esc. Tensión 100V/div. Esc. Corriente 10 A/div.	183
Figura 4-28. Contenido armónico individual de la tensión de salida de la Figura 4-27 y límites establecidos por la norma IEC 61000-2-2.	183
Figura 4-29 Tensión de salida y corriente del inductor durante un ensayo de vacío a cortocircuito. Esc. Tensión 100V/div. Esc. Corriente 20 A/div.	184

Figura 4-30. Tensión de salida y corriente del inductor durante un ensayo de cortocircuito a vacío. Esc. Tensión 100V/div. Esc. Corriente 20 A/div.....	184
Figura 4-31. Tensión de salida y corriente del inductor durante un ensayo de cortocircuito a carga no lineal. Esc. Tensión 100V/div. Esc. Corriente 20 A/div.....	184
Figura 4-32. Tensión sobre la carga lineal (CH1) con dos inversores conectados en paralelo utilizando una impedancia virtual $2\Omega$ , corriente de circulación (MATH) y corrientes $i_{L1}$ (CH3) e $i_{L2}$ (CH4). Esc. de Tensión 200V/div. Esc. de Corriente 10A/div.....	185
Figura 4-33. Tensión sobre la carga no lineal (CH1) con dos inversores conectados en paralelo utilizando una impedancia virtual $2\Omega$ , corriente de circulación (MATH) y corrientes $i_{L1}$ (CH3) e $i_{L2}$ (CH4). Esc. de Tensión 200V/div. Esc. de Corriente 20A/div.....	186
Figura 4-34. Ensayo de cortocircuito. Tensión sobre la carga (CH1) con dos inversores conectados en paralelo utilizando una impedancia virtual de $2\Omega$ , corriente de circulación (MATH) y corrientes $i_{L1}$ (CH3) e $i_{L2}$ (CH4). Esc. de Tensión 200V/div. Esc. de Corriente 20A/div.....	186
Figura 4-35. Ensayo de cortocircuito. Tensión sobre la carga (CH1) con dos inversores conectados en paralelo utilizando una impedancia virtual $2\Omega$ , corriente de circulación (MATH) y corrientes $i_{L1}$ (CH3) e $i_{L2}$ (CH4). Esc. de Tensión 200V/div. Esc. de Corriente 20A/div.....	187
Figura 4-36. Ensayo de separación de cortocircuito. Tensión sobre la carga (CH1) con dos inversores conectados en paralelo utilizando una impedancia virtual $2\Omega$ , corriente de circulación (MATH) y corrientes $i_{L1}$ (CH3) e $i_{L2}$ (CH4). Esc. de Tensión 200V/div. Esc. de Corriente 20A/div.....	187
Figura 4-37. Ensayo de separación de cortocircuito. Tensión sobre la carga (CH1) con dos inversores conectados en paralelo utilizando una impedancia virtual $2\Omega$ , corriente de circulación (MATH) y corrientes $i_{L1}$ (CH3) e $i_{L2}$ (CH4). Esc. de Tensión 200V/div. Esc. de Corriente 20A/div.....	188
Figura A-1. Diagrama de bloques que representa los sub módulos del ePWMx, incluyendo la interconexión con las señales críticas de este módulo [227].....	201
Figura A-2. Resolución efectiva del PWM a medida que aumenta la frecuencia PWM, cuando se utiliza contador ascendente descendente y $F_{SYSLOCKOUT}=150\text{MHz}$ , sin prescaler del $SYSCLKOUT$ .....	206
Figura A-3. Resolución efectiva del PWM a medida que aumenta la frecuencia PWM, cuando se utiliza contador ascendente descendente y $F_{SYSLOCKOUT}=150\text{MHz}$ .....	207
Figura A-4. Diagrama de bloques del conversor A/D del TMS320F28335 [228].....	208
Figura A-5. Diagrama de bloques que muestra el flujo del <i>clock</i> derivado del cristal externo (XCLKIN) hasta llegar a generar el <i>clock</i> del A/D [228].....	209

Figura A-6: Diagrama temporal que indica el comportamiento del conversor A/D en modo secuencial al recibir la señal de SOC u otra fuente de disparo para comenzar la conversión [229]. .....	210
Figura A-7: ePWM1A (CH1) indicando el inicio del SOCA y GPIO15 donde indica la duración de la subrutina de interrupción del A/D (CH2). .....	212
Figura A-8: Circuito de medición de tensión de salida de cada inversor [230]. .....	213
Figura A-9: Fotografía del circuito de medición de tensión.....	215
Figura A-12: Sensor de corriente del inductores [230]. .....	216
Figura A-13: Fotografía del circuito de medición de corriente. ....	217
Figura A-14: Corriente del inductor (CH2) y señal acondicionada medida en la entrada del conversor A/D (CH1). a) Canal CH1 con acoplamiento de CC para observar el offset en torno a los 1,5V. b) Canal CH1 sin acoplamiento de CA, para comparar mejor las formas de onda de la entrada y la salida del circuito de medición. c) Visualización de la ondulación en la corriente para comparar las formas de onda en escalas de tiempo más pequeñas.....	218
Figura A-15: Corriente del inductor muestreada. ....	218
Figura B-1: Diagrama esquemático de una máquina síncrona trifásica [84].....	243
Figura B-2: Circuito eléctrico equivalente del generador síncrono [84]. .....	244
Figura B-3: Diagrama fasorial representando la tensión de inducido y la tensión a bornes de la máquina para un caso particular [84]. .....	244
Figura B-4: Relación entre la potencia activa $P$ y el ángulo del rotor [84]. .....	247

# Capítulo 1

## Introducción

### 1.1 Descripción del Problema y Aplicaciones

En aplicaciones donde se deben alimentar cargas eléctricas consideradas críticas, entendiéndose a estas como equipamientos cuya interrupción en su funcionamiento puede resultar en perjuicios para los usuarios o beneficiarios de los servicios que proveen estas cargas; la utilización de fuentes de alimentación ininterrumpidas, o más conocidos por las siglas en inglés UPS (*uninterruptible power supplies*), son muy frecuentes o muchas veces indispensables.

Además de la función principal de mantener en forma continua la alimentación de energía eléctrica a las cargas ante una ausencia total de la red eléctrica, una UPS debe garantizar energía de calidad a las cargas que alimenta, protegiéndolas de posibles fallas o anomalías que ocurran en la red, como por ejemplo, sobre tensiones, sub tensiones, distorsión armónica, entre otras.

En la norma IEC 62040-3 [1] se define como fuente primaria de energía de la UPS a la red eléctrica de la concesionaria, y en casos en que el usuario se encuentre aislado del sistema eléctrico de potencia, la fuente primaria de energía de la UPS es el sistema de generación que utiliza el mismo usuario. En cuanto a la energía de reserva de la UPS, esta puede ser cualquier tipo de almacenador de energía, típicamente baterías. A partir de la fuente de energía que esté alimentando la UPS, el funcionamiento de esta tiene dos modos de operación: el modo normal, en el cual la fuente primaria entrega la energía a ser consumida por la carga o los dispositivos que almacenan energía; y el modo de energía almacenada, en el cual la energía consumida por la carga es provista completamente por la energía de reserva.

## Clasificación de Sistemas ininterrumpidos de energía

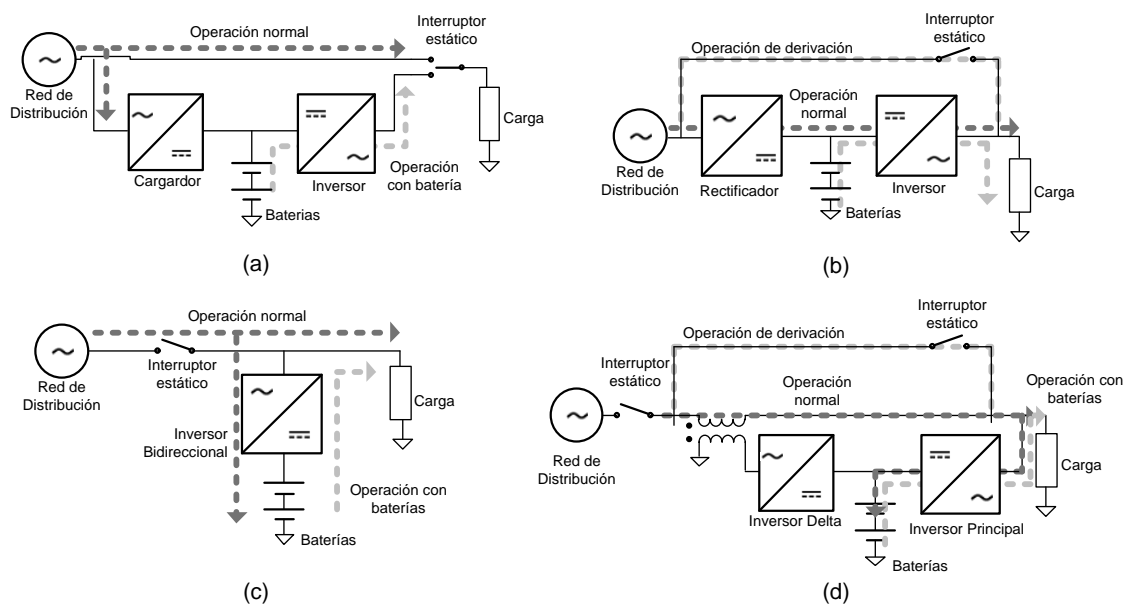
Las UPSs se pueden clasificar en tres grandes grupos descritos a continuación:

1. UPS estáticas, en las cuales se utilizan convertidores estáticos de potencia, como por ejemplo rectificadores e inversores que utilizan semiconductores de potencia;
2. UPS rotativas (o dinámicas) las cuales usan máquinas electromecánicas como por ejemplo motores, generadores y volantes de inercia [2];
3. UPS híbridas, siendo estas últimas la combinación de las dos primeras.

Debido a las ventajas de las UPS estáticas frente a las UPS rotativas, como ser mejor rendimiento, bajo nivel de ruido, menor mantenimiento y mejor calidad de energía cuando se alimentan cargas no lineales; las UPS estáticas han dominado el mercado, presentando cada vez mejores características a medida que avanza la tecnología en semiconductores de potencia y en los microcontroladores o controladores digitales de señal (DSC – *digital signal controller*), utilizados estos últimos para implementar los lazos de control y sistema de supervisión de la UPS.

De acuerdo con las normas internacionales IEC 62040-3 y ENV 500091-3, las UPSs pueden ser clasificadas en tres categorías [3, 4]:

- de espera pasiva (conocidas en la industria y ámbito científico como *offline*)
- doble conversión (*online*)
- interactivas con la línea (*line-interactive*)



**Figura 1-1: Configuraciones de UPS, (a) de espera pasiva, (b) doble conversión, (c) interactiva con la línea, (d) Conversión delta.**

En la Figura 1-1 se muestran las configuraciones que utilizan cada tipo de UPS clasificadas según la norma, siendo incluida la UPS conversión delta, la cual si bien presenta una topología diferente a la UPS interactiva con la línea, puede considerarse dentro de esta categoría.

Los diferentes bloques que constituyen cada tipo de UPS presentadas en la Figura 1-1 son: rectificador, cargador de baterías, inversor, baterías, interruptores que pueden ser mecánicos o electrónicos y un transformador. Los tres primeros bloques mencionados anteriormente están compuestos por dispositivos semiconductores de potencia, además de del interruptor estático de transferencia, en caso que sea electrónico. El rectificador es un convertidor CA-CC, el cual convierte la energía eléctrica de CA (corriente alternada) a energía eléctrica de CC (corriente continua), mientras que el inversor es un convertidor CC-CA, el cual convierte la energía eléctrica de CC a energía eléctrica de CA. Los bornes del inversor del lado de CC se denominan bus de CC, mientras que los bornes a los que se encuentra conectada la carga crítica se denomina bus crítico de CA.

En la Figura 1-1 (a) se ve la configuración típica de una UPS de espera pasiva, la cual está compuesta por un cargador de baterías, un banco de baterías, un inversor y un interruptor; pudiendo ser la UPS monofásica o trifásica. En esta UPS la carga puede alimentarse desde la red o a través del inversor, realizándose el cambio a través de la llave de transferencia cuando se detecta ausencia de la red.

En la Figura 1-1 (b) se observa la configuración de una UPS de doble conversión, la cual está constituida por un rectificador, una batería, un inversor y una llave de *bypass*. Este tipo de configuración resulta ser la más completa en términos de protección de la carga, posibilidades de regulación y desempeño, teniendo como desventaja un rendimiento ligeramente menor en comparación con las otras configuraciones y un costo mayor.

En la Figura 1-1 (c) se observa la configuración de una UPS interactiva con la línea, la cual se considera como una solución intermedia entre una UPS de espera pasiva y una UPS de doble conversión. En este caso no se requiere de un cargador de baterías, pudiendo utilizarse al mismo inversor para esta función cuando la UPS está operando en el modo de funcionamiento normal. En este modo de operación el inversor entrega potencia reactiva mientras que la potencia activa es suministrada por la fuente primaria, por lo que se logra corregir el factor de potencia además de drenar una corriente sinusoidal de esta fuente.

En la Figura 1-1 (d) se observa la configuración de una UPS de conversión delta, la cual combina las características de las topologías, interactiva con la línea y de doble

conversión. Esta UPS provee protección a la carga de todo tipo de problemas en el sistema de distribución, con la excepción de la variación de frecuencia.

### **Conexión en paralelo de UPSs**

La operación en paralelo de inversores fue inicialmente propuesta en sistemas UPS con el objetivo de mejorar la confiabilidad de estos sistemas y aumentar su capacidad de potencia, teniendo un lugar importante en aplicaciones industriales, alimentación de servidores, hospitales y otras cargas consideradas críticas.

Entre las ventajas de la conexión en paralelo de inversores se puede mencionar: distribución del calor generado por las pérdidas en los semiconductores de potencia, mayor confiabilidad, redundancia, modularidad, menor mantenimiento y volumen.

De estas características, la más importante para aumentar la disponibilidad de energía acondicionada para las cargas críticas es la redundancia, la cual consiste en tener uno o más inversores en reserva. En caso de que alguna de las unidades en operación presente fallas, la o las unidades redundantes puedan ser conectadas automáticamente para cumplir la función de la unidad que falló. Unidades redundantes pueden reducir el punto único de falla, y pueden proveer típicamente una disponibilidad de 99,99%, lo que significa que el sistema UPS no opera por menos de 1 hora al año [5].

En los últimos años, la conexión en paralelo de inversores ha tenido un rol importante en generación fotovoltaica, sistemas auxiliares de energía en trenes, navíos, aviones, entre otros; aplicándose también en microrredes y redes inteligentes [6-11], con el objetivo de lograr la integración de la generación distribuida (GD) al sistema eléctrico de potencia.

Cuando los inversores de las UPSs operan en paralelo sin compartir el bus crítico de CA con la red eléctrica, como ser los casos del modo de energía almacenada en una UPS interactiva con la línea o cualquiera de los dos modos de operación de la UPS de doble conversión, el sincronismo entre todos los inversores es una cuestión crítica debido a la baja impedancia de salida que los caracteriza. En estos casos, cualquier diferencia en las tensiones de salida (magnitud y/o fase) produce una circulación de corriente entre los inversores, lo que se traduce en un porcentaje de potencia que no se transfiere a la carga, causando disipación de potencia adicional en los semiconductores y elementos pasivos utilizados en los filtros de los convertidores.

Una situación más crítica ocurre en casos de utilizarse una topología unidireccional en los rectificadores de las UPS, donde en casos de que la carga conectada al bus crítico de



CA sea reducida, la circulación de corriente entre los inversores revierte el flujo de potencia en uno o más inversores, causando sobretensiones en sus barras de CC [12].

### **Estrategias de control para la conexión en paralelo de inversores.**

Se han propuesto diversas estrategias de control con el objetivo de distribuir lo más equitativamente posible las corrientes de salida de cada uno de los inversores que funcionan en paralelo, y así reducir a valores operativos la corriente de circulación. De aquí en adelante se denominan a estas estrategias como: estrategias de control para la conexión en paralelo de inversores.

Estas estrategias realizan el control del sistema a partir de la realimentación de distintas variables, y a partir de procesarlas con controladores digitales, actuar sobre las amplitudes y/o ángulos de las señales de referencias de cada inversor, o inclusive ajustar en forma activa los parámetros de los controladores.

## **1.2 Antecedentes de los temas relacionados con esta tesis**

En esta sección se presenta el estado del arte de las estrategias de control para la conexión en paralelo de inversores, considerando particularmente a las estrategias que son factibles de ser utilizadas en aplicaciones de UPS, describiéndose brevemente las características principales de cada una de estas.

Estas estrategias de control pueden clasificarse principalmente en dos grupos, las que utilizan comunicación de datos entre los inversores, y las que no la utilizan. Una subclasificación para las estrategias de control que utilizan comunicación de datos establece las siguientes categorías [5, 13-15]:

- control centralizado [12, 16-21],
- control maestro-esclavo [22-29],
- y control distribuido (también denominado control “democrático” o para compartir corriente de carga media) [30-42].

Todas estas estrategias permiten compartir en forma muy precisa las corrientes suministradas a las cargas, presentando como desventaja la necesidad de un enlace de comunicación, lo cual compromete la confiabilidad del sistema en mayor o menor medida dependiendo de la estrategia de control que se utilice.

Dentro de las estrategias de control que no utilizan comunicación se puede establecer la siguiente sub-clasificación:

- control por curva de caída (*droop control*) [9, 43-46],

- emulación de generadores síncronos [47-51],
- y osciladores no lineales acoplados [52-59].

Las características generales de estas estrategias de control pueden mejorar la confiabilidad del sistema al eliminar el enlace de comunicación, y hacer posible la separación de las unidades por grandes distancias. Como desventajas, algunas de estas estrategias operan con frecuencia variable, requieren mayor complejidad en la implementación, y presentan peor regulación de tensión en comparación con algunas de las estrategias de control que utilizan comunicación.

A continuación se describen brevemente las características particulares de cada una de las estrategias de control para la conexión en paralelo de inversores.

### 1.2.1 Estrategias de control con comunicación para la conexión en paralelo de inversores

#### Control centralizado

La característica principal de estas estrategias de control es que parte del control del sistema se realiza en un controlador central, y el resto de las funciones de control se realizan en los inversores que se encuentran en paralelo. Dentro de las estrategias de control centralizado existen distintas variantes, pudiéndose agrupar estas en dos categorías, control central para distribución de corriente y control central para distribución de potencia.

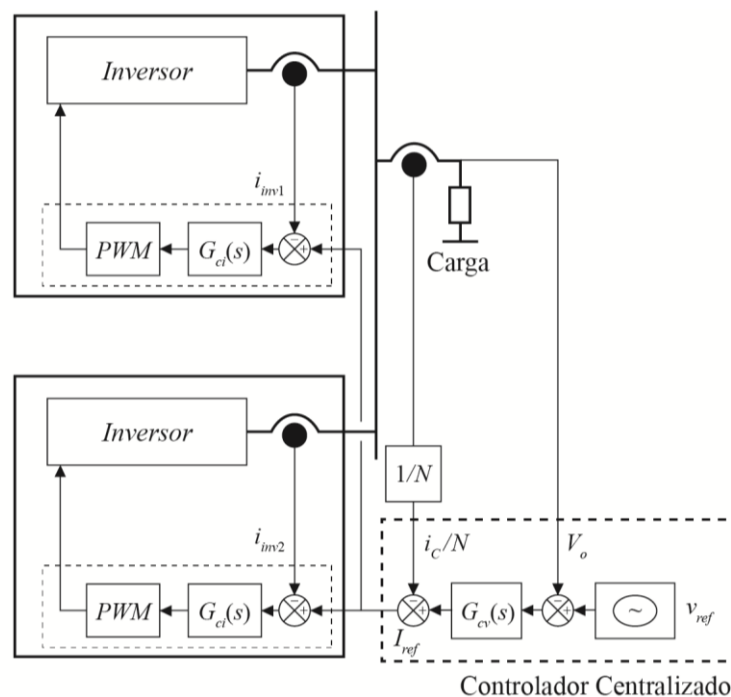


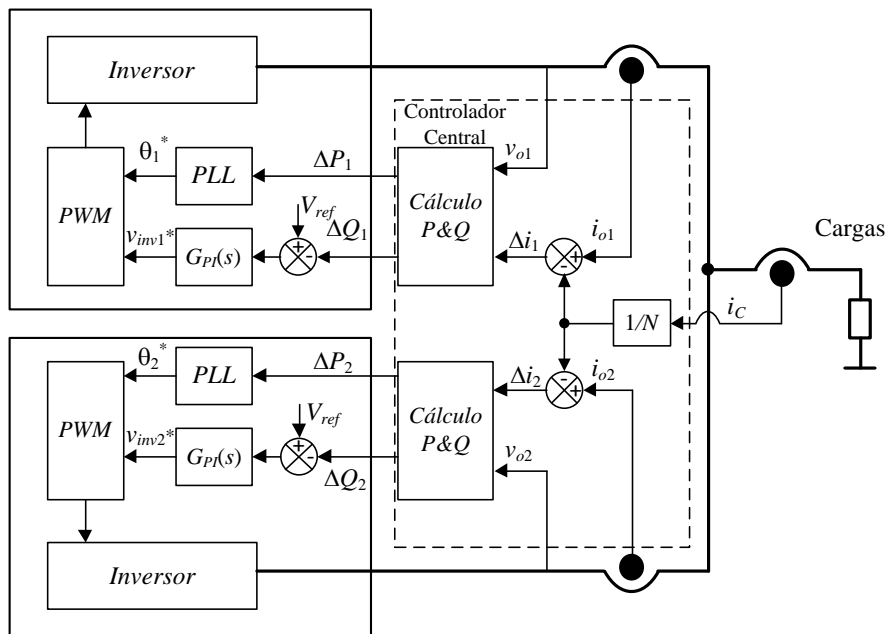
Figura 1-2: Esquema representativo de la estrategia de control centralizada para distribución de corriente.

Un esquema típico de la estrategia de control centralizado para distribución de corriente se presenta en la Figura 1-2, donde se puede observar que la regulación de la tensión en la carga, comprendida como regulación de valor RMS y la frecuencia, se realiza en el controlador central, el cual mide la tensión en la carga y su corriente generando una señal de referencia de corriente que es enviada a las distintas unidades.

La realimentación de la corriente de carga puede incluirse pero no es imprescindible para el funcionamiento del sistema, siendo el objetivo de esta señal incluirse como una señal de *feedforward*, ayudando a disminuir el error del lazo de tensión en forma similar a la utilizada en estrategias de control de tensión de UPS [60].

Como se puede ver en la Figura 1-2, cada inversor tiene incorporado un controlador de corriente, siendo el objetivo principal de este lazo de control introducir amortiguamiento activo a las dinámicas del filtro *LC*, y a su vez aumentar la robustez del sistema [61, 62].

Otra función del controlador central, es la posibilidad de retirar unidades del paralelo en función de posibles fallas en los convertidores, u operación con bajo rendimiento del sistema cuando se alimentan pocas cargas; así como también agregar unidades cuando se requiere mayor capacidad de procesamiento de potencia.



**Figura 1-3: Esquema representativo de la estrategia de control centralizada para distribución de potencia [12].**

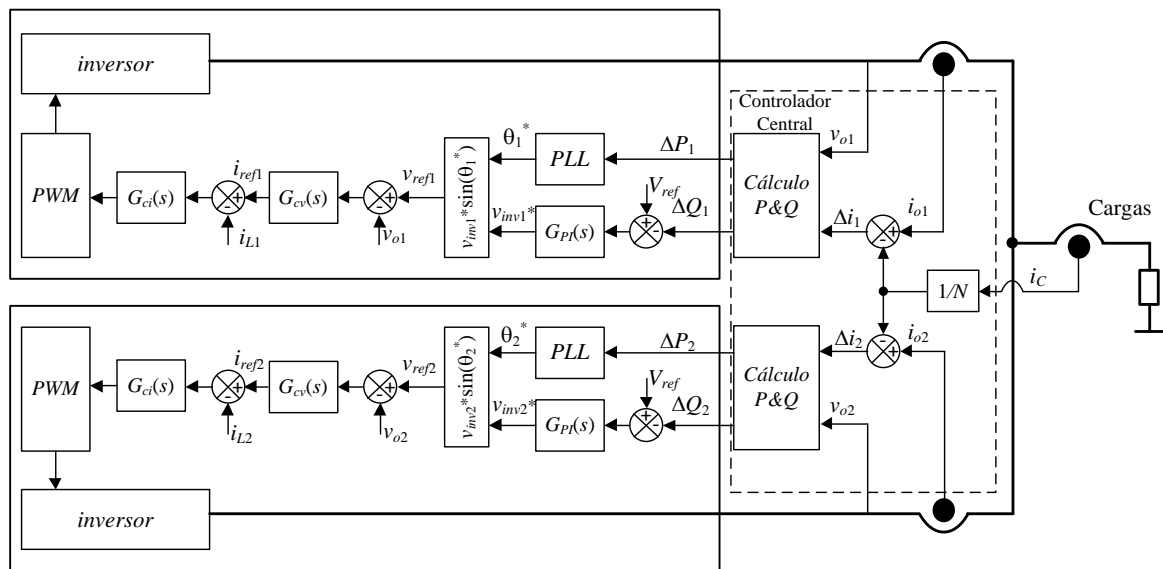
En la estrategia de control centralizado para distribución de potencia, el controlador central calcula los desvíos de potencia activa y reactiva con el objetivo de equilibrar estas potencias entre todos los módulos. El esquema correspondiente a esta estrategia de control se representa en la Figura 1-3 [12, 63], y en este caso, la señal de la corriente de carga es

necesaria para el funcionamiento correcto de la estrategia de control, ya que se la utiliza para computar los desvíos de potencia activa y reactiva que deben ser comunicados a cada módulo.

En la Figura 1-3 es importante notar en que al enviar señales de desvíos de potencia, se puede reducir la capacidad del canal utilizado para la transmisión de las señales intercambiadas entre el controlador central y los inversores. Esta característica se ve utilizada en otras estrategias de control que comunican valores de potencia media, siendo una de las principales ventajas de la comunicación de potencia.

Con el objetivo de que  $\Delta P$  actúe sobre el ángulo y  $\Delta Q$  sobre la amplitud de la tensión, se debe garantizar el desacoplamiento entre potencias activa y reactiva, por lo que se requiere una impedancia de salida inductiva entre el inversor y el PCC con las cargas. Esto presenta una desventaja de la estrategia de control centralizado para distribución de potencia, ya que debido a esta impedancia se obtiene menor regulación en comparación con la estrategia de control centralizado para distribución de corriente.

Otra desventaja del esquema presentado en la Figura 1-3, es que los inversores no logran rechazar perturbaciones periódicas, las cuales aparecen sobre la tensión de salida cuando se alimentan cargas no lineales. Para incorporar esta función, se debe incorporar un lazo de control de tensión luego de la síntesis de la tensión de referencia de cada inversor, pudiéndose agregar además un lazo interno de control de corriente para amortiguar activamente las dinámicas del filtro  $LC$ . Con estas modificaciones se obtiene el diagrama de bloques presentado en el esquema de la Figura 1-4.



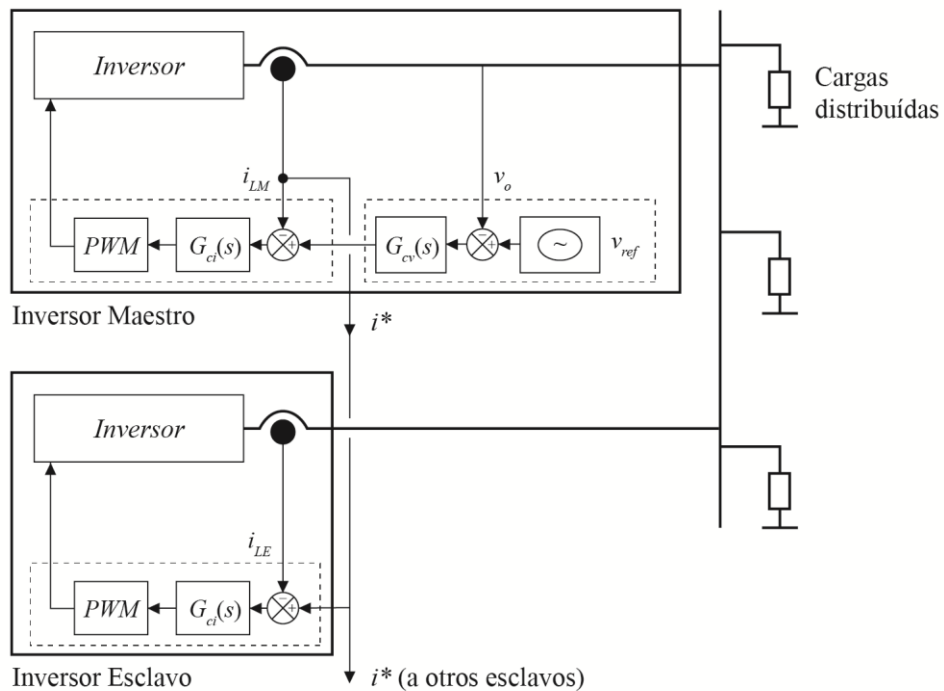
**Figura 1-4: Esquema representativo de la estrategia de control centralizada para distribución de potencia, incluyendo los lazos internos de control para rechazo de perturbaciones periódicas y amortiguamiento activo de las dinámicas del filtro  $LC$ .**

Las ventajas de las estrategias de control centralizadas pueden resumirse en buena respuesta dinámica, buena regulación de tensión y reducida corriente de circulación entre los inversores.

Como desventajas, estas estrategias de control introducen puntos únicos de falla en el sistema, los cuales se ubican en el controlador central y en el enlace de comunicación, por lo que la confiabilidad resulta comprometida.

### Control maestro-esclavo

Las estrategias de control maestro-esclavo presentan distintas variantes, siendo la característica común entre estas la operación de uno de los convertidores como “maestro”, siendo el encargado de regular la tensión en la carga al operar como un inversor controlado como fuente de tensión. Las unidades restantes operan como “esclavos”, y funcionan como inversores controlados como fuentes de corriente. La referencia de corriente para los inversores esclavos es la corriente entregada por el inversor maestro, representando esto en el esquema de la Figura 1-5.

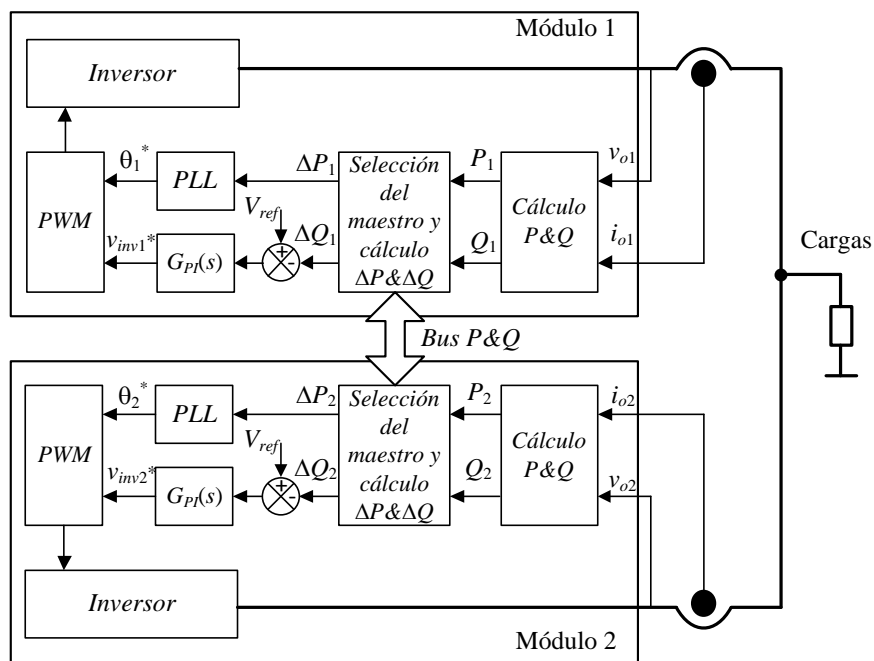


**Figura 1-5: Esquema representativo de la estrategia de control maestro-esclavo.**

De manera similar a la estrategia de control centralizada, la estrategia de control maestro-esclavo tiene la desventaja de introducir puntos únicos de falla, tanto en la unidad maestro como en la comunicación. Una falla en el convertidor que opera como maestro es crítica para el sistema, ya que produce una parada de funcionamiento de todas las unidades.

Distintas soluciones al problema citado se han propuesto en trabajos sobre conexión en paralelo de convertidores CC-CC. En [64] se propone la rotación de la unidad maestro en caso de falla, mientras que en [65] se propone establecer que la unidad que funciona como maestro es aquella que entrega la mayor corriente instantánea, de esta forma se produce una sustitución automática del maestro. En estas técnicas todos los convertidores tienen la misma estrategia de control implementada, posibilitando que cualquier unidad se comporte como maestro o esclavo.

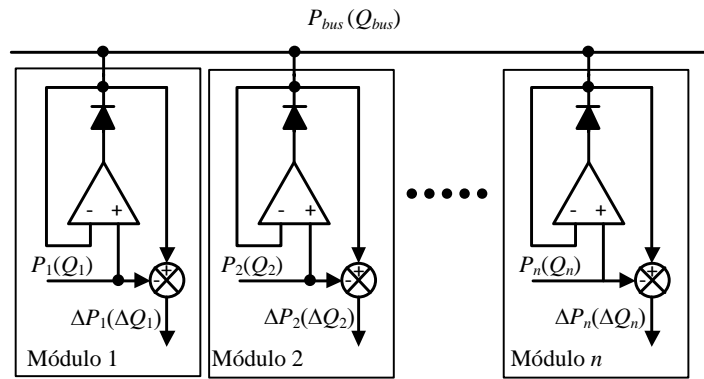
Las soluciones mencionadas anteriormente pueden utilizarse para la conexión en paralelo de inversores, y de hecho en [25, 66] propusieron la técnica de sustitución automática de la unidad maestro. En la Figura 1-6 se presenta el esquema propuesto en [25].



**Figura 1-6: Esquema de la estrategia maestro-esclavo con sustitución automática de la unidad maestro [25].**

Esta técnica hace uso del mismo principio descrito en la estrategia de control centralizada para distribución de potencia, ya que utiliza para la comunicación de señales entre convertidores a las variables que representan el valor de la potencia media, reduciendo los requerimientos de ancho de banda en comparación con la estrategia maestro-esclavo que transmite la referencia de corriente.

La característica principal de la estrategia propuesta en [25] es que la unidad maestro se determina de forma automática, definiendo como maestro al convertidor que entrega la mayor potencia media (activa o reactiva). Esta selección se realiza a partir de un circuito analógico como el que se muestra en la Figura 1-7.



**Figura 1-7: Esquema del circuito analógico para la selección de la unidad maestro [25].**

El circuito analógico mencionado, es implementado para cada uno de los inversores, permitiéndole a la unidad que provea la mayor potencia media, activa o reactiva; imponer su información en el bus de comunicación, y de esta forma activarse como unidad maestro. Las unidades esclavo se encargan de ajustar sus potencias en función de la potencia entregada por el maestro, de manera tal de disminuir el desequilibrio de potencias que existe en el sistema, manteniendo la tensión regulada en la carga.

En la Figura 1-6 el bus de comunicación transmite las variables  $P$  y  $Q$ , pudiendo existir dos unidades maestro, uno que maneje el bus de información  $P_{bus}$ , por el cual se comunica la potencia media activa que está entregando el sistema, y otro que maneje el  $Q_{bus}$  para la comunicación de la potencia reactiva. La redundancia en la topología queda asegurada, ya que ante una falla del convertidor que opera como maestro se produce la sustitución del maestro en forma automática.

De la misma forma que en la estrategia de control centralizado para distribución de potencia, para obtener rechazo de perturbaciones periódicas se pueden agregar los lazos internos de control que se presentaron en la Figura 1-4.

En resumen, de los esquemas maestro-esclavo el que presenta mayor confiabilidad es el que utiliza sustitución automática del maestro, persistiendo como punto único de falla la comunicación.

### **Control distribuido (control “democrático” o control para compartir corriente de carga media)**

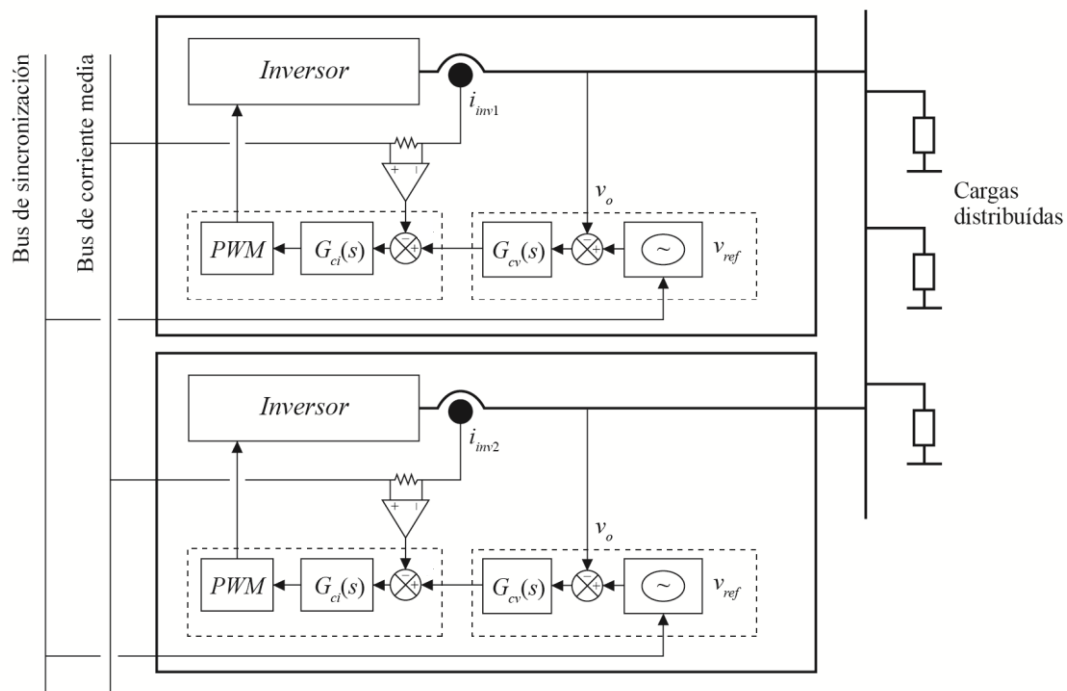
Las estrategias de control que pertenecen a esta categoría se denominan de distintas formas según el autor, y posiblemente el nombre que mejor represente las características de esta estrategia sea el de “control distribuido”.

La filosofía utilizada en las estrategias de control distribuido consiste en distribuir en los distintos módulos el lazo de control de tensión, evitando un controlador central o

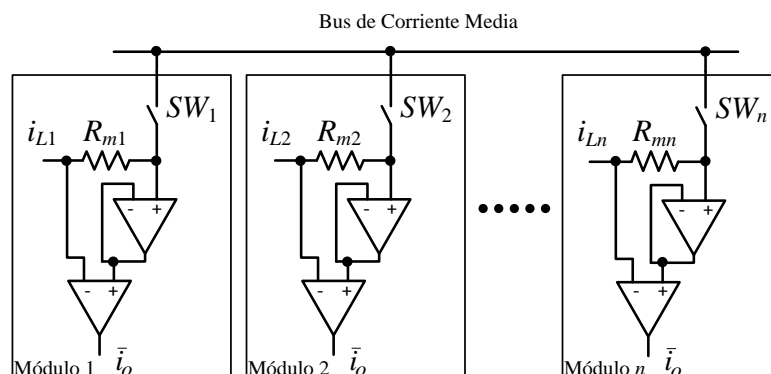
maestro que realice esta tarea. Además, se utiliza un enlace de comunicación por el cual se intercambian señales entre los distintos módulos, teniendo como objetivos garantizar la sincronización y disminuir la circulación de corriente entre los inversores.

A continuación se presentan las principales variantes de las estrategias de control distribuido.

En la Figura 1-8 se presenta un esquema representativo de una de las estrategias de control distribuido, en la cual se comunica entre todas las unidades la corriente media entregada a la carga y una señal de sincronización[31, 33, 34, 37-39, 42, 67-72].



**Figura 1-8:** Esquema representativo de la estrategia de control distribuido en la cual se comunica la corriente media entregada a la carga.



**Figura 1-9:** Bus de comunicación utilizado en la estrategia de control distribuido para obtener la corriente media.



La señal que lleva la información de la corriente media entregada por los inversores puede obtenerse en forma analógica o digital. La propuesta realizada para paralelizar convertidores CC-CC presentada en [73] propone un bus de comunicación como el que se muestra en la Figura 1-9.

En este esquema, la señal de corriente media es obtenida a partir de acondicionar la salida del sensor de corriente, de forma tal de obtener una tensión proporcional a la corriente medida y esta señal luego es conectada al bus de comunicación. De esta forma se obtiene una tensión en el bus de comunicación proporcional a la corriente media entregada por todos los inversores. En caso de falla en una unidad puede utilizarse una llave, indicada en la Figura 1-9 como *SW*, con el objetivo de desconectar del bus de comunicación al convertidor.

De la misma forma en que se observó para las estrategias de control centralizado y maestro-esclavo, al utilizar la comunicación de potencias medias es posible implementar estrategias de control distribuido con reducido ancho de banda en la comunicación [74, 75]. El esquema de implementación de esta variante de la estrategia de control distribuido es similar al presentado en la Figura 1-6, pero en lugar de implementar el circuito de la Figura 1-7 se utiliza el circuito de la Figura 1-9 para obtener las potencias activa y reactivas medias.

La ventaja asociada a las estrategias de control distribuido, es que no requieren del controlador central ni el controlador maestro para controlar la tensión sobre la carga, eliminándose del sistema este punto único de falla. Como desventaja al distribuir el controlador de tensión entre los inversores conectados en paralelo, el sistema se vuelve proclive a la circulación de corriente, siendo la señal de corriente media la que disminuye el error de reparto de carga.

En cuanto a las estrategias de control distribuido para distribución de potencias, estas tienen los mismos inconvenientes que las otras estrategias que comunican potencias medias, perdiendo regulación de la tensión sobre la carga debido a la impedancia de interconexión utilizada para desacoplar las potencias activas y reactivas.

Una estrategia de control distribuido particular que elimina el bus de comunicación de corriente media se presenta en [40, 41], donde los autores proponen diseñar el lazo interno de control de corriente de cada inversor para incrementar la impedancia de salida de estos, reduciendo así la sensibilidad del sistema a la circulación de corriente debido a las diferencias paramétricas entre los inversores.

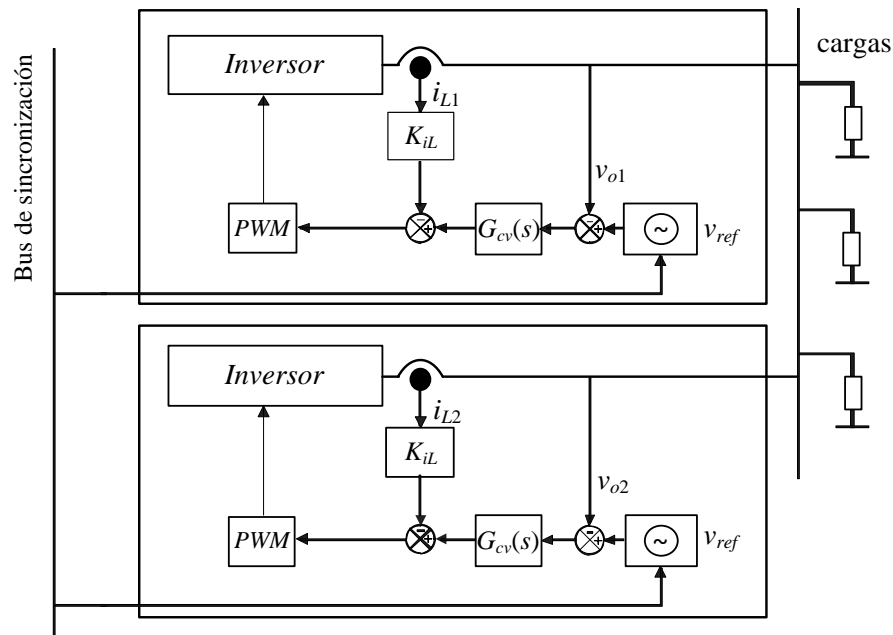
El ajuste de la impedancia de salida del inversor a partir del diseño de sus lazos de control ha sido analizado extensamente en la literatura científica, siendo los trabajos pioneros los presentados en [60, 76, 77]. En estos artículos se establece que es posible reducir significativamente la impedancia de salida en una estructura de lazos anidados, a partir de aumentar la ganancia del controlador en el lazo externo de control de tensión.

En inversores que operan en forma aislada, una impedancia de salida reducida es deseada con el objetivo de lograr buena regulación y reducida distorsión armónica de la tensión de salida cuando se alimentan cargas lineales y/o no lineales.

Sin embargo, cuando estos inversores operan conectados en paralelo, una reducida impedancia de salida es proclive al efecto de las diferencias paramétricas, causando mayor corriente de circulación entre un inversor y otro.

Es posible incrementar la impedancia de salida diseñando correctamente los lazos de control del inversor, con una consecuente disminución de la regulación de tensión de salida.

El esquema representativo de la estrategia de control distribuido presentada en [40, 41] se observa en la Figura 1-10.



**Figura 1-10: Esquema representativo de la estrategia de control distribuido propuesta en [78].**

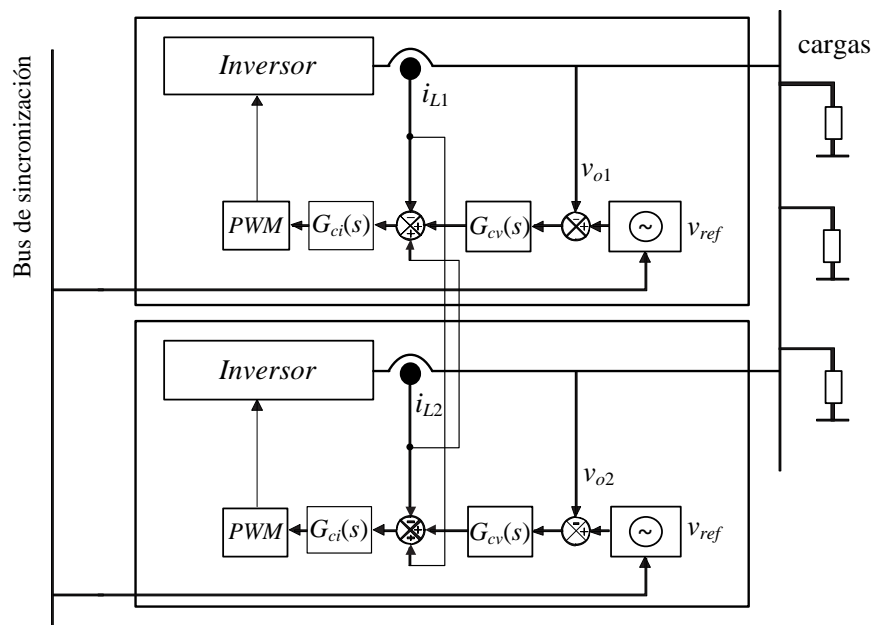
Como puede verse en la Figura 1-10, solamente se comunica entre los inversores una señal de referencia para mantener el sincronismo, lo que reduce los requisitos de ancho de banda en comparación con las estrategias de control distribuido que comunican la señal de corriente media.

La estrategia de control para la conexión en paralelo de los inversores de la Figura 1-10, utiliza la medición de la corriente en el inductor del filtro  $LC$ , siendo el valor instantáneo de esta corriente multiplicada por una ganancia, y este resultado es restado a la acción de control del lazo de tensión. La ganancia  $K_{iL}$  en este lazo interno de control de corriente puede interpretarse como un resistor virtual, asociado en serie con el inductor del filtro. Así, cuanto mayor es  $K_{iL}$ , mayor es la impedancia de salida del convertidor.

La ventaja de esta estrategia de control distribuido en particular, es la eliminación de los circuitos que se utilizan para medir y comunicar la corriente de carga media, siendo la desventaja principal, la relación de compromiso entre regulación de tensión y corriente de circulación.

Una estrategia de control para la conexión en paralelo de inversores que aparece clasificada por diversos autores [5, 13-15] como control en cadena circular, no deja de presentar las características de las estrategias de control distribuido, por lo que se la debe considerar dentro de esta última categoría.

Esta estrategia de control fue propuesta en [79], pudiéndose observar en el esquema representativo de la Figura 1-11 que todos los convertidores tienen distribuidos los lazos externos de control de tensión, anidando en cada inversor los lazos internos de control de corriente.



**Figura 1-11: Esquema correspondiente al control 3C.**

A diferencia de lo observado en las propuestas anteriores, en la propuesta de control en cadena circular la corriente del inductor de un inversor forma parte de la referencia del lazo interno de control de corriente de otro inversor en el sistema, estableciendo una conexión

en cadena entre todos los inversores. Esto tiene como propósito poder implementar un esquema de detección y separación de los inversores en estado de falla.

Esta propuesta no presenta ventajas significativas frente a otros esquemas de control distribuido, y además, torna compleja la implementación del esquema de *bypass*, implementado para separar a los inversores que presentan fallas.

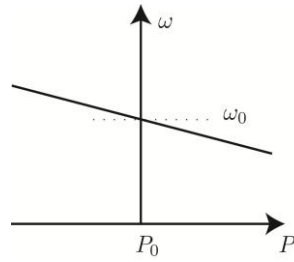
## **1.2.2 Estrategias de control sin comunicación para la conexión en paralelo de inversores**

### **Control por curva de caída (*droop control*)**

Eliminar los enlaces de comunicación entre los convertidores conectados en paralelo posibilita: i) aumentar la confiabilidad del sistema, ii) disminuir costos en la implementación de dicha comunicación, y iii) separar los convertidores por grandes distancias. Muchos trabajos han propuesto estrategias de control sin comunicación, siendo las estrategias de control por curva de caída (más conocidas por su nombre en inglés como *droop control*) las que se han desarrollado de manera más intensiva hasta la fecha.

El primer trabajo citado por un gran número de autores como la primer estrategia de control por curva de caída es el presentado por Chandorkar *et al.* [80], por lo cual se encuentran diversas referencias a esta propuesta con el nombre de estrategia de control por curva de caída convencional. Como antecesoras a esta propuesta se pueden mencionar las patentes de Hamilton [81] y Abbondanti [82], así como también los trabajos de Kawabata *et al.* [12, 83].

La propuesta de Chandorkar *et al.* está inspirada en el funcionamiento en paralelo de los generadores síncronos conectados al sistema eléctrico de potencia, en el cual cuando la potencia activa entregada a la carga aumenta, el sistema de control de velocidad de cada generador disminuye la velocidad de la máquina primaria que lo impulsa. Esto introduce una acción de realimentación negativa distribuida entre todos los generadores conectados al mismo bus de CA, lo que logra el sincronismo entre todas las máquinas sin utilizar un enlace de comunicación [84]. El cambio en la velocidad de la máquina primaria se traduce en el cambio de la velocidad angular del rotor del generador síncrono, lo que significa un cambio en el ángulo de la tensión generada. La característica estática que relaciona la velocidad angular del rotor con la potencia activa entregada al sistema viene dada por la recta presentada en la Figura 1-12.



**Figura 1-12: Característica estática que relaciona la velocidad del rotor del generador síncrono con la potencia activa entregada.**

Como se podrá deducir a continuación, la característica estática  $P-\omega$  es una de las curvas que le dan el nombre a las estrategias de control por curva de caída propuestas para conectar inversores en paralelo.

Para implementar la relación entre el ángulo de la tensión sintetizada por cada inversor y la potencia activa entregada por este, los autores en [80] utilizan la relación que existe entre ángulo y frecuencia de una señal sinusoidal, la cual viene dada por

$$\delta = \int \omega dt \quad (1.1)$$

por lo que la modificación del ángulo se puede realizar a partir de modificar la frecuencia de la señal de referencia.

Para modificar la frecuencia de la señal de referencia  $\omega_{ref}$  en función de la potencia activa media entregada, los autores proponen la siguiente ecuación

$$\omega_{ref} = \omega_o - m(P_{oi} - P_i) \quad (1.2)$$

la cual representa a la recta en la característica estática  $P-\omega$  de la Figura 1-12, donde  $P_{oi}$  es la potencia activa media entregada por el convertidor,  $P_i$  la potencia activa nominal,  $m$  la pendiente en la característica estática y  $\omega_o$  la frecuencia angular a potencia activa cero. El parámetro  $m$  de aquí en más se denomina coeficiente de caída de potencia activa.

Para obtener la señal de potencia activa media se requiere filtrar la señal de potencia activa instantánea  $p$  con un filtro pasa bajos.

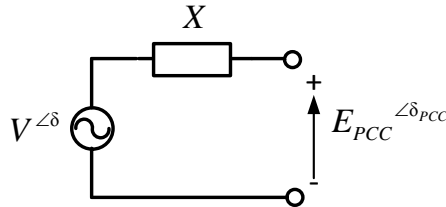
Una vez determinada  $\omega_{ref}$  se requiere calcular el ángulo de la señal de referencia, para lo cual se aplica la relación dada por la ecuación (1.1). Integrar la frecuencia es muy importante, ya que el funcionamiento correcto de la estrategia control depende de esta acción, tanto para obtener la sincronización entre los inversores como para eliminar el error de reparto de potencia activa.

Es importante mencionar que para que la estrategia de control por curva de caída  $P-\omega$  logre mantener el sincronismo de los inversores conectados en paralelo, es necesario que la

impedancia que separa a cada inversor del punto común de conexión (PCC) sea predominantemente inductiva, de manera tal que el flujo de potencia activa sea función del ángulo de la tensión sintetizada respecto del ángulo del PCC, según [85]

$$P_{oi} = \frac{VE_{PCC} \sin(\delta - \delta_{PCC})}{X} \quad (1.3)$$

Para ilustrar las cantidades a las que se hace referencia con la ecuación (1.3), en la Figura 1-13 se presenta el circuito equivalente que representa al inversor conectado en paralelo con los otros inversores, siendo  $V$  la magnitud de la tensión sintetizada por el inversor,  $E_{PCC}$  es la magnitud de la tensión en el PCC,  $X$  la reactancia que separa a la salida del inversor del PCC,  $\delta$  es el ángulo de la tensión sintetizada y  $\delta_{PCC}$  es el ángulo de la tensión en el PCC.

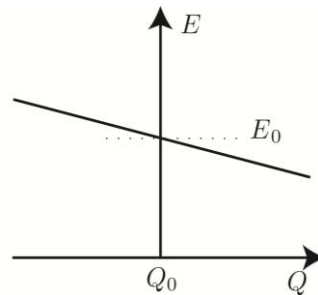


**Figura 1-13: Circuito eléctrico equivalente de un inversor conectado al punto común de conexión con otros inversores.**

La estrategia de control por curva de caída convencional también implementa una característica estática que relaciona la amplitud de la señal de referencia con la potencia reactiva media entregada, siendo la función  $E_{ref}(Q_{oi})$

$$E_{ref} = E_o - n(Q_{oi} - Q_i) \quad (1.4)$$

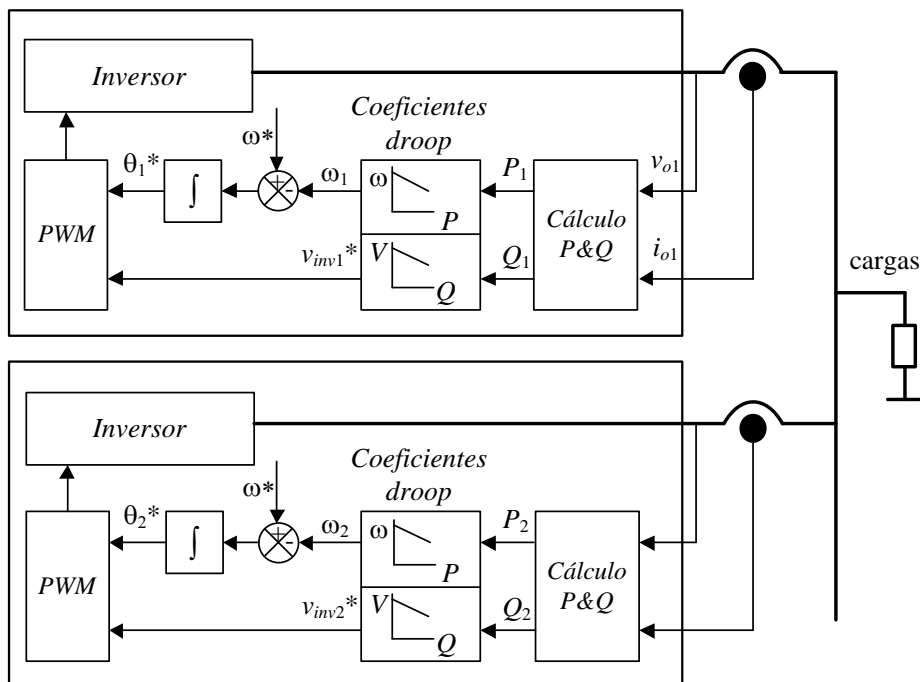
donde  $E_{ref}$  es la amplitud de la señal de referencia,  $E_o$  es la tensión nominal,  $n$  la pendiente de la característica estática presentada en la Figura 1-14,  $Q_{oi}$  la capacidad de potencia reactiva del inversor y  $Q_i$  es la potencia reactiva media entregada a la carga. El parámetro  $n$  de aquí en más se denomina como coeficiente de caída de potencia reactiva.



**Figura 1-14: Característica estática que relaciona la magnitud de la tensión de referencia con la potencia reactiva.**

Esta característica estática  $Q-V$  es inspirada en el comportamiento que tiene la magnitud de la tensión a bornes de un generador síncrono cuando este alimenta una carga de característica inductiva o capacitiva [84]. Debido a diferencias que pueden existir en las impedancias que interconectan a los inversores con el PCC, la característica estática  $Q-V$  no garantiza el reparto de la potencia reactiva entre todos los inversores, pudiendo disminuirse el error de reparto a partir del incremento de  $n$ , en detrimento de una menor regulación de tensión [86].

La estrategia de control por curvas de caída convencional implementada en cada uno de los inversores es presentada en la Figura 1-15 [80].



**Figura 1-15: Estrategia de control por curva de caída convencional.**

Como se puede observar en la Figura 1-5, la utilización de una estrategia de control por curva de caída convencional requiere en primer lugar la determinación de la frecuencia y magnitud de la señal de referencia a partir del cálculo de las potencias activas y reactivas, sucediendo luego los lazos de realimentación para sintetizar la tensión de salida del convertidor.

En función de lo expuesto, la principal ventaja de la estrategia de control por curva de caída convencional reside en la eliminación del enlace de comunicación entre los inversores. Otra ventaja de esta técnica es la eliminación de la componente activa de la corriente de circulación entre los inversores, lo cual se debe a la dependencia de los flujos de potencia activa con los ángulos de las tensiones sintetizadas, donde en régimen

permanente todos los inversores sintetizan una tensión de salida con una misma frecuencia, por lo que la diferencia de potencia activa entre las unidades debe ser nula [87].

Debido a la existencia de diferencias paramétricas entre los inversores conectados en paralelo, permanece una corriente de circulación reactiva, pudiéndose disminuir esta al aumentar la impedancia de salida en detrimento de la regulación de tensión.

Por lo tanto, la limitación que presenta la estrategia de control por curva de caída convencional, es que esta puede utilizarse solamente en sistemas donde las impedancias que separan a los convertidores son predominantemente inductivas, y en caso contrario introducir inductores en el sistema para imponer esta característica, o como se presenta más adelante en esta revisión, emular la impedancia de salida de cada inversor.

En comparación con los generadores síncronos utilizados en el sistema eléctrico de potencia, la ausencia de inercia en los inversores conectados en paralelo requiere para este caso en particular, de análisis de estabilidad especiales. Los principales factores que afectan a la estabilidad en este caso son: el valor de  $m$ , la impedancia que separa a los inversores, y las frecuencias de corte de los filtros utilizados en el cálculo de las potencias activa y reactiva media [88].

Las limitaciones y desventajas de la estrategia de control por curva de caída convencional, han motivado las investigaciones en los siguientes cuatro problemas principales de la conexión en paralelo de inversores:

- i) Reparto equitativo de potencias
- ii) Estabilidad del sistema
- iii) Diseño de los lazos de control e impedancia de salida.
- iv) Diseño de la ley de control por curva de caída

A continuación, se describen los trabajos relacionados con las estrategias de control por curva de caída que tratan los cuatro problemas enumerados anteriormente.

#### **i) Reparto equitativo de potencias**

Con el objetivo de reducir la componente reactiva de la corriente de circulación, Tuladhar *et al.* [87] proponen modificar la estrategia de control por curva de caída agregando una técnica de inyección de señal de tensión en el bus crítico de CA.

La propuesta consiste en utilizar el mismo concepto de la relación  $P-\omega$  como en la estrategia de control por curva de caída convencional, pero evaluando la potencia activa en una frecuencia diferente a la fundamental.



La amplitud de la señal de tensión de CA a inyectar debe ser reducida para cumplir con las características de respuesta en régimen permanente que requiere la carga, por lo que los autores proponen un 1% de la amplitud de la fundamental, mientras que la frecuencia  $\omega_q$  de la señal propuesta es 90 Hz.

Con la señal inyectada por el inversor, se evalúa la potencia activa producida por esta señal para establecer una característica estática como la de la Figura 1-12 entre la frecuencia  $\omega_q$  y la potencia activa media  $P_q$ . Además,  $P_q$  modificará la amplitud de la tensión de referencia con la siguiente característica estática

$$E_{ref} = E_o - n_q P_q, \quad (1.5)$$

la cual ajustará a la amplitud de la referencia hasta conseguir que las potencias reactivas se equilibren, de la misma forma que la estrategia de control por curva de caída ajusta las potencias activas entregadas por cada módulo.

Como ventaja, la propuesta de Tuladhar *et al.* [87] elimina la corriente de circulación entre los inversores, pero para conseguirlo debe efectuarse el cálculo de la potencia activa producida por la señal inyectada, lo que torna más compleja la implementación en comparación con la estrategia de control por curva de caída convencional. Otra desventaja es que consiste en un método invasivo, por lo que para cumplir con las normas de calidad de energía se debe escoger cuidadosamente las características de la señal a inyectar.

Dos propuestas que abordan el problema de reparto de potencia reactiva cuando se utiliza la estrategia de control por curva de caída convencional, son presentadas por Sao & Lehn [89] y Zhong [86]. Basándose en el mecanismo que permite compartir la potencia activa cuando se utiliza la estrategia de reparto  $P$ - $\omega$ , proponen introducir en el sistema de control un integrador para obtener la amplitud de la señal de referencia, lo que consigue compartir equitativamente la potencia reactiva en el caso de Sao & Lehn [89] y la potencia activa en el caso de Zhong [86].

Estas propuestas resultan mucho más simples de implementar en comparación con la de Tuladhar *et al.* [87], aunque requiere de la medición de la tensión en el PCC para realimentarla a todos los inversores, por lo que en casos de requerirse comunicación para transmitir esta información, como ser en aplicaciones de generación distribuida donde los inversores están separados por grandes distancias, la estrategia de control deja de ser considerada dentro de las propuestas que no utilizan comunicación.

## ii) Estabilidad del sistema

El primer trabajo que analiza la estabilidad de inversores conectados en paralelo con la estrategia de control por caída convencional, fue presentado por Coelho *et al.* [88, 90], donde partiendo del comportamiento no lineal de los flujos de potencia en el sistema, los autores proponen analizar las dinámicas relacionadas con las potencias activa y reactiva de todos los inversores, linealizando a todo el sistema en torno a un punto de operación para obtener un modelo de pequeña señal. Este modelo resulta reducido en cuanto a la cantidad de dinámicas que existen realmente en el sistema, ya que no se tienen en cuenta los controladores en los lazos internos de control de cada inversor, ni las impedancias de línea.

Para un caso particular de dos inversores, los autores muestran la ubicación de los polos del sistema en función de la frecuencia de corte de los filtros pasa bajos, utilizados para determinar las potencias activa y reactiva medias, observándose que a mayor ancho de banda los polos son más estables. Debido a que el aumento del ancho de banda incrementa la ondulación sobre las señales de potencia activa y reactiva media, se debe establecer un criterio para no producir oscilaciones en la amplitud y frecuencia de las referencias.

En cuanto a la ubicación de los polos del sistema en función de los coeficientes de caída, se observa que el sistema presenta polos reales hasta cierto valor, para luego presentar un comportamiento cada vez más oscilatorio, aunque según el análisis realizado sobre el modelo propuesto, estos polos se mantienen siempre estables.

Otro parámetro importante es la magnitud de la impedancia que separa a los inversores, la cual se considera predominantemente inductiva. Para valores reducidos de esta impedancia se observa que los polos son inestables, cambiando esta situación cuando aumenta la impedancia.

El trabajo de Coelho *et al.* [88, 90] es importante para analizar las tendencias de los polos del sistema en función de los parámetros mencionados, pero no se presentan escenarios en que el coeficiente de caída produce inestabilidad, y al ser este factor uno de los más influyentes sobre la estabilidad del sistema, el modelo propuesto resulta limitado para predecir estos fenómenos.

En Pogaku *et al.* [91] se propone un modelo del sistema que incluye las dinámicas de baja frecuencia correspondientes a los controladores por curva de caída, las dinámicas de alta frecuencia correspondientes a los controladores en los lazos internos de control, las dinámicas de las impedancias de línea entre los inversores y las dinámicas de la carga.

Los autores proponen la obtención del modelo en forma de sub-módulos, los cuales integran el modelo completo en un marco de referencia sincrónico común para todo el sistema.

Al realizar el análisis de sensibilidad paramétrica de los polos del sistema con este modelo, se observa que al aumentar el coeficiente de caída de potencia activa se produce inestabilidad en el sistema, concluyéndose que el modelo propuesto logra predecir la inestabilidad y consecuentemente, establece un límite para la selección de  $m$ .

La cantidad de información que requiere el modelo propuesto por Pogaku *et al.* [91] puede hacer que su utilización sea restrictiva, particularmente cuando el sistema está compuesto por una gran cantidad de inversores conectados en paralelo, por lo que Iyer *et al.* [92] proponen una reducción del modelo al utilizar solamente las dinámicas de los controladores por curva de caída y las impedancias de línea, las cuales dominan el comportamiento del sistema al tener los lazos internos un mayor ancho de banda.

Los autores mencionan que los resultados obtenidos en la determinación de la inestabilidad al variar el coeficiente de caída  $m$ , se encuentran en muy buena correlación con los obtenidos con el modelo presentado por Pogaku *et al.* [91].

Otra forma de obtener un modelo de orden reducido para determinar los límites de estabilidad del sistema con controladores por curva de caída se propuso en Guo *et al.* [93], los cuales utilizan el enfoque de fasores dinámicos [94, 95] para incluir en las ecuaciones de potencia activa y reactiva de cada inversor, las dinámicas correspondientes a las impedancias de línea entre los inversores.

El análisis de sensibilidad realizado con el modelo desarrollado en este caso obtiene resultados similares a los obtenidos por Pogaku *et al.* [91], y reducen significativamente complejidad matemática para derivar el modelo, lo cual hace de este enfoque una herramienta simple para diseñar controladores por curva de caída.

Como conclusión de los trabajos encontrados en la literatura, para poder determinar los límites de estabilidad del sistema cuando se implementan controladores por curvas de caída, se debe incluir, además de las dinámicas introducidas por estos controladores, las dinámicas de las impedancias de línea que existen entre los inversores, pudiendo despreciarse las dinámicas introducidas en el sistema por los controladores en los lazos internos de control.

### iii) **Diseño de los lazos de control y la impedancia de salida**

Motivados por el problema de la distorsión armónica causada en la tensión de salida de inversores conectados en paralelo cuando circulan corrientes con elevado factor de cresta por los inductores de línea, como ser por ejemplo las corrientes consumidas por cargas no lineales, Chiang *et al.* [96, 97] proponen el diseño de los lazos de control del inversor para obtener una impedancia de salida con característica inductiva [96] o resistiva [97] a frecuencia fundamental, y resistiva en torno a las frecuencias armónicas de la fundamental, con lo cual la impedancia de salida en torno a las frecuencias armónicas de la fundamental no depende de la frecuencia.

Dependiendo de la característica de la impedancia de salida a frecuencia fundamental, los autores proponen utilizar los controladores por curva de caída  $P-\delta$  y  $Q-V$  en caso de impedancias inductivas, y  $P-V$  y  $Q-\delta$  en caso de impedancias resistivas, siendo que en este último caso el flujo de potencia activa depende de las diferencias entre las tensiones de salida, y el flujo de potencia reactiva depende de las diferencias de ángulo [97, 98]. Es importante notar que la utilización del ángulo en lugar de la frecuencia elimina las variaciones de frecuencia en el sistema, lo cual se puede realizar en casos de inversores en paralelo en UPS de doble conversión.

Es importante mencionar que los primeros trabajos que indican que los controladores de los convertidores estáticos pueden diseñarse para imponer una impedancia de salida deseada, fueron presentados por Singer [99] para imponer una impedancia resistiva y Funato & Kawamura [100] para imponer una impedancia inductiva o capacitiva. Vukosavic *et al.* [76, 101] y Kusko *et al.* [77] establecen que la función de transferencia que representa el rechazo de disturbio del inversor operando en lazo cerrado como fuente de tensión, es igual a la impedancia de salida del mismo y depende de los parámetros del filtro de salida y de los controladores utilizados.

Para ajustar la impedancia de salida de cada inversor, Chiang *et al.* [96, 97] proponen una estrategia de control de múltiples lazos de realimentación, pudiendo comprenderse el ajuste de la impedancia de salida en dos etapas: una primera, donde el diseño de los lazos internos de control de corriente y de tensión permiten obtener una impedancia de salida de magnitud reducida, y una segunda etapa, donde se diseña un lazo de control externo para obtener la impedancia deseada tanto en magnitud como en fase. Este lazo de control externo fue denominado posteriormente por varios autores como lazo de impedancia virtual [43, 102], ya que actúa modificando la señal de referencia del lazo de control de

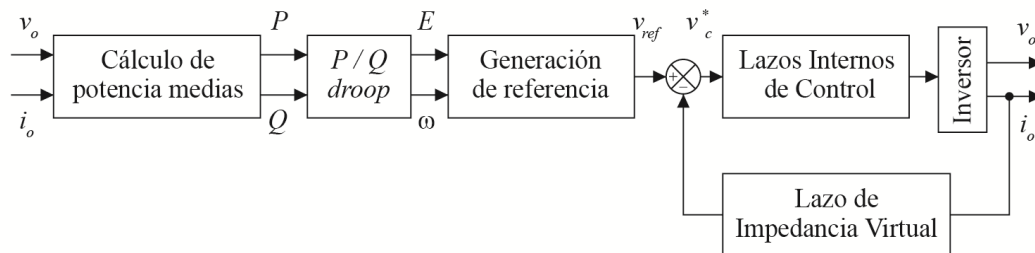
tensión, produciendo un efecto de caída de la tensión de salida cuando aumenta la corriente consumida por la carga.

La efectividad de la impedancia virtual  $Z_v(s)$  para imponer la impedancia de salida  $Z_o(s)$  deseada, depende de la impedancia de salida obtenida con los controladores de los lazos de control internos  $Z_{o\_lc}(s)$ . La condición para poder imponer a la impedancia de salida las características de la impedancia virtual, viene dada por:

$$Z_{o\_lc}(s) \ll Z_v(s) \quad (1.6)$$

Obtener una impedancia  $Z_{o\_lc}(s)$  reducida significa utilizar elevadas ganancias en los lazos internos de control [76, 101], lo cual dependiendo de los controladores utilizados la estabilidad relativa del sistema puede verse comprometida.

Un diagrama de bloques simplificado de la propuesta de Chiang *et al.* [96, 97], se presenta en la Figura 1-16. A excepción de algunas modificaciones propuestas por otros autores, este diagrama de bloques es representativo de las realizaciones que utilizan el concepto de impedancia virtual.



**Figura 1-16: Diagrama de bloques simplificado de las estrategias de control propuestas por Chiang *et al.* [96, 97].**

Los autores señalan que de conocerse las impedancias de línea entre los inversores, estas pueden tenerse en cuenta al momento de diseñar la impedancia de salida de cada inversor, de manera tal de equilibrar las impedancias para disminuir la corriente de circulación entre los inversores.

La principal ventaja de incluir el lazo de impedancia virtual, es que este elimina la necesidad de utilizar inductores de línea para la realización de los controladores por curvas de caída; disminuyéndose el volumen y las pérdidas en el sistema. Como desventajas se pueden mencionar, la mayor complejidad en el diseño e implementación de los lazos internos de control, incluido el lazo de impedancia virtual.

En cuanto a la utilización de una característica u otra de la impedancia virtual a frecuencia fundamental, las impedancias virtuales inductivas pueden resultar más adecuadas en casos de conexión de inversores que utilizan filtros *LCL*, donde el inductor

del lado del PCC aporta su característica a la impedancia de salida de cada inversor. Las impedancias virtuales resistivas pueden ser más adecuadas en casos de conexión en paralelo de inversores en sistemas de distribución de baja tensión, donde los cables presentan características predominantemente resistivas.

Numerosas modificaciones de los lazos de impedancia virtual propuestos por Chiang *et al.* [96, 97] se encuentran en la literatura científica. Guerrero *et al.* [103] propone un filtro pasa todo que actúa sobre la corriente de salida para generar el efecto de impedancia virtual con característica inductiva en la frecuencia fundamental, y resistiva en torno a las armónicas de la fundamental.

En comparación con la propuesta de Chiang *et al.* [96], el lazo de impedancia virtual propuesto por Guerrero *et al.* [103] resulta más sencillo de implementar, pero presenta menor flexibilidad para ajustar el valor de la impedancia de salida en torno a las frecuencias armónicas de la fundamental [43].

En Guerrero *et al.* [43], los autores proponen que la impedancia virtual sea adaptativa en función de la potencia reactiva que entrega el convertidor, multiplicando  $Q$  por una ganancia. El efecto producido por la modificación de la impedancia virtual en función de  $Q$ , es análogo a incrementar el coeficiente de caída  $n$  de la característica estática  $Q$ - $V$ , por lo que solamente es posible reducir el error de reparto en detrimento de menor regulación de tensión.

En otra propuesta de Guerrero *et al.* [6], los autores proponen modificar la propuesta presentada en [43], teniendo como objetivo que el inversor al conectarse con el resto de los inversores en paralelo tenga una elevada inductancia de salida, y luego de la conexión disminuirla en forma exponencial hasta llegar al valor de régimen, consiguiendo de esta manera una disminución suave de la corriente de circulación.

Otra modificación realizada sobre la misma estrategia de control concierne a la impedancia virtual, la cual se diseña con filtros pasa banda, uno por cada componente en frecuencia considerando hasta la 11va armónica, quedando la expresión de la impedancia virtual de la siguiente forma

$$Z_v(s) = L_D \frac{k_1 s^2}{s^2 + 2k_1 s + \omega_1^2} + \sum_{\substack{i=3 \\ \text{odd}}}^n R_i \frac{2k_i s}{s^2 + 2k_i s + \omega_i^2} \quad (1.7)$$

Esta impedancia virtual permite ajustar en forma independiente la impedancia en cada frecuencia, siendo el diseño que los autores proponen el de una inductancia en régimen permanente  $L_D$  de 800 $\mu$ H y resistores virtuales  $R_i$  de 1 $\Omega$ .

Si bien la implementación de la impedancia virtual propuesta es más compleja que en trabajos anteriores, la versatilidad de la impedancia virtual es mayor. Sin embargo, debido a la selectividad que presenta la función de transferencia (1.7) en torno a cada frecuencia armónica, la operación con frecuencia variable puede afectar el desempeño del sistema en régimen permanente.

Para obtener una impedancia resistiva a frecuencia fundamental y en las armónicas, Guerrero *et al.* [98] proponen la utilización de una ganancia que escala a la corriente de salida, lo cual se puede interpretar como un resistor virtual como el propuesto en Chiang *et al.* [97], mientras que para las frecuencias armónicas de la fundamental proponen utilizar filtros pasa banda como los propuestos en [6] para extraer las componentes armónicas de la corriente de salida. Según las respuestas en frecuencia presentadas en [98], el objetivo de la impedancia de salida a frecuencias armónicas de la fundamental es que sean de menor valor que a frecuencia fundamental.

Las limitaciones de la propuesta residen en los controladores utilizados en los lazos internos, los cuales son similares a los de la estrategia de múltiples lazos de realimentación propuesta por Guerrero *et al.* [43], pudiéndose observar en la respuesta en frecuencia de la impedancia de salida, que la magnitud de esta puede ser significativa en las frecuencias armónicas de la fundamental, por lo que la calidad de la tensión de salida puede verse comprometida cuando se alimentan cargas no lineales con elevado factor de cresta.

Un trabajo que desarrolla un enfoque diferente para emular la impedancia de salida del inversor es propuesto en De Brabandere *et al.* [8], donde a partir de controlar la tensión de salida y la corriente entregada por el inversor en forma simultánea, se logra una estructura diferente a la de los múltiples lazos de realimentación.

Para implementar la impedancia virtual los autores proponen utilizar un regulador basado en *LQG* (*Linear Quadratic Gaussian* – regulador lineal cuadrático gaussiano). Para la selección de la impedancia virtual, se debe aproximar su relación  $R/X$  lo mejor posible al cociente  $R/X$  de la impedancia de línea, con el objetivo de conseguir desacoplar correctamente los flujos de potencia activa y reactiva. Esto puede ser un limitante en aplicaciones en que las características de la impedancia de línea son desconocidas, o difíciles de determinar.

El trabajo demuestra la factibilidad de controlar la tensión de salida y la corriente del inversor en forma simultánea, logrando la conexión en paralelo con otros inversores. Como desventaja los controladores propuestos resultan complejos de diseñar e implementar en comparación con otras estrategias de control.

Una forma de implementar la impedancia virtual con característica inductiva sin usar derivadores ni filtros pasa altos para el caso de inversores trifásicos, es propuesta por Yun Wei y Ching-Nan [10]. Los autores deducen que el efecto de la inductancia virtual se puede implementar a partir de un cálculo con valores complejos, siendo simple de realizar en el marco de referencia  $\alpha\beta$  estacionario utilizado en sistemas trifásicos, con lo que la caída de tensión causada por la impedancia virtual viene dada por

$$v_{L_o\alpha} + jv_{L_o\beta} = j\omega L_o(i_{o\alpha} + ji_{o\beta}) = \omega L_o(-i_{o\beta} + ji_{o\alpha}) \quad (1.8)$$

Siendo  $i_{o\alpha}$  e  $i_{o\beta}$  las corrientes de salida,  $v_{L_o\alpha}$  y  $v_{L_o\beta}$  las caídas de tensión en las inductancias virtuales  $L_o$ . Por lo tanto, para obtener el efecto de la impedancia virtual en el lazo de control correspondiente al eje  $\alpha$ , solamente se necesita multiplicar la corriente de carga en el eje  $\beta$  por  $-\omega L_o$ , mientras que para el lazo de control del eje  $\beta$ , se requiere multiplicar  $i_{o\alpha}$  por  $\omega L_o$ .

Los autores proponen el uso de múltiples controladores resonantes para el lazo interno de control de tensión, mientras que en el lazo interno de control de corriente utilizan un controlador proporcional. Esta estructura se observa en las propuestas realizadas por Poh Chiang *et al.* [104, 105] para el control de tensión de salida en inversores aislados.

El efecto combinado de los lazos internos de control de tensión y corriente junto al lazo de impedancia virtual propuesto, presenta una característica inductiva en cada frecuencia donde se ubica un controlador resonante, presentando como magnitud  $\omega L_o$ . Esto se debe a que los controladores resonantes introducen elevadas ganancias en cada frecuencia de resonancia, reduciendo significativamente la impedancia de salida en estas frecuencias, con lo cual el lazo de impedancia virtual consigue imponer efectivamente su característica en la impedancia de salida.

Como ventajas la propuesta de Yun Wei y Ching-Nan [10] logra efectividad y simplicidad para implementar el lazo de impedancia virtual en comparación con la propuesta de Guerrero *et al.* [43]. Como desventajas, se puede mencionar una mayor complejidad en la implementación, el diseño y la estabilización del sistema con controladores resonantes, quedando esta problemática sin abordar en el trabajo.

Una estrategia de control que utiliza una estructura similar a la propuesta por Yun Wei y Ching-Nan [10], pero para lograr características resistivas tanto en las frecuencias fundamental como en las armónicas, es presentada por Dipankar y Venkataramanan [106].



Los autores agregan a la estrategia de control una compensación del atraso de fase en el lazo de control de tensión, con el objetivo de aportar estabilidad relativa para estabilizar el sistema cuando se utilizan los controladores resonantes en este lazo.

Este trabajo comparte las ventajas y desventajas de la propuesta de Yun Wei y Ching-Nan [10], siendo las ventajas: efectividad y simplicidad para implementar el lazo de impedancia virtual, y las desventajas: mayor complejidad en la implementación, diseño y estabilización del sistema con controladores resonantes.

Otra propuesta para evitar el derivador o filtro pasa altas en la implementación del inductor virtual es presentada por Matas *et al.* [45], quienes para conseguir la característica inductiva deseada, utiliza el algoritmo SOGI (*second order generalized integrator* – integrador generalizado de segundo orden). Este algoritmo presenta una respuesta en frecuencia de similares características que un filtro pasa bandas, por lo cual, la implementación propuesta por Matas *et al.* [45], es equivalente a la propuesta por Guerrero *et al.* [6].

Un trabajo en el cual se propone una impedancia virtual adaptativa con el objetivo de limitar los valores de las corrientes durante caídas de tensión transitorias en el PCC, producidas por fallas en la red, se presenta en Jinwei y Yun Wei [107].

Si bien la propuesta es para inversores conectados a red, lo interesante del análisis realizado por los autores es que, con el objetivo de desacoplar las potencias activa y reactiva (cuando las componentes resistivas de las impedancias de línea no pueden despreciarse), puede utilizarse un valor de resistencia negativa que cancele el efecto de la resistencia de la línea, evitando utilizar valores elevados de inductancia virtual que pueden comprometer las características de regulación del convertidor.

Para agregar el resistor virtual en el lazo de impedancia virtual, los autores extienden la propuesta realizada por Yun Wei y Ching-Nan [10] para implementar este lazo en el marco de referencias  $\alpha\beta$  estacionario.

Para obtener una impedancia de salida con característica compleja con cociente  $R/X=1$ , Wei *et al.* [44] proponen un lazo de impedancia virtual que combina el resistor virtual con el inductor virtual. La estrategia de control utilizada en los lazos internos de control corresponde a múltiples lazos de realimentación como las utilizadas en [6, 43, 98, 103]. El lazo de impedancia virtual compleja permite obtener  $45^\circ$  de fase en torno a la frecuencia fundamental, correspondiendo al cociente  $R/X=1$ .

La propuesta no presenta una ventaja significativa frente a otro tipo de impedancias de salida, pudiéndose mencionar el hecho de que al ser compleja con  $R/X = 1$ , es posible absorber el efecto de la impedancia de línea cuando esta es de menor magnitud que  $Z_v(s)$ .

Un trabajo que aborda el problema de desbalance en sistemas trifásicos es presentado por Savaghebi *et al.* [108], donde los autores proponen una estrategia de control para balancear las tensiones en el PCC debido a cargas que producen componentes de secuencia negativa. Para los lazos internos de control los autores proponen la utilización de un lazo de impedancia virtual y múltiples lazos de realimentación para el control de tensión de salida y la corriente del inductor del filtro  $LC$ , utilizando un controlador resonante a frecuencia fundamental para el control de tensión y un controlador resonante a frecuencia fundamental para el control de corriente, ejecutándose los lazos de control internos en el referencial  $\alpha\beta$  estacionario.

Los autores utilizan la impedancia virtual formulada por Yun Wei y Ching-Nan [10], pero proponen utilizar solamente la corriente de secuencia positiva para producir las caídas de tensión. El efecto que se logra con esto es el de manejar la impedancia de salida para la secuencia positiva independientemente de la impedancia de salida para secuencia negativa.

Como mérito de la propuesta se puede mencionar la efectividad para imponer la característica de la impedancia de salida deseada a frecuencia fundamental, obteniéndose una impedancia de salida de secuencia positiva para garantizar la operación en paralelo con controlador por curva de caída, y una reducida impedancia de salida de secuencia negativa para evitar que la corriente de carga intensifique esta componente en la tensión de salida.

La efectividad de la propuesta reside en la utilización del controlador resonante a frecuencia fundamental para reducir la impedancia de salida, compartiendo con otras propuestas [10, 106] las dificultades para estabilizar el sistema cuando se incrementa el número de controladores resonantes para compensar las armónicas en la tensión de salida.

Una propuesta enfocada para compensar la distorsión de la tensión en el PCC cuando los inversores en paralelo alimentan una carga no lineal, es presentada en Micallef *et al.* [109], en la cual los autores proponen implementar un lazo de impedancia virtual para obtener una impedancia de salida capacitiva, produciendo un efecto de cancelación de la componente inductiva de la impedancia de línea en las frecuencias de las armónicas de manera de reducir las caídas de tensión, y así disminuir la distorsión de la tensión del PCC.

Para implementar la impedancia de salida capacitiva los autores utilizan lazos internos de control de tensión y corriente con controladores resonantes en ambos lazos y un lazo de impedancia virtual, utilizando filtros pasa banda con características de fase  $-90^\circ$ ,

implementados en las frecuencias correspondientes a la 3<sup>ra</sup>, 5<sup>ta</sup>, 7<sup>ma</sup> y 9<sup>na</sup> armónicas. Además, con el argumento de obtener un mejor amortiguamiento del sistema, se propone incluir un término de resistor virtual.

Como limitaciones de la propuesta se puede identificar que el método de mitigación de la distorsión de tensión en el PCC requiere el conocimiento de la impedancia de línea. Además, en cuanto al diseño de la impedancia de salida, debido a la selectividad de los filtros pasa banda escogidos para implementar la característica capacitiva, es difícil lograr que coincida la fase de  $-90^\circ$  y magnitud de la impedancia de salida con la de línea, en las frecuencias de las armónicas.

Otra propuesta para obtener una impedancia de salida capacitiva se presenta en Zhong y Zeng [110], donde los autores demuestran que la utilización de la realimentación de la corriente del inductor procesada por un integrador con ganancia de  $1/C_v$ , siendo  $C_v$  el valor del capacitor virtual, impone una característica capacitiva en un rango de frecuencias, además de reducir la impedancia de salida en torno a dicho rango.

El esquema utilizado en el trabajo no implementa los múltiples lazos de realimentación, sino solamente la realimentación de la corriente del inductor procesada por el bloque de impedancia virtual. Con este esquema los autores analizan que en caso de utilizar un capacitor virtual en el lazo de impedancia virtual, el efecto sobre la impedancia de salida es el de un capacitor en serie con el inductor; de la misma forma que en [40] el efecto es el de una resistencia en serie con el inductor cuando se implementa el resistor virtual.

En cuanto al efecto del lazo de impedancia virtual capacitivo en estrategias de control de múltiples lazos de realimentación, este fue abordado por Chen *et al.* [111], donde se analiza la selección del capacitor virtual para evitar la resonancia con la impedancia resultante de la impedancia de salida más la impedancia de línea, la cual presenta una característica predominantemente inductiva, y a su vez mantener una característica capacitiva en la impedancia de salida a frecuencia fundamental. Además, los autores proponen combinar esta característica con un resistor virtual, analizando su efecto en la impedancia de salida de manera de mantener una característica predominantemente capacitiva, pero a su vez disminuir la corriente de circulación entre los inversores, ya que el capacitor virtual reduce significativamente la impedancia de salida.

Por las respuestas en frecuencia presentadas en el trabajo, es posible deducir que la propuesta presenta como desventajas una magnitud significativa de la impedancia de salida en torno a las frecuencias armónicas de la fundamental, lo que puede causar distorsión armónica de la tensión de salida cuando se alimentan cargas no lineales. Las ventajas

respecto a una impedancia de salida capacitiva no quedan explícitas en el trabajo, aunque al igual que en la propuesta de Micallef *et al.* [109], es posible utilizar el capacitor virtual para contrarrestar el efecto de la característica inductiva de la impedancia de línea, y de esta forma obtener mejor regulación de tensión en la carga.

Una propuesta que tiene como objetivo mitigar el efecto de la impedancia de salida del inversor en la estabilidad relativa del sistema es presentada por Tao *et al.* [112].

Los autores proponen una estrategia de control de múltiples lazos de realimentación implementada en el referencial  $dq$  sincrónico, donde se observa una forma de implementar el lazo de impedancia virtual a partir de la realimentación de la corriente del inductor, eliminando de la estrategia de control el sensor de corriente de salida.

Las limitaciones de esta última propuesta residen en que no se analiza el impacto de la corriente de circulación al disminuir la impedancia de salida, ni el efecto que tiene la implementación del lazo de impedancia virtual sobre la regulación de tensión.

En función de las propuestas de la literatura científica hasta aquí analizadas, el diseño de la impedancia de salida de cada inversor conectado en paralelo, comprende el diseño de los lazos de control de tensión de salida y corriente del inductor, en conjunto con el diseño del lazo de impedancia virtual.

Las propuestas que han mostrado mayor efectividad para imponer la característica de impedancia de salida deseada, han sido las que utilizan controladores resonantes en el lazo de control de tensión de salida. Estas consiguen disminuir considerablemente la impedancia de salida para poder establecer con el lazo de impedancia virtual, la impedancia de salida deseada a la frecuencia fundamental y armónicas.

La efectividad mencionada en el párrafo anterior, se ve acompañada de un incremento en la complejidad de implementación de los controladores en los lazos de control de corriente y de tensión, así como también del diseño para garantizar la estabilidad del sistema, respuesta dinámica y rechazo de las perturbaciones.

La mayoría de las propuestas que utilizan los controladores resonantes, con excepción de la realizada por Dipankar y Venkataramanan [106], no tratan el problema del diseño y la robustez del sistema. Otra característica de estas propuestas es que se implementan en sistemas de tiempo continuo, y en los casos en que se implementan en micro controladores o DSC, no se presentan los detalles de la implementación.

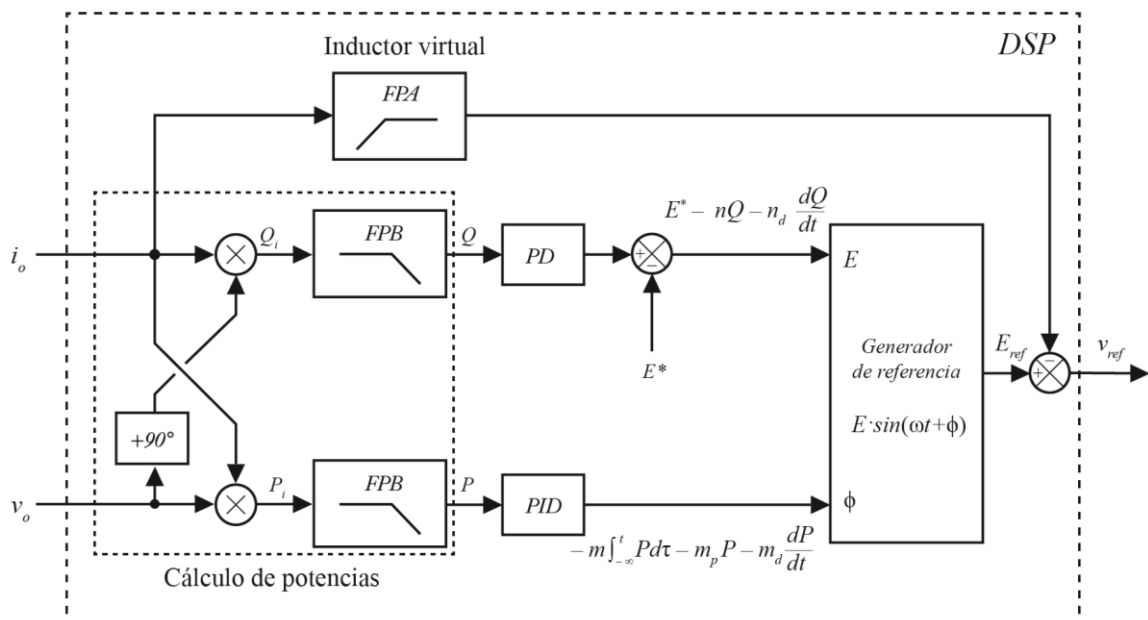
A continuación se presentarán las propuestas que modifican la ley de control correspondiente al controlador por curva de caída, pudiéndose repetir algunas de las referencias presentadas en esta sección.

**iv) Diseño de la ley de control por curva de caída**

Dependiendo de la magnitud de la componente inductiva de la impedancia de interconexión, comprendiendo esta última de aquí en adelante como la que resulta de la suma de la impedancia de línea con la impedancia de salida del inversor, el controlador por curva de caída convencional puede presentar oscilaciones significativas en las potencias, por lo que Guerrero *et al.* [103] proponen la introducción de términos adicionales a la característica estática de caída, conformando el equivalente a un controlador PID (proporcional – integral – derivativo) que actúa sobre la potencia activa media para obtener el ángulo de la tensión de referencia, según se muestra en la siguiente ecuación

$$\delta = -m \int_{-\infty}^t P d\tau - m_p P - m_d \frac{dP}{dt} \quad (1.9)$$

En cuanto a la característica de curva de caída utilizada para actuar sobre la potencia reactiva media, los autores proponen agregar un término derivativo con el mismo objetivo de mejorar la respuesta dinámica de esta variable.



**Figura 1-17: Diagrama de bloques del controlador por curva de caída propuesto por Guerrero et al. [103].**

El esquema que representa a esta propuesta se presenta en la Figura 1-17, donde se puede observar el controlador por curva de caída y el lazo de impedancia virtual analizado en la sección anterior.

Los autores analizan el efecto que producen los valores  $m_d$  y  $m_p$  presentados en la ecuación (1.9) sobre la estabilidad relativa del inversor, utilizando el modelo linealizado de pequeña señal obtenido en forma similar al trabajo de Coelho *et al.* [88]. Como se mencionó en la subsección correspondiente a las propuestas para analizar la estabilidad relativa del sistema, estos modelos de pequeña señal presentan la limitación de no incorporar la información correspondiente a las dinámicas de las impedancias de interconexión, con lo cual no es posible determinar con precisión los límites de estabilidad.

Para poder eliminar la desviación de frecuencia en los controladores por curva de caída, Guerrero *et al.* [43] proponen que este controlador actúe sobre la componente transitoria de la potencia media, motivo por el cual se utiliza un filtro pasa bandas sobre esta variable. El diagrama de bloques del controlador por curva de caída propuesto se presenta en la Figura 1-18, donde también se observa la adaptación de la impedancia virtual analizada en la sección anterior.

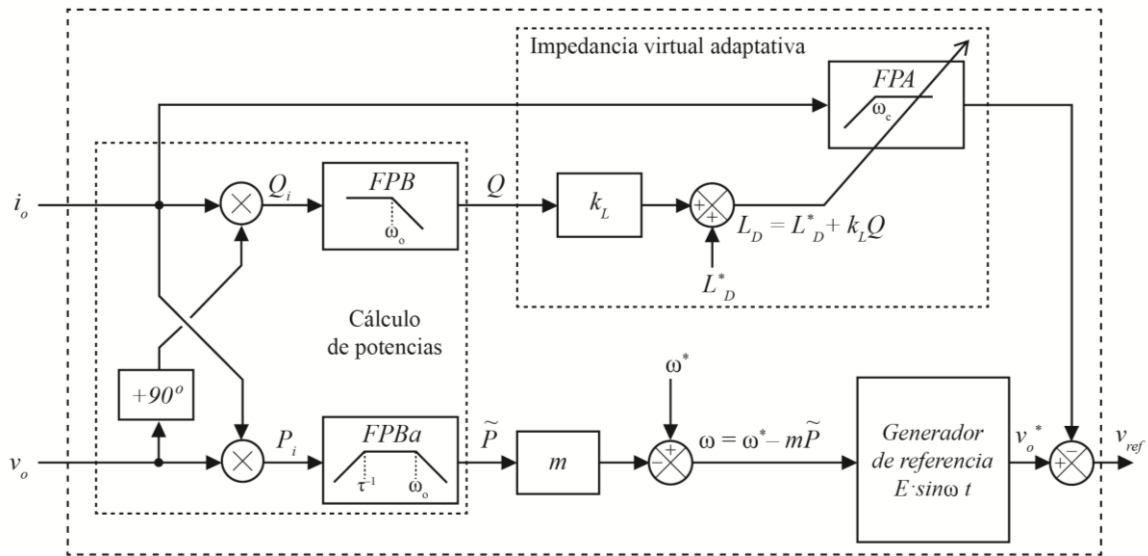


Figura 1-18: Diagrama de bloques del controlador por curva de caída propuesto por Guerrero et al. [43].

Los resultados experimentales presentados muestran que la frecuencia vuelve al valor de la frecuencia nominal luego del transitorio, sin embargo el hecho de quitar la componente de CC de la potencia activa media elimina la capacidad de eliminar el error de reparto de esta variable, lo cual es uno de los atributos principales del controlador por curva de caída con característica  $P-\delta$ .

Para el caso de impedancias resistivas Guerrero *et al.* [98] proponen un controlador por curva de caída con características  $P-V$  y  $Q-f$  agregando un término derivativo en estas características, con lo cual se introduce un grado más de libertad para modificar la respuesta dinámica de las potencias activa y reactiva.

Para el caso en que la impedancia de interconexión resulte ser compleja, De Brabandere *et al.* [8] proponen aplicar una transformación de coordenadas sobre las potencias activa y reactiva, trasladando las potencias medias  $P$  y  $Q$  acopladas por el efecto de la impedancia compleja, a un marco de referencia donde  $P'$  y  $Q'$  son las potencias activa y reactiva desacopladas. Esta transformación es equivalente a un cambio de base, donde el ángulo con el que se mapean las variables viene dado por el ángulo formado por la reactancia y resistencia de la impedancia de interconexión.

La efectividad de la propuesta depende del conocimiento de las características de la impedancia de interconexión, lo cual hace a este método sensible a variaciones paramétricas. Además, el cambio de base propuesto por los autores presenta inconsistencias en los rangos de operación de las potencias activas y reactivas del inversor, siendo el efecto de esto la disminución o sobrecarga de la capacidad de potencia del convertidor.

Posteriormente a la propuesta de Guerrero *et al.* [98], y de forma similar, Mohamed y El-Saadany [113] proponen agregar a las características estáticas  $P-f$  y  $Q-V$  dos términos derivativos  $\hat{m}_d$  y  $\hat{n}_d$ , los cuáles son adaptativos.

Las funciones con las que se adaptan estos coeficientes se determinan a partir de aplicar una reubicación de polos sobre el modelo de la planta, obtenida a partir de las dinámicas de potencia para cada punto de operación como en Pogaku *et al.* [91].

La propuesta logra mejorar la respuesta dinámica de las potencias activa y reactiva del sistema, a costa de la inclusión de las funciones de adaptación, lo que representa un ligero incremento en la complejidad tanto de la implementación del controlador como del diseño.

Otro trabajo que aborda el problema del acoplamiento entre potencia activa y reactiva cuando la impedancia que separa a los convertidores resulta compleja se presenta por Yan y Yun Wei [114], en el cual se propone un control por curva de caída a partir de una transformación de las variables  $\omega-E$  hacia  $\omega'-E'$ , denominándose a esta propuesta como referencial virtual de frecuencia-tensión ( $\omega'-E'$ ). Además, los autores proponen una característica  $Q-V$  que permite utilizar toda la capacidad de potencia del convertidor en comparación con la característica  $Q-V$  convencional.

La transformación propuesta equivale a un cambio de base que, a diferencia de la propuesta de De Brabandere *et al.* [8], permite evitar las inconsistencias en los rangos de operación de las potencias activas y reactivas del inversor.

Además, en el trabajo de Yan y Yun Wei [114] se propone una característica estática  $Q$ - $V$  adaptativa en función de la potencia aparente máxima y la potencia activa que está siendo entregada por el convertidor, con lo cual se consigue utilizar toda la capacidad de potencia del inversor y mejorar la estabilidad relativa del sistema. La expresión para el cálculo de la amplitud de la tensión en la característica  $Q$ - $V$  propuesta resulta:

$$E_{ref} = E^* - n \left( \sqrt{S_{max}^2 - P^2} - Q^* \right) \quad (1.10)$$

donde  $S_{max}$  es la potencia aparente máxima y  $Q^*$  es la potencia reactiva a tensión  $E^*$ .

Los autores demuestran que en base a un análisis del modelo de pequeña señal del sistema, la utilización del referencial virtual  $\omega'$ - $E'$  mejora significativamente la estabilidad relativa del sistema. Si bien en el cambio de base realizado para determinar  $\omega'$ - $E'$  se requiere el conocimiento del cociente  $R/X$  de las impedancias de interconexión, se demuestra que tomando el caso en que  $R/X=1$ , los polos dominantes se mantienen en el semiplano derecho del plano  $s$  para una variación de  $R/X$  entre 1/10 a 10, lo cual no ocurre cuando se realiza la misma variación en el controlador por curva de caída convencional.

Un trabajo que establece la relación entre los controladores por curva de caída y los lazos de enganche de fase es presentado por Zhong y Boroyevich [115]. Los autores analizan las estructuras de estos dos sistemas estableciendo el vínculo que existe entre las dos, con lo cual establecen como conclusión principal, que los controladores por curva de caída pueden mejorar significativamente la velocidad con la cual se logra el sincronismo.

Un trabajo en el que se observa la aplicación de un PLL para mantener el sincronismo en inversores conectados en paralelo es presentado por Guan *et al.* [116]. Los autores presentan una estructura que permite utilizar un SRF-PLL (*synchronous reference frame* PLL – lazo de enganche de fase en el marco de referencias sincrónico), consiguiendo mejorar significativamente la velocidad con la cual se sincronizan las unidades.

La propuesta lograr eliminar los filtros pasa bajos utilizados en el filtrado de las potencias activa y reactiva del controlador por curva de caída, requiriendo de dos lazos de impedancia virtual en el marco de referencias síncrono, uno que implementa un resistor virtual en el eje  $d$  y otro en el eje  $q$ . Estos lazos establecen una característica  $I_{oq}$ - $\omega$  e  $I_{od}$ - $V$ , introduciendo la característica de curva de caída de forma diferente a la convencional.



Al momento en que se escribió esta tesis, los autores anunciaron una segunda parte del trabajo presentado, en el cual se establece un análisis de estabilidad para la selección de los resistores virtuales.

Para resumir las características de las estrategias de control por curva de caída, a continuación se enumeran las conclusiones para cada uno de los cuatro problemas presentados:

- 1) El reparto equitativo de potencias puede lograrse por la técnica de inyección de señales propuesta por Tuladhar *et al.* [87], o por la realimentación de una señal común a todos los inversores, que contenga la información de la amplitud de la tensión en la carga según lo analizado en Sao & Lehn [89] y Zhong [86], lo cual requiere de comunicación de reducido ancho de banda para poder implementarse cuando los inversores están separados por largas distancias.
- 2) Los modelos de pequeña señal que logran predecir los límites de estabilidad, y con esta información seleccionar los parámetros de los controladores por curva de caída, son aquellos que incluyen las dinámicas de las impedancias de interconexión.
- 3) Las propuestas que logran imponer efectivamente la característica de la impedancia virtual, son aquellas que logran reducir significativamente la impedancia de salida correspondiente al diseño de los lazos internos de control  $Z_{o\_cl}(s)$ .
- 4) Las propuestas que garantizan el reparto equitativo de las potencias activas en casos de utilizar características  $P-\delta$  o  $P-\omega$ , son aquellas que implementan el integrador para determinar el ángulo de la señal de referencia del inversor. En cuanto al caso de utilizar las características  $Q-\delta$  o  $Q-\omega$ , la implementación del integrador para determinar el ángulo de referencia permite compartir equitativamente las potencias reactivas entre los inversores.

Para analizar las principales características de otras estrategias de control sin comunicación, a continuación se presentan las estrategias basadas en la emulación de generadores síncronos.

### **Generador Síncrono Virtual**

Estas estrategias de control además de implementar las características de curvas de caída en el sistema de control de los inversores, incorporan la emulación de la inercia del

generador y su comportamiento dinámico, siendo estas características adicionales las que diferencian a estas estrategias respecto de las estrategias de control por curva de caída.

El concepto fue introducido por Beck y Hess [117], y luego desarrollado por diversos autores [47-51]. Considerando las aplicaciones de UPS de doble conversión, estas propuestas no contienen ventajas respecto de las estrategias de control por curva de caída, requiriéndose en las primeras mayor complejidad en el diseño e implementación de los controladores, quedando su campo de aplicación circunscrito a la integración de energías renovables con el sistema eléctrico de potencia y las microrredes.

### **Osciladores acoplados**

Estas propuestas tratan sobre el análisis, diseño e implementación de osciladores no lineales en inversores conectados en paralelo, teniendo como objetivo principal lograr la sincronización entre ellos.

Los trabajos incluidos en esta clasificación están basados en la teoría de osciladores acoplados, la cual analiza el fenómeno de sincronización colectiva en un sistema de osciladores que, a pesar de las diferencias físicas inevitables que existen entre las frecuencias naturales de cada uno de ellos, convergen espontáneamente a una frecuencia en común [118-121]. Particularmente para el caso de conexión en paralelo de inversores, los autores [52-56, 58, 59, 122, 123] analizan el comportamiento de osciladores acoplados por la red que los interconecta, y en función de estos análisis proponen estrategias de control y criterios para la selección de los parámetros de los controladores. Además, algunas de estas propuestas utilizan herramientas para análisis de sistemas no lineales, logrando relacionar el funcionamiento de los inversores en paralelo que usan estrategias de control por curva de caída con el funcionamiento de los osciladores acoplados.

Los trabajos de Simpson-Porco *et al.* [52, 53] y Dorfler *et al.* [122] establecen la equivalencia entre las dinámicas de los ángulos en los inversores controlados por los controladores por curva de caída, con el modelo de Kuramoto de osciladores no lineales acoplados [118]. A partir de esta equivalencia los autores analizan las condiciones de estabilidad aplicando teoría de grafos, también conocida como teoría de las gráficas (*graph theory*), y proponen agregar al control por curva de caída un controlador descentralizado con el cual se consigue regular la frecuencia del sistema.

Es importante observar que el análisis realizado en estos trabajos no considera las dinámicas introducidas por las impedancias inductivas, con lo cual no se mencionan en las

conclusiones del trabajo las restricciones en la selección de los coeficientes de los controladores.

Las propuestas de Johnson *et al.* [54-56] consisten en la implementación de las dinámicas de un oscilador no lineal en cada uno de los inversores conectados en paralelo. Las estrategias de control requieren la medición de la corriente de salida y la tensión de la barra de CC, mientras que para realizar la conexión de un inversor con el resto del sistema se requiere durante la sincronización un sensor de tensión. Como filtro utilizado a la salida de cada inversor la topología presentada utiliza solamente un inductor.

Aunque la complejidad matemática para demostrar las condiciones de sincronización es significativa, los autores presentan una metodología simple para la selección de los parámetros utilizados en el algoritmo de control, el cual resulta simple de implementar en DSC o microcontroladores, siendo esta una de las principales ventajas de la propuesta. Otra característica interesante es la reducida corriente de circulación obtenida, ya que al utilizarse solamente la realimentación de la corriente del inductor, el sistema no presenta sensibilidad a las diferencias en los circuitos de medición de tensión de salida.

Los resultados experimentales presentados corresponden a un prototipo de 50W, donde se observa una regulación de tensión dentro de  $\pm 5\%$ , la cual se puede ajustar con los parámetros de los osciladores implementados. La corriente de circulación resulta prácticamente nula, inclusive con diferentes inductancias de los filtros. Las respuestas transitorias observadas son satisfactorias, tanto para la conexión y desconexión de cargas lineales, como para la conexión y desconexión de un tercer inversor al sistema. Para el caso de alimentar cargas no lineales, la tensión sobre la carga permanece con un  $\text{THD}_v$  por debajo del 2%, con un factor de cresta de la forma de onda de la corriente menor a 3.

Como limitaciones de la propuesta se puede mencionar que en el caso de alimentar cargas no lineales, el oscilador implementado en cada inversor no garantiza el cumplimiento del contenido armónico individual de la tensión sobre la carga, de acuerdo a las normas de calidad de energía. En cuanto a la utilización de otro tipo de filtros a la salida de los inversores, los autores mencionan la necesidad de extender el análisis a estos casos.

En Schiffer *et al.* [123] los autores llegan a conclusiones similares a las de los trabajos de Simpson-Porco *et al.* [52, 53] y Dorfler *et al.* [122], pero extendiendo el análisis a sistemas que no presentan tensiones constantes o pequeños ángulos de potencia, para lo cual los autores utilizan un enfoque de análisis de estabilidad por Lyapunov mediante la teoría de pasividad [124]; y en particular, asignación de interconexión y amortiguamiento.

A modo de conclusión de esta subsección, las herramientas de análisis utilizadas en todas estas propuestas resultan significativamente más complejas desde el punto de vista matemático, al compararlas con las estrategias de control lineales analizadas previamente.

En cuanto a los trabajos que analizan la estabilidad de los inversores en paralelo controlados por estrategias que utilizan la curva de caída, aún no logran determinar de forma precisa los límites de estabilidad, con lo cual no se pueden establecer criterios para la selección de los parámetros de los controladores.

Si bien las estrategias de control que implementan osciladores no lineales son simples de implementar, presentan respuestas transitorias satisfactorias para aplicaciones de UPS, además de reducida corriente de circulación entre los inversores, aún requieren adecuar las metodologías de diseño para cumplir con especificaciones de régimen permanente establecidas por las normas para UPS [125].

A continuación se presentan los trabajos que proponen incluir enlaces de comunicación de reducido ancho de banda a las estrategias de control por curva de caída, con lo cual se consigue superar el problema de circulación de corriente en inversores controlados por las características de curva de caída, además de lograr características de tolerancia a fallas en el sistema de comunicación.

### **1.2.3 Estrategias de control tolerantes a fallas en la comunicación**

Debido a que las estrategias de control por curva de caída que implementan las características  $P-\omega$  o  $P-\delta$  presentan error de reparto de potencia reactiva, mientras que las que implementan las características  $Q-\omega$  o  $Q-\delta$  presentan error de reparto de potencia activa, diversos trabajos proponen incluir a estas estrategias de control enlaces de comunicación de reducido ancho de banda, con el cual se intercambia información sobre los valores de potencia media que presentan error de reparto, y con estas variables implementar una estrategia de control en cada convertidor con el objetivo de reducir este error.

Estas estrategias de control se diferencian de las estrategias de control distribuido con comunicación de potencias medias, en que para garantizar el sincronismo entre los inversores se utilizan los controladores por curva de caída, eliminándose esta función del bus de comunicación. Otra característica importante que posibilitan estas estructuras es la tolerancia a fallas en el sistema de comunicación, ya que al comunicarse señales que mejoran el desempeño del sistema pero que no son críticas para el funcionamiento del

mismo, se logra robustez ante retardos en la comunicación, pérdida de datos [126-130] o pérdida completa del enlace por ciertos intervalos de tiempo [131, 132].

Los trabajos de Yao y Hao [126, 127] proponen una estrategia de control que establece a un inversor como maestro y a otro como esclavo, pero en lugar de comunicar la referencia de la corriente que debe seguir el inversor esclavo, comunica los valores medios de potencia activa y reactiva. Tanto el inversor esclavo como el maestro poseen controladores por curva de caída, siendo los objetivos de la estructura propuesta lograr reducir el error de reparto y mejorar la robustez del sistema ante fallas en la comunicación de las potencias.

Los autores proponen un modelo del sistema con el objetivo de analizar el efecto del retardo en la comunicación y la pérdida de paquetes de datos, presentando resultados experimentales que establecen que el sistema funciona correctamente con retardos de hasta 12 mseg, mientras que tolera una pérdida de datos con una tasa de incidencia de 0,05; lo que significa que de 100 paquetes de datos 95 se deben transferir correctamente para que el sistema opere de forma estable.

La limitación que presentan estas propuestas es que la estrategia de control no implementa un mecanismo con el cual equilibrar las potencias, viéndose esto reflejado en los resultados experimentales presentados; en los cuales no se observan mejoras significativas en comparación con los casos que utilizan control por curva de caída convencional

En base a los conceptos de control jerárquico para microrredes [133, 134], Shafiee *et al.* [128, 129] proponen un controlador distribuido para el nivel secundario, el cual requiere de un enlace de comunicación de reducido ancho de banda para el intercambio de información entre los convertidores. A diferencia del controlador centralizado propuesto por Peas Lopes *et al.* [135] para este nivel, una falla en el controlador secundario no es crítica para el sistema.

El controlador secundario tiene la función de restablecer la frecuencia y tensión en la carga a niveles nominales, además de conseguir repartir la potencia reactiva en forma equitativa cuando los controladores por curva de caída tienen las características  $P-\omega$ .

Shafiee *et al.* [128, 129] demuestran que en comparación con la estrategia de control del nivel secundario centralizada, la estrategia de control propuesta logra un comportamiento robusto frente a retardos y pérdidas de paquetes. Como desventajas en comparación con la implementación centralizada del controlador secundario, el controlador secundario distribuido requiere de mayor capacidad de comunicación en el canal, ya que se

necesita intercambiar información de las potencias reactivas, frecuencias y tensiones de salida de cada inversor de manera bidireccional, lo que también solicita mayor capacidad de procesamiento para implementar los lazos de control de estas variables.

Con los objetivos de repartir las potencias reactivas y mantener regulado el valor RMS de la tensión en la carga, Han *et al.* [130] proponen utilizar un enlace de comunicación de reducido ancho de banda con un esquema de actuación por eventos sincrónicos, con el cual se alterna la operación entre el controlador por curva de caída convencional y las operaciones de reducción de error de reparto y restablecimiento de la tensión en la carga.

El principio de funcionamiento de la estrategia de control establece un protocolo por el cual los inversores se comunican entre sí, estableciendo un esquema que les permite alternar entre la operación de reducción del error de potencias reactivas y la operación de restablecimiento de los niveles de tensión en la carga. Las dos operaciones son necesarias, ya que corregir el error de reparto produce una disminución de la tensión de salida. La estrategia de control propuesta establece que en casos de un retardo en la comunicación, el sistema vuelve a operar con la característica  $Q-V$  convencional

La estrategia de control resulta simple de implementar, requiere de un enlace de comunicación de reducido ancho de banda, y es robusto ante retardos en la comunicación. Como limitación de esta estrategia, los autores indican que ante una pérdida completa de comunicación, el error de reparto de potencia reactiva puede ser mayor que en el caso del controlador por curva de caída convencional.

Dos trabajos que proponen estrategias de control que toleran una pérdida total en la comunicación son presentados por Mahmood *et al.* [131, 132]. Las propuestas requieren la comunicación de los valores instantáneos de la potencia reactiva media entregada por cada convertidor, siendo estos valores promediados en un sistema de gerenciamiento de energía (EMS – *energy management system*) y reenviados a los inversores en función de su capacidad de potencia, en los cuales se utiliza esta señal en un lazo de control para reducir el error de reparto de las potencias reactivas entre todos los inversores.

Las dos propuestas se diferencian en cómo se implementa el lazo de control para lograr repartir las potencias reactivas entre los inversores. En [131], la señal de potencia reactiva enviada por el EMS se utiliza como referencia en un lazo de control, en el cual mediante un integrador se actúa sobre la ganancia del lazo de impedancia virtual, lo cual logra reducir significativamente el error de reparto de potencia reactiva. En [132], los autores proponen que el lazo de control que reparte las potencias reactivas actúe directamente sobre el coeficiente de la característica  $Q-V$ .

Las dos propuestas muestran ser efectivas tanto frente a retardos en la comunicación, como ante una interrupción completa de esta. Durante el tiempo en que no hay comunicación, el error de reparto aparecerá solamente ante una variación de carga local, ya que la propuesta considera un sistema de inversores interconectados a largas distancias, por lo que las impedancias de línea son importantes.

Las dos estrategias de control resultan simples de implementar, aunque la segunda propuesta es la más simple al requerir solamente de la adaptación del coeficiente  $Q-V$ .

Si bien las propuestas de estrategias de control tolerantes a fallas en la comunicación son realizadas para sistemas de generación distribuida y microrredes, con los mismos objetivos de obtener reparto equitativo de las potencias activa y reactiva entregadas por los convertidores y el restablecimiento de la tensión y frecuencia en la carga a niveles nominales, estas estrategias pueden ser aplicadas a sistemas UPS de doble conversión. Para esta aplicación específica, la tecnología de comunicación con reducido ancho de banda es la que resulta más atractiva, ya que estos sistemas cuentan generalmente con un enlace de comunicación para ejecutar tareas de supervisión de las distintas variables del sistema, así como también controlar la correcta operación de los inversores.

Hasta aquí se ha presentado una revisión bibliográfica con el análisis de las propuestas y análisis más importantes en lo referente a las estrategias de control de inversores conectados en paralelo. Debido a la importancia que tienen en estas aplicaciones los controladores utilizados en los lazos internos de control de tensión y corriente de los inversores, a continuación se presenta una revisión bibliográfica de las estrategias de control propuestas para inversores aislados, presentando particularmente las relacionadas con los controladores resonantes y su diseño para cumplir con especificaciones de respuesta dinámica y de régimen permanente en UPS, además de los aspectos relacionados a la implementación digital de estos controladores.

#### **1.2.4 Estrategias de control para UPS: controladores resonantes**

En la literatura científica se han propuesto diversas estrategias de control de la tensión de salida de inversores para UPS, pudiéndose clasificarlas en dos grupos, las estrategias de control lineales y las estrategias de control no lineales.

Dentro del primer grupo se encuentran las estrategias que utilizan un solo lazo de realimentación [136, 137], múltiples lazos de realimentación [60-62, 104, 105, 138, 139],

*deadbeat* (respuesta de tiempo mínimo) [140-143], y las estrategias que utilizan el enfoque de realimentación de estados [144-150].

En cuanto a las estrategias de control no lineales, comprenden esta categoría los controladores por modos deslizantes (*sliding mode*) [151-157], controladores adaptativos [158-162] y redes neuronales [163, 164].

Las especificaciones de desempeño dinámico y de régimen permanente de las UPS exigidas por las normas, pueden ser cumplidas con la gran mayoría de estas estrategias de control, requiriendo de mayor o menor complejidad para su implementación.

Generalmente las estrategias de control lineales resultan más simples de implementar, utilizan frecuencias de conmutación fija, y posibilitan la utilización de herramientas simples para su diseño; como por ejemplo, diagramas de Nyquist, Bode y lugar de raíces.

Para cumplir con las especificaciones de régimen permanente con suficiente robustez ante incertezas paramétricas, las estrategias de control lineales generalmente requieren dentro de sus lazos, la implementación de controladores basados en el Principio del Modelo Interno (PMI) [165]. Este principio establece, que para lograr el seguimiento de referencias y el rechazo de perturbaciones periódicas, es necesario introducir en la trayectoria directa del sistema de control, un modelo de la señal de referencia que se quiere seguir y de la perturbación que se quiere rechazar.

Analizando el PMI desde el enfoque de la impedancia de salida, la aplicación de este principio permite lograr una impedancia de salida cero en las frecuencias de interés, en las cuales se desea que el error de régimen permanente sea cero. Analizando el espectro en frecuencia, para llevar a cero la impedancia de salida en la componente de CC se requiere de una acción integral, mientras que en las demás frecuencias se requieren de funciones de transferencia resonantes, por lo que los controladores resonantes forman parte de las estructuras basadas en el PMI.

Otra forma de implementar el PMI puede realizarse mediante los controladores repetitivos [166-170], los cuales introducen un número finito de frecuencias del modelo interno. Debido a las características de estos controladores, la implementación práctica se realiza en microcontroladores o DSCs, utilizando una ecuación a diferencias recursiva.

Si bien los controladores basados en el PMI introducen ganancia infinita en cada frecuencia de interés, sus funciones de transferencia poseen como parámetro una ganancia, la cual debe escogerse para determinar la velocidad de la respuesta dinámica de la variable a controlar. Comparando las estructuras de los controladores resonantes con la de los controladores repetitivos, los primeros permiten introducir de manera selectiva las



frecuencias del modelo interno, por lo que las ganancias para definir la velocidad de respuesta en cada frecuencia armónica pueden establecerse en forma independiente. En cuanto a los controladores repetitivos, estos poseen una sola ganancia que establece la velocidad de respuesta en todas las frecuencias del modelo interno.

Desde el punto de vista de la implementación en microcontroladores o DSCs, los controladores resonantes requieren un mayor costo computacional, ya que cada frecuencia de resonancia requiere de una ecuación a diferencia, mientras que el controlador repetitivo requiere de una única ecuación a diferencias, pero requiere mayor cantidad de memoria, precisamente el doble de posiciones de memoria que las frecuencias armónicas que introduce.

Otra característica importante a tener en cuenta es la sensibilidad ante errores de cuantización. Las ecuaciones a diferencia utilizadas para implementar los controladores resonantes son muy sensibles a estos errores, requiriéndose de mayor resolución numérica para evitar el corrimiento de la frecuencia de resonancia cuando se implementa en microcontroladores de aritmética de punto fijo. Una alternativa para la implementación de estos controladores resonantes, es el uso del operador delta utilizado para implementar filtros selectivos en frecuencia [171, 172]. Como contrapartida, los controladores repetitivos son adecuados para implementarse en aritmética de punto fijo, ya que su ecuación a diferencias es insensible a errores de cuantización.

Volviendo a los controladores resonantes, hay que remarcar que inclusive en casos de implementarlos en procesadores con aritmética de punto flotante, los mismos requieren de una discretización adecuada de las funciones de transferencia en tiempo continuo, ya que dependiendo del método de aproximación utilizado, se pueden producir corrimientos de la frecuencia de resonancia. Yepes *et al.* [173] abordan este problema, presentando diversas soluciones con distintos efectos en la respuesta en frecuencia de las funciones de transferencia en el plano  $z$ .

En lo que respecta a la estabilidad relativa del sistema de control con estructuras basadas en el PMI, tanto los controladores resonantes como los repetitivos requieren de etapas compensadoras adicionales para lograr un desempeño de régimen dinámico y permanente apropiado.

En Tomizuka *et al.* [174] los autores proponen introducir la función de transferencia inversa de la planta en la estructura del controlador repetitivo, con lo cual se compensa el atraso de fase introducido por la planta, siendo este factor el que degrada la estabilidad del sistema a lazo cerrado. Posteriormente este mismo concepto fue aplicado por Yunhu *et al.*

[175, 176] para proponer la compensación selectiva en cada controlador resonante, mejorando significativamente la estabilidad relativa del sistema en comparación con las propuestas iniciales que utilizan la acción proporcional en los controladores proporcional resonante (PR) [177-179]. Es importante mencionar que previamente a los trabajos de Yunhu *et al.* [175, 176], otros autores han descrito la capacidad de compensación selectiva de fase en controladores resonantes [180-182].

Finalmente, con el fin de optar entre los controladores resonantes o los repetitivos al momento de implementar el PMI para el control de inversores de UPS, se puede mencionar desde el punto de vista de la robustez ante variaciones paramétricas, que la introducción necesaria y suficiente de los controladores resonantes y el ajuste de sus ganancias en función de los requerimientos de las normas de calidad de energía para UPS, logran márgenes de estabilidad relativa más elevados en comparación con los obtenidos utilizando controladores repetitivos. Mientras que desde el punto de vista de los requerimientos computacionales de los controladores resonantes, la gran disponibilidad y frecuente utilización de DSC con gran potencia de cálculo y aritmética de punto flotante, hacen que estos controladores sean cada vez más factibles para aplicaciones de bajo costo y la obtención de UPS que proveen elevada calidad de energía.

En cuanto a desventajas que presentan los controladores resonantes en comparación con estructuras repetitivas, se puede mencionar que debido a su flexibilidad requieren un mayor esfuerzo en la determinación de los parámetros de cada controlador.

En función de esto último, a continuación se describen las propuestas que abordan el problema del diseño de los controladores resonantes.

### **Metodologías de diseño para controladores resonantes**

Los trabajos [144, 146, 147] proponen estrategias de control que implementan controladores resonantes con la estructura de espacio de estados, determinando las ganancias de realimentación y las ganancias de los controladores resonantes a partir de la técnica *LQR* (*Linear Quadratic Regulator* – Regulador Lineal Cuadrático). Aunque esta técnica permite obtener una solución óptima respecto de la función de costo cuadrática que utiliza el método para determinar dichas ganancias, se requiere de un número de iteraciones de prueba y error en el proceso de selección de la matriz **Q**, de manera tal de determinar las respuestas dinámicas y de régimen permanente que cumplan con las especificaciones de desempeño. Para superar esta dificultad, Ufnalski *et al.* [150] proponen la utilización del algoritmo de optimización por enjambre de partículas (PSO - *particle*

*swarm optimization*) para la determinación de la matriz de desempeño  $\mathbf{Q}$ . Con esta propuesta los autores logran sustituir el proceso de selección de los coeficientes en la matriz  $\mathbf{Q}$ , por la selección de un único factor de penalización interpretable por el proyectista.

Otros trabajos que proponen metodologías de diseño para la misma estrategia de control, corresponden a los de Alves Pereira *et al.* [149] y Ribas *et al.* [148], donde los autores proponen obtener las ganancias aplicando desigualdades de matrices lineales (*LMI – Linear Matrix Inequalities*), y particularmente en [148] la metodología de diseño vincula la norma  $H_\infty$  del sistema de lazo cerrado con la respuesta en frecuencia de la impedancia de salida, donde los autores formulan un controlador  $H_\infty$  sub óptimo con el objetivo de poder implementar las ganancias en procesadores de punto fijo. Tanto en [149] como en [148] es posible escoger un número reducido de parámetros para definir las ganancias, estando estos parámetros relacionados con la respuesta dinámica, el rechazo de perturbaciones y la estabilidad del sistema ante incertezas paramétricas. Aunque la complejidad matemática para tratar el problema en estas propuestas es significativa, la solución numérica puede obtenerse con programas estándares [183].

Relacionando los conceptos de *LQR* y *LMI*, Maccari *et al.* [184] propusieron determinar las ganancias de realimentación de estados para un controlador de corriente en aplicaciones de inversores conectados a red, resolviendo el problema de optimización convexa basado en *LMI*, combinando este último con el problema del *LQR*. Los autores logran obtener un controlador *LQR* robusto ante incertezas paramétricas de la impedancia de línea de la red eléctrica a la cual está conectado el inversor.

A pesar de que las propuestas mencionadas resultan efectivas en conseguir el desempeño dinámico y de régimen permanente deseado, garantizando robustez ante incertezas paramétricas, es posible lograr resultados similares con una metodología de diseño de los controladores resonantes utilizando herramientas clásicas, como ser diagramas de respuesta en frecuencia y lugar de raíces, las cuales resultan más simples de utilizar en comparación con las herramientas de optimización citadas en los párrafos anteriores.

### **Modelado del sistema para la implementación de controladores digitales**

La implementación de las estrategias de control en sistemas digitales, como por ejemplo micro-controladores y DSPs, presenta diversas ventajas frente a su contraparte analógica utilizada para implementar controladores en el dominio del tiempo continuo.

Estas ventajas se pueden enumerar de la siguiente forma: i) la implementación digital elimina los problemas de las variaciones paramétricas de los componentes en los circuitos analógicos, siendo estas variaciones causadas por envejecimiento o cambios de temperatura, ii) brindan flexibilidad para modificar los parámetros de los controladores en tiempo real, posibilitando la implementación de estrategias de control adaptativas y iii) facilitan la integración con sistemas de supervisión y comunicación. Además, desde el punto de vista tecnológico, la implementación digital puede reducir costos, mejorar la integración de los componentes utilizados y reducir el volumen ocupado por los circuitos de control.

Como desventajas la implementación digital puede reducir la estabilidad relativa del sistema, debiendo esto a la dinámica del retenedor de orden cero, como así también como también a los retardos de tiempo existentes entre la adquisición de las señales realimentadas y la actualización de la acción de control; por lo que estos efectos deben ser tenidos en cuenta en los modelos matemáticos utilizados para diseñar los controladores.

Diversos trabajos consideran los efectos de la implementación digital, proponiendo modelos dinámicos para incluirlos. En Ito & Kawabuchi [185] y Mattavelli *et al.* [186], se propone utilizar el concepto de transformada  $z$  modificada para incluir el atraso de transporte correspondiente al retardo de tiempo existente entre la adquisición de las señales realimentadas y la actualización de la acción de control, logrando la obtención del modelo del sistema por el enfoque de función de transferencia. Para incluir estos efectos utilizando el enfoque de espacio de estados, Kukrer [187] propone un modelo para diseñar el controlador de corriente de un inversor operando como rectificador activo, mientras que Botterón *et al.* [188] proponen un modelo en espacio de estados para inversores en UPS de doble conversión, que incorpora un estado adicional para modelar los efectos de la implementación digital.

En función de las características mencionadas anteriormente, es importante que los modelos matemáticos utilizados para describir las dinámicas del sistema, permitan realizar el diseño de los controladores en el dominio del tiempo discreto. Además, debido a la importancia del análisis de la impedancia de salida en estrategias de control de inversores conectados en paralelo, estos modelos deben ofrecer expresiones matemáticas que permiten evaluar la impedancia de salida en el plano  $z$ .

## **Estrategias de control para la inyección de corriente de falla**

Uno de los factores que afectan a la disponibilidad de la UPS son fallas que pueden ocurrir en las cargas o por errores humanos, específicamente aquellas fallas que ponen en cortocircuito la salida del inversor, debiendo actuar una protección por sobre corriente que proteja los semiconductores de potencia, además de mantener una determinada corriente de falla que logre la actuación de protecciones termomagnéticas o fusibles, las cuales separan a la parte de las cargas bajo falla del resto de las cargas críticas [16, 22, 189].

Una forma de realizar esto en una UPS de doble conversión es pasando al modo de *bypass*, siendo la corriente de falla provista por el sistema eléctrico al que está conectada la UPS. Para esto el sistema de control debe poder diferenciar si la sobre corriente ocurre por una falla o por la energización de una carga, de manera de evitar un cambio innecesario a modo de *bypass* [190], siendo ejemplos de estas cargas motores, transformadores y rectificadores no controlados con capacitor de filtro de salida, los cuales consumen una elevada corriente por un periodo corto de tiempo luego del instante de conexión. Durante el tiempo que el sistema de control determina la naturaleza de la sobre corriente, es necesario que el inversor mantenga la corriente controlada y limitada en cierto valor hasta pasar al modo de *bypass*, protegiendo así los semiconductores de potencia.

Para mantener la corriente controlada durante el estado de cortocircuito, diversas estrategias de control utilizan controladores lineales [104, 191-193] o no lineales [144, 156, 194-197].

En [104], si bien se presenta una estrategia de control con PID en el lazo de control de corriente y controlador PR (proporcional + resonante) en el lazo de control de tensión, no se analiza el comportamiento del sistema en estado de falla, ni se presenta un procedimiento para diseñar los controladores para que el inversor funcione en esta condición.

En [191] Botterón *et al.*, proponen una estrategia de control para inversores trifásicos en UPS de doble conversión, implementada en un referencial de coordenadas sincrónicas  $dq$ , la cual consta de una acción integral más una realimentación para cada lazo de control, incluyendo en la propuesta algoritmos *anti-windup* para evitar que, durante el funcionamiento del inversor en condiciones extremas de sobrecarga o cortocircuito, las acciones integrales desborden los acumuladores del DSC. La estrategia es validada experimentalmente con ensayos en que se realiza un cortocircuito entre las tres fases,

obteniéndose excelentes resultados durante la transición del modo de operación en cortocircuito a vacío, y viceversa.

En [192], los autores consideran diversos esquemas de limitación en una estrategia con controlador PR en el lazo de tensión y PR en el lazo de corriente, para el caso particular de un inversor en aplicaciones de microrredes, aunque los resultados presentados solamente considera la operación aislada del inversor.

En cuanto a los esquemas de limitación analizados, estos utilizan diferentes variantes de seteo y reseteo de las acciones de control en cada controlador, además de un algoritmo *anti-windup* convencional aplicado a la implementación de los controladores resonantes con dos integradores.

De los resultados experimentales presentados, todos los casos analizados en [192] muestran una transición oscilatoria con sobre tensiones y sobre corrientes significativas en los cambio de modo de operación, lo cual indica que estos esquemas no son apropiados para la operación de inversores en UPS de doble conversión.

Una propuesta de limitación de la referencia del lazo de control de corriente, considerando un controlador resonante en el lazo de tensión y controlador proporcional en el lazo de corriente, es presentada en [193]. Esta propuesta requiere del cálculo de un factor de limitación de corriente, el cual está en función del valor eficaz de la corriente del inductor, y con el cual se reactualiza la acción integral del controlador resonante en el lazo de tensión, consiguiendo transiciones suaves de la tensión de salida y la corriente del inductor entre los modos de operación.

Este factor de limitación de corriente, denominado por los autores como CLF (*current limiting factor*), tiene como valor 1 cuando el valor eficaz de la corriente del inductor está por debajo de su valor de limitación, y en caso contrario tiene como valor el resultado del cociente entre el valor eficaz nominal de la corriente del inductor y el valor eficaz instantáneo de esta variable.

En cuanto a los parámetros de los controladores utilizados en cada lazo de realimentación, el trabajo presentado en [193] indica que el valor de la ganancia proporcional del lazo control de corriente es de 1000 veces, por lo que debido a las restricciones de estabilidad que presenta esta ganancia en sistemas digitales [198], la estrategia de control quedaría limitada a los casos de implementación analógica.

Las propuestas analizadas hasta aquí, no tienen en cuenta el caso de alimentar cargas no lineales, para lo cual se requiere la introducción del PMI en las frecuencias armónicas de la fundamental. Un trabajo que aborda esta cuestión es presentado en [144,

195], donde se propone utilizar con un controlador por modos deslizantes en el lazo de control de corriente, y controladores resonantes en el lazo de control de tensión, utilizando como estructura particular para los controladores resonantes, el esquema presentado en el problema RSP (*Robust Servo Mechanism* –servo mecanismo robusto) [199], en la cual se emplea junto con los controladores resonantes una realimentación de estados para estabilizar el sistema.

Con el esquema propuesto en [144, 195] es posible alimentar una carga no lineal manteniendo un reducido contenido armónico de la tensión de salida, y proveer una corriente de cortocircuito cuando ocurre una falla en la salida del inversor.

Como esquema *anti-windup* los autores en [144] proponen resetear las acciones de control de los resonantes una vez que el inversor se encuentra en estado de cortocircuito. De los resultados experimentales presentados, se observa que luego de unos periodos en que se realizó el cortocircuito, el inversor es sacado de funcionamiento, por lo que no es posible evaluar la transición del funcionamiento en cortocircuito al modo normal. En cuanto a la transición del modo normal de operación al modo en cortocircuito, las corrientes controladas no presentan sobrepaso, indicando un excelente desempeño del controlador por modos deslizantes.

De las propuestas analizadas para inyectar una corriente de falla en los estados de sobrecarga o cortocircuito, no se encuentra una estrategia de control lineal que cumpla con dos los requisitos más importantes que debe cumplir la UPS, resumiéndose estos en: i) cumplimiento de calidad de energía en los regímenes transitorio y permanente establecidos por normas para UPS, y ii) transición adecuada entre los modos de operación normal – sobrecarga – cortocircuito y viceversa, manteniendo una determinada corriente de falla en las condiciones de sobrecarga o cortocircuito.

## **1.3 Hipótesis y Objetivos del trabajo de tesis**

### **1.3.1 Hipótesis**

Resumiendo las características analizadas del estado del arte sobre control de inversores conectados en paralelo, la estrategia de control de una UPS que presenta una elevada disponibilidad de energía debe contar con las características reunidas en la siguiente hipótesis:

*Una estrategia de control de inversores conectados en paralelo para aplicaciones de UPS, permite que estos satisfagan los requerimientos de calidad de energía*

*establecidos por normas, inyecten una corriente de falla en estado de sobrecarga o cortocircuito, logren una transición adecuada entre los modos de funcionamiento normal y falla, operen con robustez ante variaciones en los parámetros de sus componentes, y mantienen una corriente de circulación en niveles operativos sin depender de comunicación de datos entre cada inversor.*

Bajo esta hipótesis se pretenden cumplir los objetivos presentados a continuación.

### **1.3.2 Objetivos del trabajo de tesis**

El objetivo general de este trabajo de tesis es proponer estrategias de control para la conexión en paralelo de inversores monofásicos, utilizados particularmente para aplicaciones de fuentes de alimentación ininterrumpidas de doble conversión.

Los objetivos específicos de esta tesis son: i) analizar las estrategias de control propuestas en la literatura, utilizadas para la conexión en paralelo de inversores, ii) analizar las características de los controladores utilizados en los lazos de control de tensión y corriente y su relación con la impedancia de salida del inversor, iii) proponer estrategias de control para lograr inyectar la corriente de falla en estado de sobrecarga o cortocircuito, realizando una transición adecuada entre los modos normal – falla y viceversa, iv) proponer estrategias de control para la conexión en paralelo de inversores en aplicaciones de fuentes de alimentación ininterrumpidas de doble conversión, v) proponer una metodología de diseño de los parámetros de los controladores utilizados en cada lazo de control, vi) proponer modelos matemáticos que permitan analizar la relación entre la impedancia de salida, la regulación de tensión, la circulación de corriente y la estabilidad relativa de los inversores en paralelo, para finalmente vii) validar experimentalmente las propuestas de esta tesis en un prototipo de laboratorio.

## **1.4 Contribuciones de esta tesis**

En función del estado del arte presentado, la hipótesis y objetivos planteados, en esta tesis se proponen estrategias de control que permitan ajustar la impedancia de salida de los inversores para adecuar la operación en paralelo de los mismos, cumpliendo con requerimientos de calidad de energía establecidos por normas para UPS.

Como primer paso, se propone una metodología de diseño de los lazos internos de control de corriente y tensión, con la cual se establecen criterios de selección de los



parámetros de los controladores resonantes, teniendo como objetivo cumplir con los requerimientos de desempeño establecidos por normas para UPS.

Particularmente, para lograr el desempeño en régimen permanente, se propone determinar los límites de la impedancia de salida del inversor, a los cuales se los denomina “impedancias armónicas”, con las cuales se puede cumplir con el contenido armónico individual de la tensión de salida cuando se alimenta una carga no lineal con elevado factor de cresta.

Para reducir la circulación de corriente entre los inversores conectados en paralelo, se propone introducir un lazo de impedancia virtual a partir de la medición de la corriente del inductor, reduciendo así el número de sensores requerido por las estrategias de control que utilizan lazos de impedancia virtual.

Para analizar la relación entre circulación de corriente y la regulación de tensión obtenida con este lazo de impedancia virtual, se propone un modelo de dos inversores conectados en paralelo utilizando el enfoque de espacio de estados, con el cual es posible extender fácilmente el análisis al caso de conexión de más de dos inversores en paralelo.

Con el modelo propuesto se establece una metodología para la selección del ángulo y magnitud de la impedancia de salida, características que tienen efecto sobre la estabilidad del sistema, tanto en inversores que utilizan estrategias de control distribuido, como en aquellas que utilizan controladores por curva de caída.

Para obtener un modelo matemático que permita escoger los parámetros de los controladores por curva de caída, se propone en base a técnicas de identificación paramétrica, un procedimiento para obtener un modelo de pequeña señal del sistema. Este modelo considera las siguientes dinámicas: filtros  $LC$  de cada inversor, controladores de tensión y corriente, lazo de impedancia virtual y atrasos en la estimación de la potencia activa.

Finalmente, para lograr la inyección de la corriente de falla se propone una estrategia de control con algoritmo *anti-windup* para los controladores resonantes del lazo de control de tensión, y un lazo de control de corriente utilizando controladores resonantes y realimentación de estados; extendiéndose la metodología de diseño de los controladores resonantes para este caso.

Todas las propuestas de esta tesis, son corroboradas tanto por resultados de simulación como experimentales.

### 1.4.1 Publicaciones

Los resultados obtenidos con este trabajo de tesis, han sido publicados en congresos con referato nacional, como se indica a continuación:

- R. E. Carballo, F. Botterón, G. G. Oggier, and G. O. García, "Una metodología de diseño simple para controladores resonantes en tiempo discreto aplicados a UPS," XVI Reunión de Trabajo en Procesamiento de la Información y Control, Córdoba, Argentina, 2015.
- R. E. Carballo, F. Botterón, G. G. Oggier, and G. O. García, "Controladores resonantes para el control de tensión e inyección de corriente de falla en inversores para UPS," ARGENCON 2016, Buenos Aires, Argentina, 2016.
- R. E. Carballo, F. Botterón, G. G. Oggier, and G. O. García, "Estrategia de Control *Droop* con Reducido Número de Sensores Para Inversores en Paralelo en UPS," ARGENCON 2016, Buenos Aires, Argentina, 2016.

En cuanto a publicaciones en revistas científicas con referato internacional, se ha publicado el siguiente trabajo

- R. E. Carballo, F. Botterón, G. G. Oggier, and G. O. García, "Design approach of discrete-time resonant controllers for uninterruptable power supply applications through frequency response analysis," *IET Power Electronics*, vol. 9, pp. 2871-2879, 2016.

## 1.5 Organización de la tesis

Esta tesis está organizada de la siguiente manera. Luego de la introducción realizada en el Capítulo 1, en el Capítulo 2 se desarrolla a partir del análisis de las propiedades de las estrategias de control de múltiples lazos de realimentación, una metodología de diseño de los múltiples controladores resonantes para cumplir con las especificaciones de respuesta dinámica y de régimen permanente establecidas por normas internacionales. Se presentan resultados experimentales que validan la propuesta.

En el Capítulo 3 se propone agregar a la estrategia de control analizada en el Capítulo 2, un lazo de impedancia virtual que incrementa la impedancia de salida a frecuencia fundamental, consiguiendo con este lazo conectar en paralelo los inversores manteniendo una corriente de circulación y regulación de tensión a niveles operativos. Para analizar la relación entre corriente de circulación y regulación de tensión en este sistema, se propone

un modelo matemático que contiene las dinámicas de los dos inversores, y que posibilita extender fácilmente el modelado al caso de múltiples inversores, estableciéndose una metodología de diseño para los parámetros que ajustan la impedancia de salida a frecuencia fundamental.

Para conseguir la operación de inversores en paralelo sin comunicación, se analiza la estrategia de control por curva de caída, determinándose un modelo que relaciona el comportamiento dinámico entre la potencia activa y el ángulo de la señal de referencia, siendo el procedimiento propuesto para determinar este modelo la utilización de simulaciones numéricas en el programa de simulación de circuitos eléctricos PSIM.

En el Capítulo 4 se propone agregar al lazo interno de control de corriente múltiples controladores resonantes, con el objetivo de inyectar una corriente de falla cuando el inversor opera en estados de sobrecarga y cortocircuito. La metodología de diseño propuesta en el Capítulo 2 es extendida para este último caso, así como también el modelo dinámico de los inversores conectados en paralelo propuesto en el Capítulo 3.

Finalmente, en el Capítulo 5 se presenta una discusión y se dan las principales conclusiones del trabajo de tesis, presentando propuestas para trabajos futuros.

# Capítulo 2

## Metodología de Diseño de Controladores Resonantes para UPS de Doble Conversión

### 2.1 Introducción

En estrategias de control para la conexión en paralelo de inversores que utilizan la comunicación de las potencias, así como también las estrategias de control distribuido en sus dos variantes y el control por curva de caída, el ajuste de la impedancia de salida del inversor forma parte del diseño del sistema de control.

Estos sistemas generalmente se componen de múltiples lazos de realimentación, en los que se implementan un lazo interno de control de corriente para introducir amortiguamiento activo en las dinámicas del filtro  $LC$ , y un lazo externo de control de tensión para controlar la tensión de salida.

El objetivo del lazo externo de tensión es el de sintetizar una forma de onda con reducido contenido armónico y amplitud y frecuencia reguladas cuando se alimentan cargas lineales y no lineales. Para cumplir con este objetivo, el controlador del lazo externo de control de tensión debe reducir la impedancia de salida del inversor, lo que consecuentemente produce una corriente de circulación entre los inversores conectados en paralelo, principalmente debido a diferencias paramétricas que hay entre cada módulo.

Para incrementar la impedancia de salida, diversas propuestas agregan la realimentación de la corriente de salida [6, 8-11, 43-45, 86, 96-98, 103, 106-111, 113, 116], la cual se procesa por una denominada impedancia virtual.

Los trabajos [6, 8, 9, 43-45, 96-98, 103, 110, 113] proponen utilizar en el lazo externo de control de tensión reguladores del tipo PID, mientras que en el lazo interno de corriente se utiliza un controlador proporcional para realizar amortiguamiento activo de las dinámicas del filtro *LC*. Si bien este tipo de estrategias funcionan cuando se alimentan cargas no lineales con factor de cresta menores a 3, en [200] se demostró que presentan problemas para cumplir con el contenido armónico individual requerido en la norma para UPS IEC 62040-3, particularmente en los armónicos por arriba de 15<sup>to</sup>, siendo el factor de cresta de la carga especificada por la norma mayor que 3.

Una alternativa para el controlador de tensión es la utilización de controladores basados en el PMI, los cuales introducen elevadas ganancias en frecuencias armónicas, con lo cual se reduce significativamente la impedancia de salida en estas frecuencias.

De los controladores basados en el PMI, los controladores resonantes brindan la mayor flexibilidad para diseñar la impedancia de salida, ya que permiten introducir en forma selectiva las etapas resonantes en las frecuencias armónicas, como así también sintonizar individualmente sus ganancias, con lo cual no solamente es posible reducir significativamente la impedancia, sino que también especificar su valor.

En estrategias de control para conexión en paralelo de inversores, los trabajos [11, 106-109, 144] proponen lazos de control de tensión utilizando múltiples controladores resonantes con los cuales se reduce efectivamente la impedancia de salida de los inversores en las frecuencias armónicas de la fundamental. En cuanto al problema de diseño de estos controladores, solamente en [106, 144] se presentan procedimientos para analizar la estabilidad del sistema a lazo cerrado.

Otras metodologías de diseño para múltiples controladores resonantes se encuentran en propuestas de estrategias de control para inversores aislados [146-150]. De estos trabajos las propuestas que utilizan LMI [148, 149] permiten tener en cuenta tanto las especificaciones de respuesta transitoria, respuesta en régimen permanente y robustez ante incertezas paramétricas dentro del procedimiento de diseño, siendo estas características lo que diferencia a estas metodologías respecto de las propuestas [146, 147, 150], donde una vez diseñado el controlador se debe analizar el rango de variación de parámetros que tolera el sistema a lazo cerrado.

Todas estas metodologías presentan una complejidad matemática significativa en la formulación del problema de control, a partir del cual se aplican herramientas computacionales estándares para obtener las ganancias de los controladores.

Con el objetivo de desarrollar y proponer una metodología simple para diseñar controladores resonantes, en este Capítulo se analiza el efecto que tienen los parámetros de estos controladores sobre la respuesta dinámica y de régimen permanente, evaluando para cada lazo de control el rango de variación paramétrica que tolera el sistema a lazo cerrado.

Para esta tarea, se utilizan las herramientas clásicas de análisis para sistemas lineales: los diagramas de Bode, el lugar de raíces y la respuesta temporal del sistema ante perturbaciones de carga, siendo estas herramientas las que posibilitan conocer cómo están relacionados los parámetros de los controladores con el desempeño y la robustez.

Para que el inversor cumpla con las especificaciones dadas por normas internacionales para aplicaciones de UPS, se propone determinar los valores límites de la impedancia de salida que resultan de las especificaciones dadas por estas normas, la cual es denominada en esta tesis como impedancia armónica. A partir del análisis de esta impedancia y su comparación con la impedancia de salida del inversor, es posible determinar los controladores resonantes a introducir en el sistema y diseñar sus ganancias.

El resto del capítulo está organizado de la siguiente forma: En la Sección 2.2 se presenta el modelado en tiempo discreto del sistema, en la Sección 2.3 se desarrolla la metodología de diseño de los controladores resonantes, en la Sección 2.4 se presentan los resultados experimentales y en la Sección 2.5 resumen las conclusiones de este capítulo.

## **2.2 Modelo en tiempo discreto del inversor con estrategias de control de múltiples lazos de realimentación**

Dos enfoques se pueden utilizar para diseñar controladores a implementar en dispositivos programables digitales como microcontroladores o DSC, uno es el enfoque en tiempo continuo y el otro el enfoque en tiempo discreto.

El enfoque en tiempo continuo trata el diseño de los controladores en el dominio del tiempo continuo, los cuales luego son discretizados para obtener las ecuaciones a diferencia que se programan y ejecutan en los dispositivos mencionados.

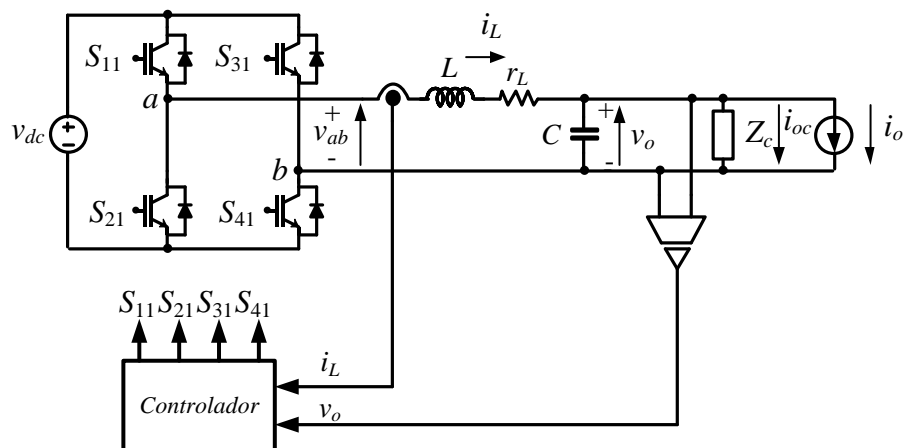
En cuanto al enfoque en tiempo discreto, tanto la planta como los controladores y los efectos de la implementación digital son modelados utilizando la transformada  $Z$ . Las ecuaciones a diferencia en este caso se obtienen directamente de la anti transformación inversa de las funciones de transferencia de los controladores.

Existen en la literatura científica propuestas para el modelado de sistemas con múltiples lazos de realimentación implementando controladores en tiempo discreto [186, 201]. En [186] se presenta una forma de abordar el problema para el caso de inversores en UPS, utilizándose diferentes atrasos en el muestreo de las variables del sistema. Esta propuesta es validada por simulaciones numéricas, obteniéndose buenos resultados en todo el rango de frecuencias.

En [201] los autores presentan un enfoque similar, modelando los atrasos de la modulación digital PWM.

A continuación se desarrolla el modelo en tiempo discreto a partir del enfoque utilizado en estos dos trabajos, explicándose en detalle cómo se obtienen las funciones de transferencia en el dominio del tiempo discreto.

En la Figura 2-1 se han representado el inversor monofásico de una UPS, el cual está compuesto por el puente de semiconductores de potencia, el filtro  $LC$  de salida, los sensores y el controlador.



**Figura 2-1 Representación del inversor monofásico, sus cargas y definición de las principales variables citadas en el texto.**

En la Figura 2-1 pueden observarse las realimentaciones de la corriente y la tensión del filtro de salida del inversor, las cuales son procesadas por el controlador para generar las señales de comando de los semiconductores de potencia. La carga de la UPS se ha modelado por una parte lineal conocida que consume una corriente  $i_{oc}$ , y por otra parte desconocida  $i_o$  que representa a una perturbación del sistema, pudiendo ser lineal o no lineal

A partir de transformar cada elemento y señal del circuito de la Figura 2-1 al dominio de Laplace, se pueden encontrar las siguientes funciones de transferencia

$$G_1(s) = \frac{I_L(s)}{V_{ab}(s) - V_o(s)} = \frac{1}{sL + r_L} \quad (2.1)$$

$$G_2(s) = \frac{V_o(s)}{I_L(s) - (I_o(s) + I_{oc}(s))} = \frac{1}{sC} \quad (2.2)$$

$$G_3(s) = \frac{I_{oc}(s)}{V_o(s)} = \frac{1}{Z_c(s)} \quad (2.3)$$

donde  $Z_c(s)$  será la resistencia, inductancia o capacitancia de carga, pudiéndose escribir para cada caso

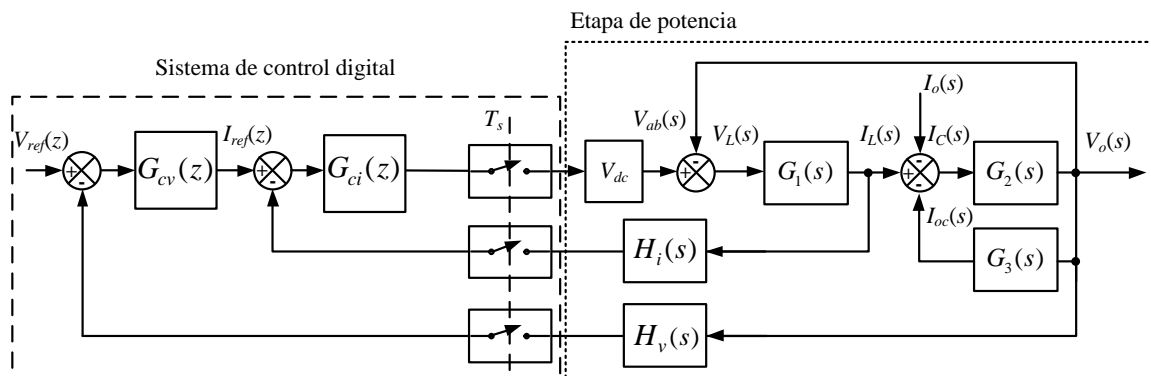
$$Z_c(s) = R_c \quad (2.4)$$

$$Z_c(s) = \frac{1}{L_c s} \quad (2.5)$$

$$Z_c(s) = C_c s \quad (2.6)$$

Es necesario considerar distintos tipos de carga lineal para analizar el funcionamiento del inversor, ya que la UPS podría alimentar motores, los cuales representan una carga inductiva; o cargas no lineales que se comportan ligeramente como cargas capacitivas (con ángulos de adelanto a frecuencia fundamental de entre  $5^\circ$  a  $30^\circ$ ) [202], como ser el caso de balastos en lámparas fluorescentes compactas, distintos tipos fuentes de alimentación como las utilizadas en computadoras personales, laptops, microondas, etc.

El primer paso para el análisis del sistema con múltiples lazos de realimentación utilizando controladores digitales, es identificar los elementos que introducen los efectos de la implementación digital en el sistema. Para esto se presenta en el diagrama de bloques de la Figura 2-2, el modelo del sistema operando a lazo cerrado con una estrategia de control de múltiples lazos de realimentación.



**Figura 2-2** Diagrama de bloques del sistema de control del inversor, el cual está compuesto por estrategia de control con múltiples lazos de realimentación implementado en un sistema digital.



Las funciones de transferencia en los caminos de realimentación  $H_i(s)$  y  $H_v(s)$  corresponden a las dinámicas de los sensores utilizados.

Las funciones de transferencia  $G_{ci}(z)$  y  $G_{cv}(z)$  corresponden a los controladores de los lazos de control de corriente y tensión respectivamente.

Las llaves que se observan en la Figura 2-2 en el camino de realimentación, representan el proceso de muestreo ideal realizado por el sistema digital, mientras que la llave situada después de  $G_{ci}(z)$  representa la actualización de la acción de control. Estas llaves operan en forma sincrónica a cada periodo de muestreo  $T_s$ .

Hasta el momento las llaves tienen un comportamiento ideal en el modelo del sistema, ya que según la representación de la Figura 2-2, toman las muestras y actualizan la acción de control en el mismo instante de tiempo, considerándose que el tiempo de cálculo de la acción de control es nulo. En un sistema real siempre existe un tiempo de cálculo que dependerá de la velocidad del procesador utilizado, y esto impedirá la aplicación de la máxima acción de control posible en el periodo de muestreo actual, obligando a trabajar con un índice de modulación menor, o para evitar esto último, actualizar la acción de control en un instante de tiempo posterior.

Otra cuestión a tener en cuenta en el modelado del sistema es el comportamiento del retenedor de orden cero, ya que el cálculo de la acción de control se realiza una vez por periodo de muestreo manteniéndose constante el mismo valor durante todo este periodo.

En los sistemas digitales actuales, la velocidad con la que se realiza el muestreo y conversión de una señal analógica puede considerarse elevada para cualquier aplicación de electrónica de potencia, por lo que el atraso que se tiene entre la adquisición analógica y conversión digital no será considerado.

Por otro lado, el instante en que se realiza el muestreo de una variable puede ser distinto que al instante en que se muestrea otra variable, lo que introduce distintos atrasos en el muestreo.

En función de las características mencionadas se resumen los dos fenómenos a tener en cuenta cuando se implementan controladores en sistemas digitales:

- Atraso de implementación de la acción de control.
- Efecto de retenedor de orden cero que presenta el sistema.

Por lo tanto, para la obtención de las funciones de transferencia necesarias para el análisis del sistema, los efectos mencionados deben ser incluidos en el modelo.

Se puede apreciar que el diagrama de bloques de la Figura 2-2 contiene señales en tiempo continuo y tiempo discreto, por lo que para poder analizar el sistema en el dominio

del tiempo discreto, es necesario expresar las funciones de transferencia de la planta de forma tal que se puedan discretizar. Una forma de conseguir esto es expresar las funciones de transferencia de forma tal que queden entre las llaves que representan el proceso de muestreo y actualización de la acción de control [186, 203]. Redefiniendo las funciones de transferencia de la planta para que la tensión de salida se exprese en dos partes, una en función de la respuesta a la tensión que aplica el puente de semiconductores de potencia, y la otra en función de la respuesta a la corriente de perturbación, se obtiene

$$V_o(s) = V_{ab}(s)G_v(z) - Z_o(s)I_o(s) \quad (2.7)$$

y haciendo lo mismo para la corriente del inductor

$$I_L(s) = V_{ab}(s)G_i(z) + G_{ii}(s)I_o(s) \quad (2.8)$$

Para encontrar las funciones de transferencia  $G_v(s)$  y  $G_i(s)$  se debe aplicar álgebra de bloques a la planta representada en la Figura 2-2, de forma tal de obtener  $V_o(s)/V_{ab}(s)$  e  $I_L(s)/V_{ab}(s)$  para  $I_o(s) = 0$ , pudiéndose escribir

$$G_v(s) = \left. \frac{V_o(s)}{V_{ab}(s)} \right|_{I_o(s)=0} = \frac{G_1(s)G_2(s)}{1 + G_1(s)G_2(s) + G_2(s)G_3(s)} \quad (2.9)$$

$$G_i(s) = \left. \frac{I_L(s)}{V_{ab}(s)} \right|_{I_o(s)=0} = \frac{G_1(s) + G_1(s)G_2(s)G_3(s)}{1 + G_1(s)G_2(s) + G_2(s)G_3(s)} \quad (2.10)$$

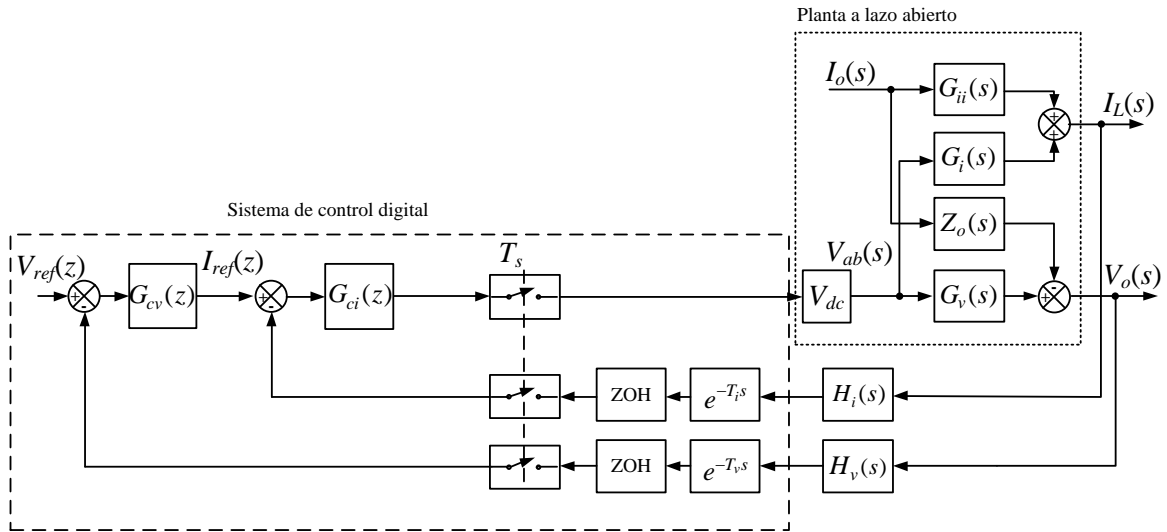
Para obtener  $G_{ii}(s)$  y  $Z_o(s)$  se deben determinar  $V_o(s)/I_o(s)$  e  $I_L(s)/I_o(s)$  para  $V_{ab}(s) = 0$  e  $I_{oc}(s) = 0$ , obteniendo

$$G_{ii}(s) = \left. \frac{I_L(s)}{I_o(s)} \right|_{V_{ab}(s)=0} = \frac{G_1(s)G_2(s)}{1 + G_1(s)G_2(s)} \quad (2.11)$$

$$Z_o(s) = \left. \frac{V_o(s)}{I_o(s)} \right|_{V_{ab}(s)=0} = -\frac{G_2(s)}{1 + G_1(s)G_2(s)} \quad (2.12)$$

A partir de esta redefinición de las funciones de transferencia de la planta, se puede representar al sistema de la Figura 2-2 a partir del diagrama de bloques de la Figura 2-3, en el cual se incluyen los atrasos de transporte debido al retardo en la actualización de la acción de control y la dinámica del ZOH. Los atrasos de transporte entre los instantes de muestreo y la actualización de la acción de control pueden ser diferentes para cada lazo de control, por lo que se los simboliza con  $T_v$  para el lazo de control de tensión y  $T_i$  para el lazo de control de corriente.

De ahora en adelante se considera que los sensores no tienen dinámica, por lo que  $H_v(s) = H_i(s) = 1$ , y los atrasos de transporte mencionados,  $T_v = T_i = T_d$ , con  $T_d$  siendo el atraso de la implementación digital.



**Figura 2-3: Diagrama de bloques del modelo inversor a lazo cerrado considerando los efectos de la implementación digital [204]**

Se puede deducir de la Figura 2-3, que la ganancia  $V_{dc}$  y la función de transferencia  $G_i(s)$  se encuentran ubicadas entre las llaves que realizan el muestreo y la actualización de control, sucediendo lo mismo con las función de transferencia  $G_v(s)$ . Del diagrama de bloques de la Figura 2-3, las respectivas funciones de transferencia muestreadas  $G_i(z)$  y  $G_v(z)$ , pueden escribirse como

$$G_v(z) = \frac{(1-z^{-1})V_{dc}}{T_s} Z \left\{ \frac{G_v(s)}{s} e^{-sT_d} \right\} \quad (2.13)$$

$$G_i(z) = \frac{(1-z^{-1})V_{dc}}{T_s} Z \left\{ \frac{G_i(s)}{s} e^{-sT_d} \right\} \quad (2.14)$$

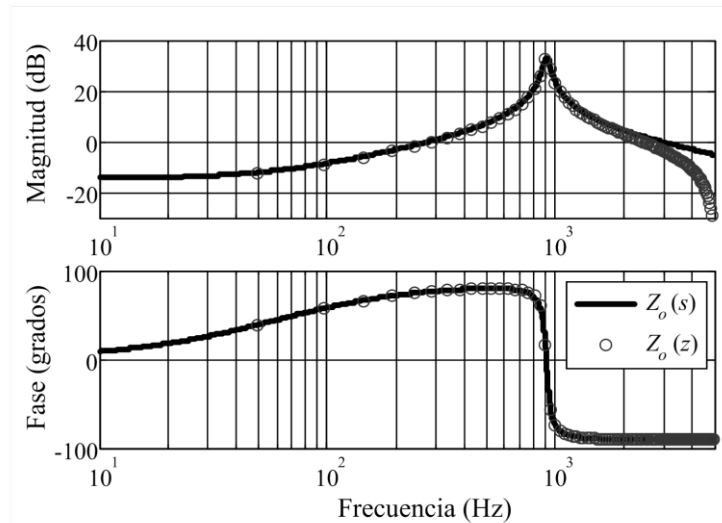
Las expresiones (2.13) y (2.14) corresponden a la transformada  $z$  modificada [186], ya que tienen en cuenta los atrasos de transporte  $T_d$ .

Las funciones de transferencia  $Z_o(s)$  y  $G_{ii}(s)$  tienen influencia en la impedancia de salida del inversor a lazo cerrado. Para poder considerarlas en el diseño en el dominio del tiempo discreto, se propone determinar las funciones de transferencia en el plano  $z$  que permitan aproximar las respuestas en frecuencia  $Z_o(s)$  y  $G_{ii}(s)$ . Para lograr esto uno de los métodos de discretización que se pueden utilizar es el retenedor de primer orden (FOH – *First Order Hold*), el cual permite obtener una alta correlación entre la respuesta en frecuencia en tiempo continuo y tiempo discreto. Las funciones de transferencia  $Z_o(z)$  y  $G_{ii}(z)$  vienen dadas por,

$$Z_o(z) = \frac{(z-1)^2}{T_s z} Z \left\{ \frac{Z_o(s)}{s^2} \right\} \quad (2.15)$$

$$G_{ii}(z) = \frac{(z-1)^2}{T_s z} Z \left\{ \frac{G_{ii}(s)}{s^2} \right\} \quad (2.16)$$

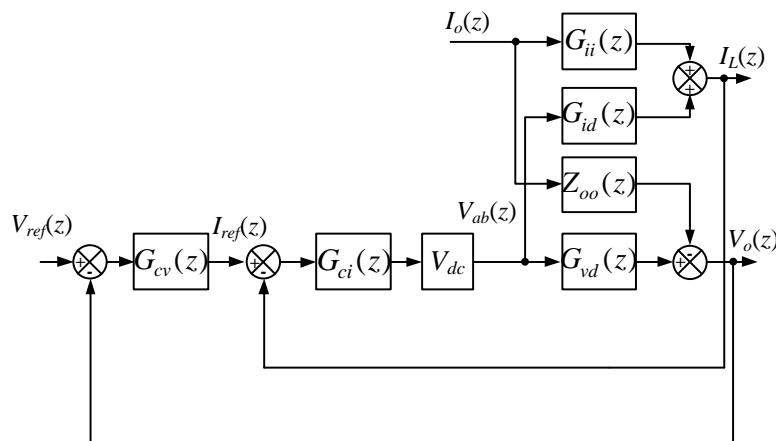
Para corroborar la correlación mencionada entre las respuestas en frecuencia de  $Z_o(s)$  y  $Z_o(z)$ , en la Figura 2-4 se presentan las mismas observándose la excelente correspondencia entre las dos, con excepción en la característica de magnitud en torno a las frecuencia de Nyquist.



**Figura 2-4: Respuesta en frecuencia de  $Z_o(s)$  y  $Z_o(z)$ .**

En cuanto a los controladores  $G_{cv}(z)$  y  $G_{ci}(z)$ , estos ya vienen definidos directamente en el dominio del tiempo discreto, o son discretizados a partir de sus funciones de transferencia en el dominio del tiempo continuo.

Finalmente, el modelo en tiempo discreto del sistema puede representarse por el diagrama de bloques de la Figura 2-4.



**Figura 2-5: Diagrama de bloques representativo del inversor en lazo cerrado en tiempo discreto.**

En la siguiente Sección se describe la metodología de diseño de los controladores, particularmente para el caso en que se consideran múltiples controladores resonantes en el lazo de control de tensión y un controlador proporcional en el lazo de control de corriente.

## 2.3 Metodología de diseño de la estrategia de control de múltiples lazos de realimentación

El objetivo de la metodología de diseño es determinar los parámetros de los controladores utilizados en la estrategia de control presentada en la Sección anterior, con el fin de cumplir con las especificaciones establecidas por las normas para UPS, las cuales especifican la calidad de energía que deben proveer estas a partir de los límites para el contenido armónico individual, la THD<sub>v</sub> y el desvío del valor eficaz de la tensión de salida cuando se aplica o se retira un escalón de carga lineal.

### 2.3.1 Definición de la Impedancia Armónica

Las características de rechazo de perturbaciones en régimen permanente del inversor vienen dadas por su impedancia de salida, siendo posible diseñar los controladores del convertidor para cumplir con una determinada impedancia de salida deseada.

Partiendo de las especificaciones en régimen permanente establecida por normas, es posible definir los límites de la impedancia de salida que deberá tener el inversor para cumplir con dichas normas. A estos límites se propone denominarlos como impedancia armónica, la cual se propone calcular como el cociente entre los valores absolutos límites del contenido armónico individual de la tensión permitido por la norma,  $|V_{h-limite}|$ , y las componentes armónicas individuales de la corriente consumida por una carga normalizada,  $|I_h|$ . El enunciado anterior puede expresarse como

$$Z_{h-e} = \frac{|V_{h-limite}|}{|I_h|} \quad (2.17)$$

Donde  $h$  denota el rango entre el 3<sup>ro</sup> y 49-ésimo armónico.

En esta tesis se utiliza la norma IEC 62040-3 [1], la cual establece las especificaciones de desempeño dinámico y régimen permanente para UPS. Esta norma requiere cumplir con los límites de contenido armónico individual establecidos por la norma IEC 61000-2-2 para sistemas de distribución de baja tensión [205], por lo que estos definirán el  $|V_{h-limite}|$ .

En cuanto a la carga normalizada con la cual se define  $|I_h|$ , el estándar IEC 62040-3 define para los ensayos, una carga no lineal de referencia con la cual se debe realizar el

ensayo. Esta carga consumirá una corriente con contenido armónico individual específico, con el cual se define  $|I_h|$ . Para obtener la forma de onda de esta corriente se considera una fuente de tensión ideal alimentando la carga no lineal de referencia.

En cuanto al  $THD_v$  de la tensión de salida, la IEC 62040-3 especifica que debe ser menor o igual al 8% para UPS que generan una forma de onda sinusoidal y alimentan cargas lineales y no lineales, siendo este valor más conservador que el límite de 5% establecido por la norma IEEE 519 para sistemas de distribución de baja tensión [206]; por lo que se utilizará como factor de mérito el valor más exigente del 5%.

### 2.3.2 Diseño del lazo interno de control de corriente utilizando un controlador proporcional

Las características de la acción de control proporcional permiten obtener amortiguamiento activo de las dinámicas del filtro  $LC$ , además de resultar en una implementación simple del controlador. Los parámetros de la planta para la cual se realiza el diseño de los controladores se presenta en la Tabla 2-1.

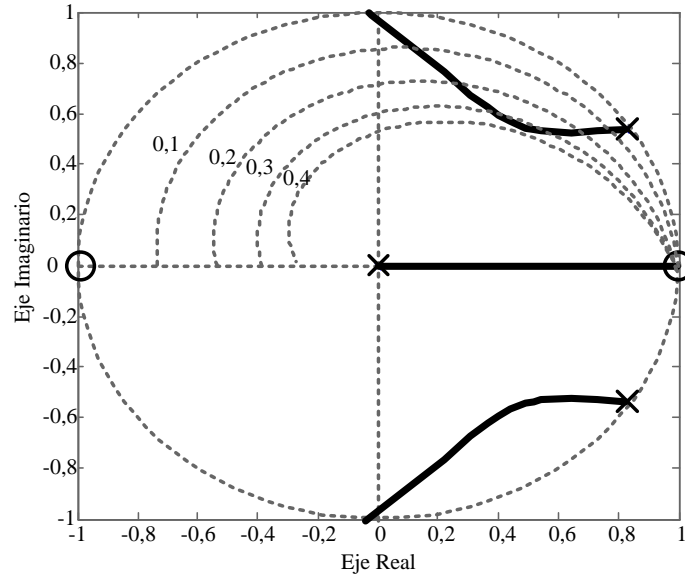
**Tabla 2-1 Parámetros del Inversor Monofásico**

Potencia de salida, $S$	2 kVA
Tensión de entrada, $V_{dc}$	400 V
Tensión de salida, $V_{ac-RMS}$	220 V
Frecuencia fundamental, $f_r$	50 Hz
Valor base de corriente, $I_{base}$	12,86 A
Valor base de tensión, $V_{base}$	311 V
Valor de impedancia base, $Z_{base}$	24,2 $\Omega$
Frecuencia de conmutación, $f_s$	10 kHz
Inductancia filtro de salida, $L$	500 $\mu$ H
Resistencia del inductor $L$ , $r_L$	0,118 $\Omega$
Resistencia de carga nominal, $R_c$	24,2 $\Omega$
Inductancia de carga nominal, $L_c$	76,97mH
Capacitancia de carga nominal, $C_c$	131,64 $\mu$ F
Resistencia de carga no lineal $R_{nl}$	14,5 $\Omega$
Inductancia de carga no lineal $L_{nl}$	30 mH
Capacitancia filtro de salida, $C$	60 $\mu$ F
Resistencia de la carga no lineal, $R_s$	44,7 $\Omega$
Resistencia de suavizado de la carga no lineal, $R_1$	0,967 $\Omega$
Capacitancia de la carga no lineal, $C_c$	3300 $\mu$ F

Para el diseño de la ganancia proporcional se propone determinar el amortiguamiento del sistema para el rango de ganancias de  $K_p$  que no tornan inestable al lazo interno de corriente, obteniéndose este rango a partir del lugar de raíces de  $G_{id}(z)$  para la condición de vacío,  $Z_c(s) = \infty$ , ya que esta representa la peor condición para el sistema.

Para ilustrar un caso práctico se considera un inversor con los parámetros dados en la Tabla 2-1.

En la Figura 2-6 se presenta el lugar de raíces de  $G_{id}(z)$  y las líneas  $\zeta$  constantes, donde se observa que a partir de cierto valor de  $\zeta$  los polos comienzan a ubicarse en regiones de menor amortiguamiento.

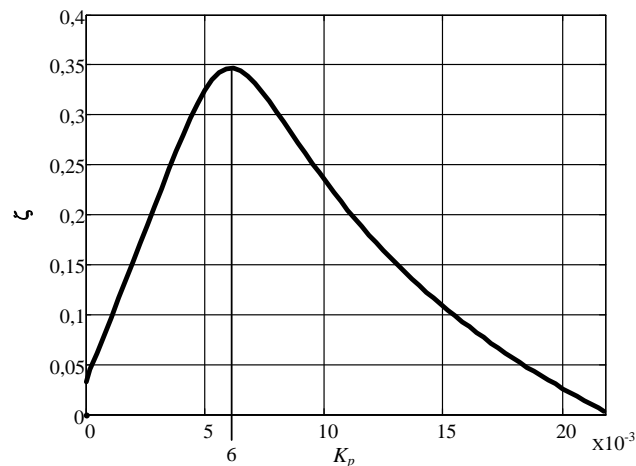


**Figura 2-6: Lugar de raíces de  $G_{id}(z)$  indicándose las líneas de  $\zeta$  constantes.**

Para graficar el amortiguamiento del sistema en función de  $K_p$ , se determina el  $\zeta$  de los polos de lazo cerrado para cada  $K_p$  utilizando la función *damp* de MATLAB, siendo la función de transferencia de lazo cerrado dada a continuación:

$$G_{i-lc}(z) = \frac{I_L(z)}{I_{ref}(z)} \Big|_{I_o(z)=0} = \frac{K_p G_i(z)}{1 + K_p G_i(z)} \quad (2.18)$$

En la Figura 2-7 se presenta  $\zeta$  en función de  $K_p$ .



**Figura 2-7: Amortiguamiento  $\zeta$  en función de  $K_p$ .**

Como se puede observar, el valor de  $K_p$  que hace máximo al amortiguamiento para la panta considerada es 0,006. Valores más allá de 0,006 degradan la estabilidad relativa sin mejorar el amortiguamiento, por lo que se escoge este valor para  $K_p$ .

Los márgenes de estabilidad relativa con la ganancia seleccionada pueden observarse en la Figura 2-8. Para poder vincular estos márgenes con el rango de variación paramétrica del filtro  $LC$  que tolera el lazo interno de control de corriente, se determina la ubicación de los polos de la función de transferencia de lazo cerrado (2.18), considerando variaciones en el inductor y el capacitor del filtro además de los tres tipos de carga lineal nominal

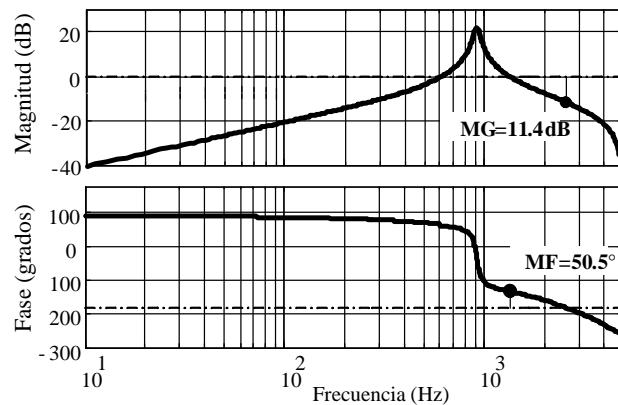


Figura 2-8: Respuesta en frecuencia de  $K_p G_{id}(z)$ .

En la Figura 2-9 se presenta la ubicación de los polos de  $G_{i-lc}(z)$  para variaciones del inductor y del capacitor del filtro  $LC$ , considerando las tres cargas lineales con sus valores nominales dados en la Tabla 2-1.

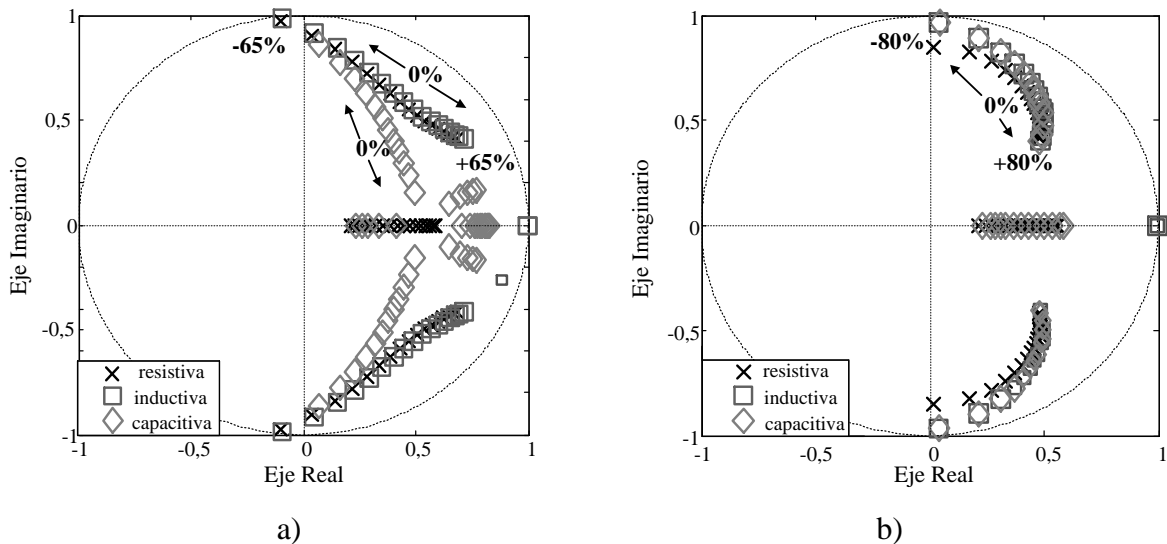
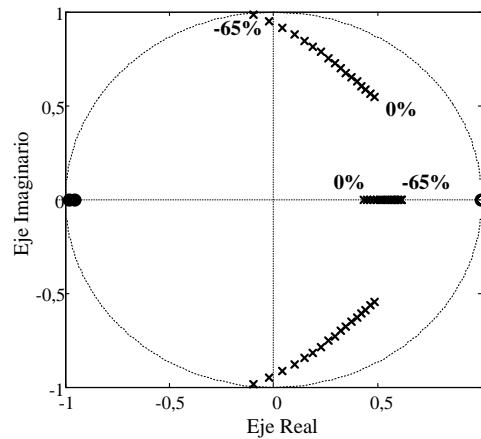


Figura 2-9: Ubicación de los polos de la función de transferencia  $G_{i-lc}(z)$  evaluada para los tres tipos de carga lineal variando a) el inductor del filtro  $LC$  y b) el capacitor del filtro  $LC$ .



Como se puede deducir de la Figura 2-9a), el lazo interno de control de corriente permanece estable para una reducción de la inductancia  $L$  en un 65% respecto del valor nominal, mientras que en la Figura 2-9b) se observa que el sistema está en el límite de estabilidad cuando se tiene una reducción del 80% en el capacitor  $C$ . Al relacionar estos límites con el margen de ganancia se puede decir que un margen de ganancia para la condición de vacío de 3,72 veces (11,4dB) el valor de  $K_p$  que maximiza el  $\zeta$  de los polos del lazo interno de control de corriente, permite tolerar un  $\pm 65\%$  de variación paramétrica en el inductor  $L$  y  $\pm 80\%$  del capacitor  $C$ .

Para analizar la robustez del sistema en la condición de vacío, en la Figura 2-10 se presentan el lugar de raíces de  $G_{i-lc}(z)$  evaluada en dicha condición, mostrando solamente el caso de disminución del 65% de la inductancia del filtro  $LC$ , ya que en función del análisis realizado anteriormente esta representa el peor caso.



**Figura 2-10: Ubicación de los polos de la función de transferencia  $G_{i-lc}(z)$  evaluada para la condición de vacío.**

Como es posible observar en la Figura 2-10, en condición de vacío también se garantiza una reducción del 65% de la inductancia del filtro. Como la robustez del sistema en el caso de alimentar cargas resistivas, inductivas y en la condición de vacío se tienen prácticamente las mismas raíces para la variación de la inductancia, es posible analizar la robustez del sistema directamente para la condición de vacío.

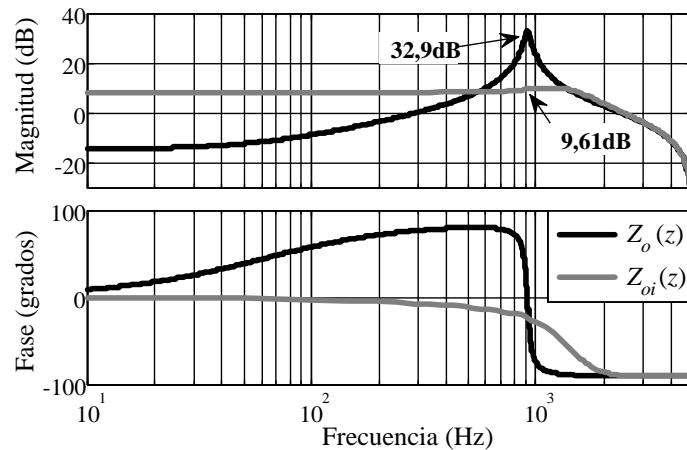
Debido a que en aplicaciones de UPS las variaciones de los parámetros del filtro  $LC$  respecto de sus valores nominales están comprendidas dentro del  $\pm 10\%$  [138, 207], el valor escogido de  $K_p$  garantiza ampliamente la robustez ante incertezas paramétricas del lazo interno de control de corriente.

El lazo interno de control de corriente modifica las características de la impedancia de salida del inversor. Para poder analizar este efecto se determina la función de

transferencia de la impedancia de salida a partir del análisis de la Figura 2-3 para la condición  $I_{ref}(z) = 0$ , obteniéndose

$$Z_{oi}(z) = \left. \frac{V_o(z)}{I_o(z)} \right|_{I_{ref}(z)=0} = -\frac{G_{ci}(z)G_v(z)G_{ii}(z)}{1+G_{ci}(z)G_i(z)} + Z_o(z) \quad (2.19)$$

En la Figura 2-11 se presentan las respuestas en frecuencia de las funciones de transferencia  $Z_{oi}(z)$  y  $Z_o(z)$ , donde puede observarse que en torno a la frecuencia de resonancia del filtro  $LC$  (918 Hz), la impedancia de salida se reduce considerablemente en comparación con  $Z_o(z)$ , pasando de  $44,16\Omega$  (32,9dB) a  $3,02\Omega$  (9,61dB), debiéndose esto al amortiguamiento activo que produce el lazo de control de corriente sobre las dinámicas de la planta.



**Figura 2-11: Respuestas en frecuencia de las impedancias de salida a lazo abierto y con lazo interno de control de corriente.**

Por otro lado, por debajo de la frecuencia de resonancia se tiene  $|Z_{oi}(z)| > |Z_o(z)|$ , lo cual si bien es una característica indeseada del lazo interno de control de corriente, es el lazo externo de control de tensión el que deberá diseñarse para reducir la impedancia de salida en la frecuencia fundamental y las frecuencias armónicas de interés.

Como conclusión de esta sección se puede decir que: es posible amortiguar activamente las dinámicas del filtro  $LC$  utilizando una acción de control proporcional en el lazo interno de control de corriente, logrando márgenes de estabilidad relativa elevados con un consecuente amplio rango de robustez ante incertezas paramétricas.

### 2.3.3 Diseño del lazo externo de control de tensión utilizando múltiples controladores resonantes.

Para el controlador del lazo externo de control de tensión se consideran múltiples controladores resonantes sumados en paralelo, lo que puede representarse con la siguiente expresión

$$G_{cv}(z) = \sum_{i=1} G_{ri}(z) \quad (2.20)$$

La función de transferencia en tiempo continuo para cada uno de los controladores viene dada por [176, 181, 182]:

$$G_{ri}(s) = K_{ri} \frac{s \cos(\theta_i) - \omega_i \sin(\theta_i)}{s^2 + 2\omega_c s + \omega_i^2} \quad (2.21)$$

siendo los parámetros de esta función de transferencia la frecuencia de resonancia,  $\omega_i$ , el ángulo que compensa el atraso de fase que introduce la planta en el lazo de control,  $\theta_i$ , [175, 176], la ganancia que determina la velocidad de respuesta dinámica para el seguimiento de referencia y rechazo de perturbaciones,  $K_{ri}$ , y la frecuencia de corte,  $\omega_c$ , está última, normalmente utilizada para reducir la selectividad del controlador resonante, y consecuentemente disminuir la sensibilidad ante errores de cuantización cuando se requieren implementar estos controladores en procesadores digitales de aritmética de punto fijo [208].

Si bien diversos autores han mencionado la capacidad de compensación de fase que presenta la función de transferencia del controlador resonante dada por (2.21) [180-182], los autores de [175, 176] determinaron la relación de esta función de transferencia con la del controlador repetitivo diseñado para lograr compensación de fase cero [174], con lo cual proponen escoger el ángulo de fase promedio  $\theta_i$  de tal forma que en cada frecuencia  $\omega_i$ , la fase del controlador cancele la fase de la planta. Este concepto permite obtener mayores márgenes de estabilidad relativa y consecuentemente, mayor velocidad de convergencia de la respuesta del sistema al seguimiento de señales y rechazo de perturbaciones.

Para la determinación de los ángulos de compensación [175, 176] proponen medirlos experimentalmente. Con el objetivo de simplificar esta etapa de diseño, en esta tesis se propone determinar los ángulos de compensación a partir de la característica de fase del modelo de la planta, determinándose ésta a partir de la Figura 2-5 como la relación  $V_o(z)/I_{ref}(z)$  para  $I_o(z) = 0$ , obteniéndose

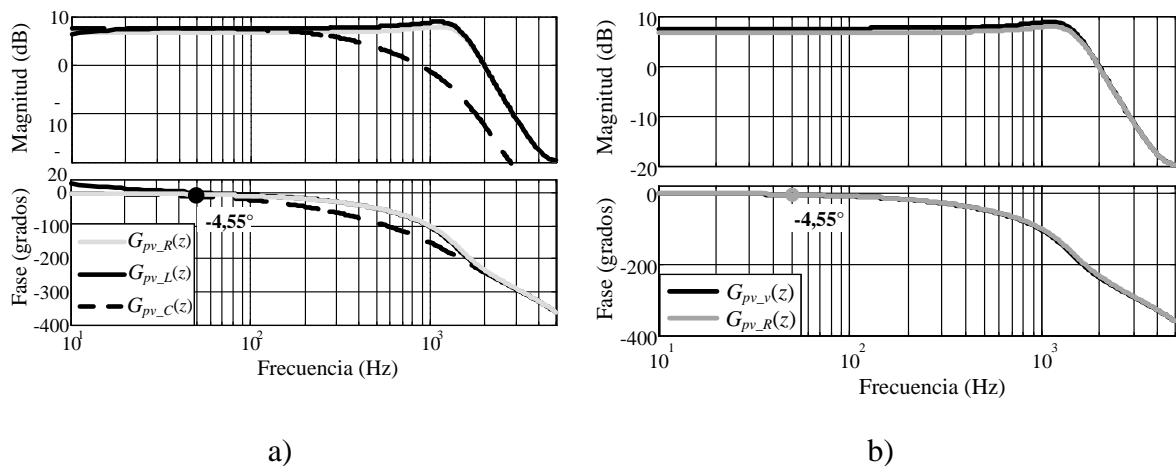
$$G_{pv}(z) = \left. \frac{V_o(z)}{I_{ref}(z)} \right|_{I_o(z)=0} = \frac{K_p G_v(z)}{1 + K_p G_i(z)} \quad (2.22)$$

Como se mencionó anteriormente, para lograr compensación de fase cero, el ángulo de compensación promedio de cada controlador resonante debe ser opuesto a la fase de la

planta en la correspondiente frecuencia de resonancia  $\omega_i$ , condición que puede expresarse como:

$$\theta_i = -\angle G_{pv}(e^{jT_s \omega_i}) = -\angle \left( \frac{K_p G_v(e^{jT_s \omega_i})}{1 + K_p G_i(e^{jT_s \omega_i})} \right) \quad (2.23)$$

Para analizar la capacidad de lograr compensación de fase cero en todos los estados de carga, se evalúa la función de transferencia  $G_{pv}(z)$  para los tres tipos de carga lineal, presentándose las respuestas en frecuencia de esta función de transferencia en la Figura 2-12a).



**Figura 2-12: Respuestas en frecuencia de  $G_{pv}(z)$ : a) para los tres tipos de cargas lineal y b) para carga resistiva nominal y a vacío. En ambos casos se indica la característica de fase a 50Hz.**

Como se puede observar en la Figura 2-12a), la característica de fase no se modifica significativamente para los casos de carga lineal nominal resistiva e inductiva, representadas por  $G_{pv\_R}(z)$  y  $G_{pv\_L}(z)$ , respectivamente, mientras que para el caso de carga capacitiva,  $G_{pv\_C}(z)$ , la característica de fase presenta diferencias de aproximadamente  $45^\circ$  en frecuencias arriba de 50 Hz respecto de las otras dos respuestas en frecuencia.

Para analizar las características de fase de la planta desde la condición de vacío a nominal, en la Figura 2-12b) se presenta la respuesta en frecuencia de  $G_{pv\_v}(z)$  y  $G_{pv\_R}(z)$ , siendo  $G_{pv\_v}(z)$  la función de transferencia dada (2.22) evaluada con  $Z_c(s)=\infty$ . Como se puede observar en la Figura 2-12b), las características de fase de  $G_{pv\_v}(z)$  y  $G_{pv\_R}(z)$  se encuentran prácticamente superpuestas.

En función de estos resultados se propone que en la (2.23), la fase de  $G_{pv}(z)$  sea evaluada en la condición de vacío.

Para la determinación de las ganancias de los controladores resonantes, en primer lugar se debe discretizar la función de transferencia dada por (2.21) utilizando el método del FOH, obteniéndose

$$G_{ri}(z) = \frac{K_{ri}(z-1)^2}{zT_s} Z \left\{ \frac{G_{ri}(s)}{s^2} \right\} \quad (2.24)$$

Con este método se logra que  $G_{ri}(z)$  preserve las mismas características de magnitud y fase que la función de transferencia  $G_{ri}(s)$  [173], así como se demostró en la Figura 2-4 para las respuestas en frecuencia de  $Z_o(s)$  y  $Z_o(z)$ .

Para determinar la ganancia del controlador resonante a frecuencia fundamental,  $K_{r1}$ , se propone analizar la respuesta de la tensión de salida ante un escalón de carga lineal para distintos valores de  $K_{r1}$ , escogiéndose la ganancia que logre cumplir con los requerimientos de respuesta dinámica de la IEC 62040-3 [1].

Para evaluar el desempeño de la tensión de salida en función de la ganancia  $K_{r1}$ , se determina la respuesta transitoria del inversor ante un escalón de carga lineal, para lo cual aplicando el principio de superposición de los efectos, la tensión de salida se compone de la suma de los efectos de la respuesta a la referencia y la respuesta a la corriente de perturbación, pudiéndose escribir

$$V_o(z) = G_{v-lc}(z)V_{ref}(z) - Z_{ov}(z)I_o(z) \quad (2.25)$$

siendo  $G_{v-lc}(z)$  y  $Z_{ov}(z)$  determinadas a partir del diagrama de bloques de la Figura 2-5 obteniéndose:

$$G_{v-lc}(z) = \left. \frac{V_o(z)}{V_{ref}(z)} \right|_{I_o(z)=0} = \frac{K_p G_{cv}(z)G_v(z)}{1 + K_p G_i(z) + K_p G_{cv}(z)G_v(z)} \quad (2.26)$$

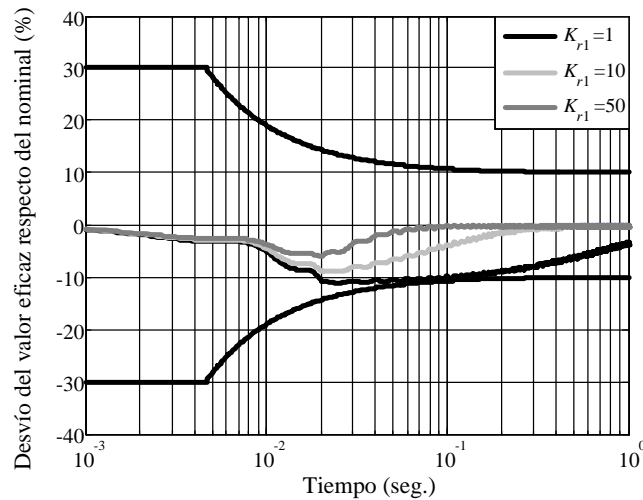
$$Z_{ov}(z) = \left. \frac{V_o(z)}{I_o(z)} \right|_{V_{ref}(z)=0} = \frac{-K_p (G_{ii}(z)G_v(z) - Z_o(z)G_i(z)) + Z_o(z)}{1 + K_p (G_{cv}(z)G_v(z) + G_i(z))} \quad (2.27)$$

La respuesta transitoria de (2.25) puede obtenerse por simulación numérica utilizando la función *lsim* de MATLAB<sup>®</sup>, aplicándose una perturbación de corriente que represente una variación de carga en escalón del 20% al 100% del valor de carga nominal [1]. Además, debe considerarse a esta perturbación aplicada en el pico positivo o negativo de la tensión (peor caso).

El resultado de la respuesta dinámica de la tensión de salida debe procesarse para obtener la desviación del valor eficaz de esta tensión respecto del valor eficaz nominal, de manera tal de poder compararla con los límites establecidos por la clasificación más exigente de la norma [1].

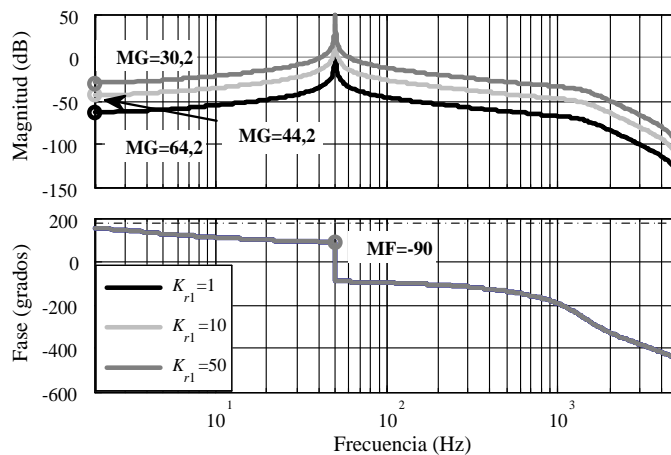
En la Figura 2-13 se comparan las respuestas dinámicas de los desvíos de los valores eficaces de la tensión de salida para tres valores de  $K_{r1}$ , observándose que con  $K_{r1} = 1$  se garantiza el cumplimiento de la norma, mejorándose la velocidad de respuesta a

medida que la ganancia aumenta. Para tener un margen de seguridad, es necesario elegir un valor mayor que  $K_{r1} = 1$ , por lo que se escoge el valor de ganancia igual a 50.



**Figura 2-13: Desvío del valor eficaz de la tensión de salida respecto del valor nominal para distintos valores de  $K_{r1}$ .**

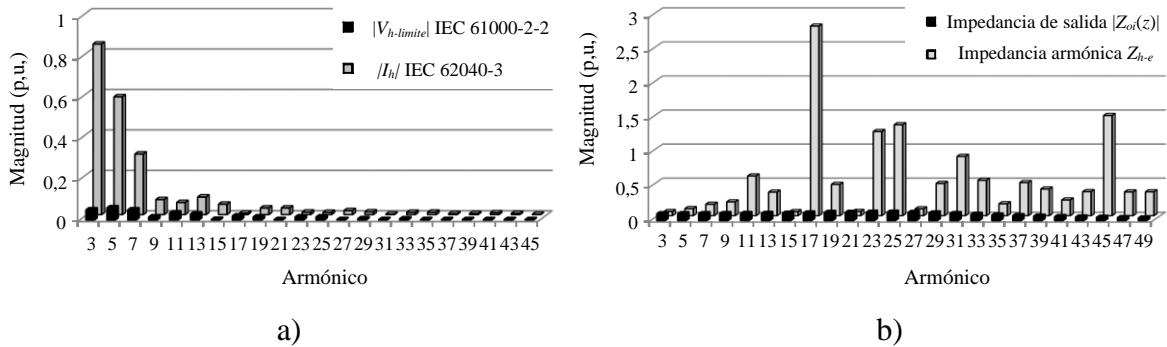
Para establecer la relación entre la respuesta dinámica y los márgenes de estabilidad relativa del sistema, en la Figura 2-14 se presentan las respuestas en frecuencia del sistema a lazo abierto cuando se incluye el controlador resonante a frecuencia fundamental, contemplando los valores de ganancia  $K_{r1}$ : 1, 10, y 50. Como se puede ver en la misma figura, a medida que la ganancia aumenta los márgenes de ganancia disminuyen manteniéndose los márgenes de fase prácticamente en  $-90^\circ$ , siendo todavía posible aumentar la ganancia 32,35 veces (30,2dB) para el caso de elegir  $K_{r1}=50$ .



**Figura 2-14: Respuestas en frecuencia de  $G_{r1}(z)G_{pv}(z)$  para distintos valores de ganancia  $K_{r1}$ .**

Para determinar las ganancias de los controladores resonantes a frecuencias armónicas de la fundamental, en primer lugar se deben escoger en que frecuencias  $\omega_i$  se agregarán estos controladores resonantes, para lo cual se tiene en cuenta que la impedancia

de salida se reducirá significativamente en cada frecuencia  $\omega_i$ , quedando por debajo de la impedancia armónica para así satisfacer los requerimientos de las normas para UPS.



**Figura 2-15: a) Contenido armónico individual de la corriente consumida por la carga no lineal de referencia establecida por la IEC 62040-3, junto a límites de contenido armónico individual dados por a IEC 61000-2-2. b) Impedancia armónica e impedancia de salida en cada frecuencia armónica de la fundamental. Todas las magnitudes se encuentran normalizadas respecto de sus valores bases correspondientes.**

**Tabla 2-2 Magnitudes de  $Z_{h-e}$  y  $Z_{oi}(e^{j\omega_i T_s})$  en las frecuencias armónicas de la fundamental**

armónicas	$Z_{h-e}$	$ Z_{oi}(e^{j\omega_i T_s}) $
3	0,0593	0,1018
5	0,1030	0,1020
7	0,1669	0,1025
9	0,2022	0,1033
11	0,5828	0,1046
13	0,3457	0,1064
15	0,0582	0,1089
17	2,7828	0,1122
19	0,4592	0,1204
21	0,0612	0,1211
24	1,2349	0,1234
25	1,3344	0,1234
27	0,1004	0,1199
29	0,4727	0,1127
31	0,8698	0,1029
33	0,5195	0,0924
35	0,1735	0,0823
37	0,4851	0,0733
39	0,3906	0,0655
41	0,2299	0,059
42	0,3521	0,0532
43	1,47	0,0483
45	0,3482	0,0441
47	0,35	0,0404

Para visualizar de donde se obtienen las amplitudes de la impedancia armónica  $Z_{h-e}$ , en la Figura 2-15 a) se presenta el contenido armónico individual, normalizado respecto del

valor  $I_{base}$ , en las armónicas impares de la corriente consumida por una carga no lineal de referencia. En la misma figura se presentan los límites para el contenido armónico individual de la tensión de salida establecidos en la norma IEC61000-2-2, normalizado respecto del valor  $V_{base}$ . Los valores de  $V_{base}$  e  $I_{base}$  se presentan en la Tabla 2-1.

En cuanto a la impedancia armónica  $Z_{h-e}$ , esta se presenta en la Figura 2-15 b) normalizada respecto de  $Z_{base}$  dado en la Tabla 2-1. En esta figura también se presentan las magnitudes de  $Z_{oi}(e^{j\omega_i T_s})$  normalizadas respecto de  $Z_{base}$  para poder comparar visualmente las dos magnitudes, presentando además en la Tabla 2-3 las magnitudes de  $Z_{oi}(e^{j\omega_i T_s})$  y  $Z_{h-e}$ .

Como es posible observar en Figura 2-15 b) y en la Tabla 2-3, la impedancia de salida  $Z_{oi}(z)$  es mayor que  $Z_{h-e}$  en la 3<sup>ra</sup>, 15<sup>ta</sup>, 21<sup>ra</sup> y 27<sup>ma</sup> armónicas, por lo que es necesario incluir controladores resonantes en estas frecuencias.

Como consecuencia de la reducción selectiva de la impedancia de salida, la forma de onda de la tensión de salida se modifica, lo que lleva al cambio en la forma de onda de la corriente no lineal. Este cambio provoca que en las frecuencias próximas en las cuales se redujo la impedancia, el contenido armónico de la corriente aumente. Las frecuencias en las cuales se produce el aumento de contenido armónico por encima de los límites especificados por la IEC 610002-2, son la 5<sup>ta</sup>, 7<sup>ma</sup> y 9<sup>na</sup>; por lo que se deben incluir controladores resonantes en estas frecuencias.

Una vez seleccionados los controladores resonantes en las frecuencias armónicas de la fundamental, sus ángulos de compensación calculados a partir de (2.23) se resumen en la Tabla 2-3.

**Tabla 2-3: Ángulos de compensación  $\theta_i$  de los controladores resonantes**

$\theta_1$	4,632°
$\theta_3$	13,908°
$\theta_5$	23,225°
$\theta_7$	32,624°
$\theta_9$	42,164°
$\theta_{15}$	72,675°
$\theta_{21}$	109,812°
$\theta_{27}$	156,861°

Para determinar las ganancias de los controladores resonantes en las frecuencias armónicas de la fundamental, en primer lugar se define el parámetro  $\omega_c$ , el cual como se demuestra en [208, 209] reduce la selectividad y la ganancia de la función de transferencia del controlador resonante. Esto produce el efecto indeseado de establecer una magnitud finita de la impedancia de salida en la frecuencia  $\omega_i$ , por lo que para reducir la impedancia



a un valor determinado, se propone calcular la ganancia  $K_{ri}$  para cumplir con las especificaciones de la impedancia de salida.

Para establecer  $\omega_c$  se debe tener en cuenta que su valor debe ser lo suficientemente pequeño, que de cómo resultado una ganancia  $K_{ri}$  que no comprometa la estabilidad relativa del sistema. Un valor que cumple con las consideraciones anteriores es  $\omega_c = 0,5$  rad/s. Para casos en que se requiera de un valor mayor para  $\omega_c$ , como por ejemplo, el rango recomendado de 5–15 rad/s para implementaciones con representación de 16 bit de punto fijo [208, 209], la metodología de diseño también puede aplicarse aunque logrando menores márgenes de estabilidad relativa.

Para determinar la ganancia de los controladores resonantes en las frecuencias armónicas de la fundamental,  $G_{cv}(z)$  es remplazado por  $K_{ri}G_{ri}^*(z)$  en  $Z_{ov}(z)$  (2.27), para luego despejar de esta última  $K_{ri}$  y obtener el módulo, obteniéndose

$$K_{ri} = \left| \frac{-K_p (G_{ii}(z)G_v(z) + Z_o(z)G_i(z) - Z_{ov}(z)G_i(z)) + Z_o(z) - Z_{ov}(z)}{K_p G_{ri}^*(z)Z_{ov}(z)G_v(z)} \right| \quad (2.28)$$

donde  $G_{ri}^*(z) = G_{ri}(z)/K_{ri}$ .

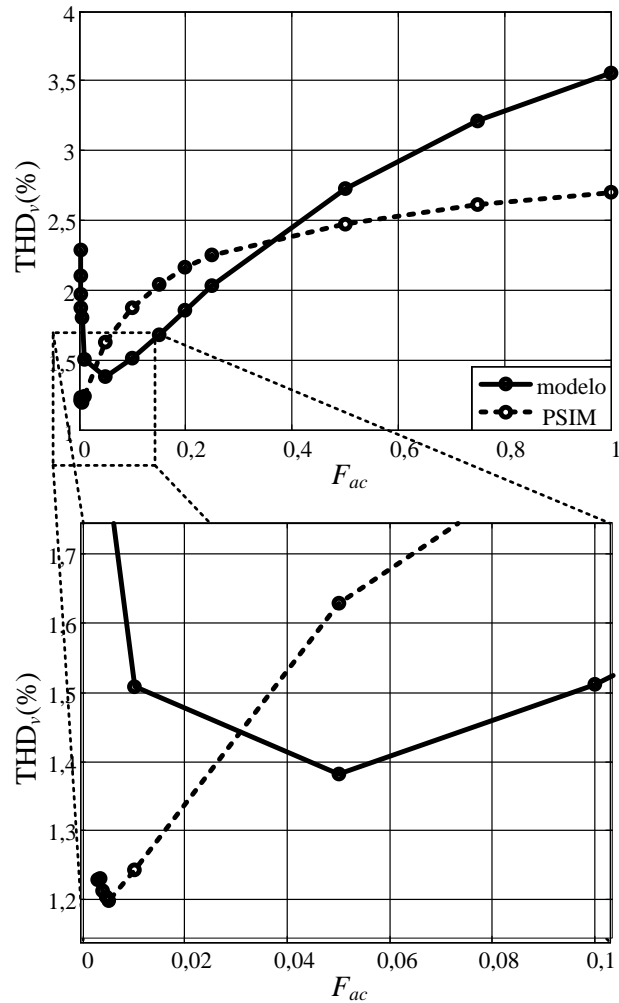
Cuando se resuelve la expresión (2.28) se debe especificar la magnitud de la impedancia de salida  $|Z_{ov}(e^{j\omega_i T_s})|$ . Con el objetivo de satisfacer los requerimientos de la norma  $|Z_{ov}(e^{j\omega_i T_s})| < Z_{h-e}$ , por lo que para establecer esta inecuación de forma simple se define un factor proporcional,  $F_{ac}$ , el cual multiplica a  $Z_{h-e}$  obteniéndose

$$Z_{ov}(e^{j\omega_i T_s}) = F_{ac} Z_{h-e} \quad (2.29)$$

Reemplazando entonces (2.29) en (2.28) y utilizando  $0 < F_{ac} < 1$  se consiguen ganancias  $K_{ri}$  que establecen una impedancia de salida menor a  $Z_{h-e}$  en cada frecuencia armónica de la fundamental.

A partir del ajuste de  $F_{ac}$  es posible modificar el THD<sub>v</sub> de la tensión de salida, por lo que a continuación se propone analizar el comportamiento de esta figura de mérito en función del  $F_{ac}$ .

Para obtener la respuesta en régimen permanente del sistema cuando se alimenta la carga no lineal de referencia, a continuación se analiza el resultado obtenido al utilizar la ecuación (2.25) con la perturbación correspondiente a la forma de onda de esta corriente. Evaluando con *lsim* la respuesta del sistema para distintos valores de  $F_{ac}$ , se determina el THD<sub>v</sub> cuando la tensión de salida alcanza el régimen permanente, presentándose estos resultados en la Figura 2-16.



**Figura 2-16: THD<sub>v</sub> en función de  $F_{ac}$  obtenido con el modelo del sistema y utilizando PSIM, presentando una ampliación de esta gráfica en la zona donde ocurre los valores mínimos de THD<sub>v</sub>.**

Como es posible observar en la Figura 2-16, a medida que se va disminuyendo desde 1 hasta 0,05, la THD<sub>v</sub> disminuye presentando un valor mínimo en  $F_{ac}=0,05$ , pudiéndose observar en detalle en la región ampliada de esta misma figura. Para valores más pequeños de  $F_{ac}$  los márgenes de estabilidad relativa se degradarán sin obtener ninguna mejora en la THD<sub>v</sub>.

Para comparar los resultados obtenidos del modelo con resultados obtenidos de un modelo físico del sistema, se utilizó el software de simulación de circuitos eléctricos PSIM, en el cual se programaron los controladores del sistema en una DLL.

Los resultados obtenidos con PSIM se presentan en la Figura 2-16 superpuestos con los resultados del modelo discreto. En esta figura también se observa una ampliación de la región cercana al mínimo obtenido de los resultados de PSIM, pudiéndose deducir que el mínimo en este caso ocurre con un valor de  $F_{ac}=0,005$ .

De estos resultados se puede concluir que es factible utilizar los resultados obtenidos del modelo discreto para la determinación de  $F_{ac}$ , ya que si bien el valor mínimo

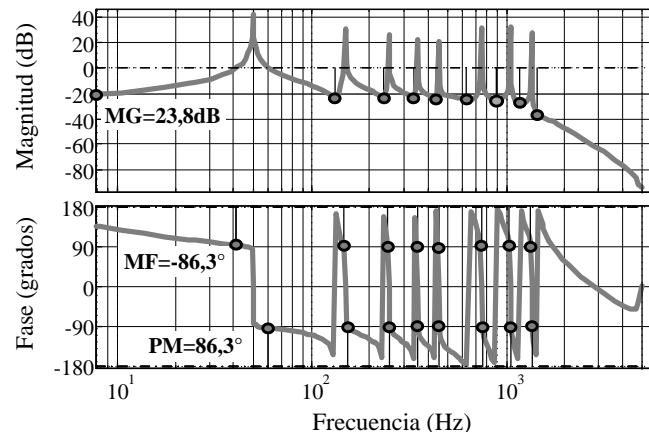
del  $\text{THD}_v$  obtenido de estos resultados establece un valor conservador para  $F_{ac}$ , la mejora lograda si se utilizan los resultados de simulación de PSIM sería de apenas una reducción de 0,4 puntos en el  $\text{THD}_v$ .

Las ganancias obtenidas con  $F_{ac} = 0,05$  se resumen en la Tabla 2-4.

**Tabla 2-4: Ganancias  $K_{r_i}$  de los controladores resonantes**

$K_{r1}$	50
$K_{r3}$	14,691
$K_{r5}$	8,621
$K_{r7}$	5,469
$K_{r9}$	4,577
$K_{r15}$	14,801
$K_{r21}$	15,578
$K_{r27}$	10,331

En la Figura 2-17 se observa la respuesta en frecuencia de lazo abierto con ambos lazos de control y los controladores resonantes diseñados en la frecuencia fundamental y en las armónicas 3<sup>ra</sup>, 5<sup>ta</sup>, 7<sup>ma</sup>, 9<sup>na</sup>, 15<sup>ta</sup>, 21<sup>ra</sup> y 27<sup>ma</sup>. La característica de fase es presentada utilizando el diagrama de Bode *wrapped* (recogido), con el objetivo de observar los márgenes de fase en todas las frecuencias correspondientes a cada controlador resonante, indicando estas con un círculo de contorno negro al igual que los márgenes de ganancia.

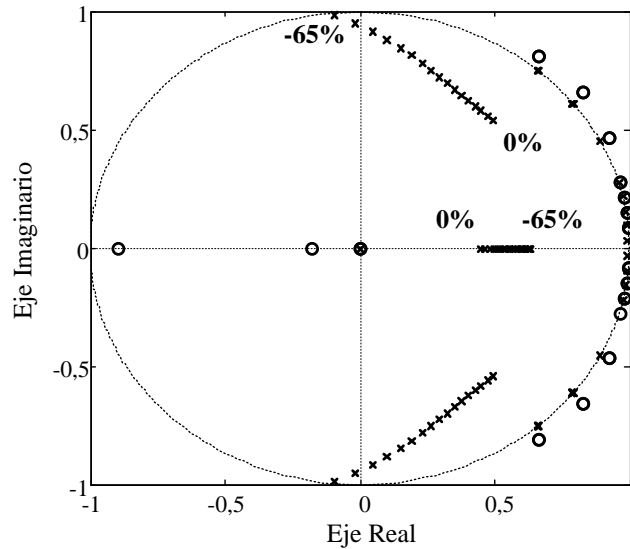


**Figura 2-17: Respuesta en frecuencia de lazo abierto con ambos lazos de control utilizando los controladores resonantes diseñados.**

Comparándose esta última con la respuesta en frecuencia presentada en la Figura 2-14, se observa que con el agregado de los controladores resonantes en las armónicas de la fundamental, el margen de ganancia mínimo se reduce 16,87 veces, quedando aún un margen de 15,49 veces (23,8dB).

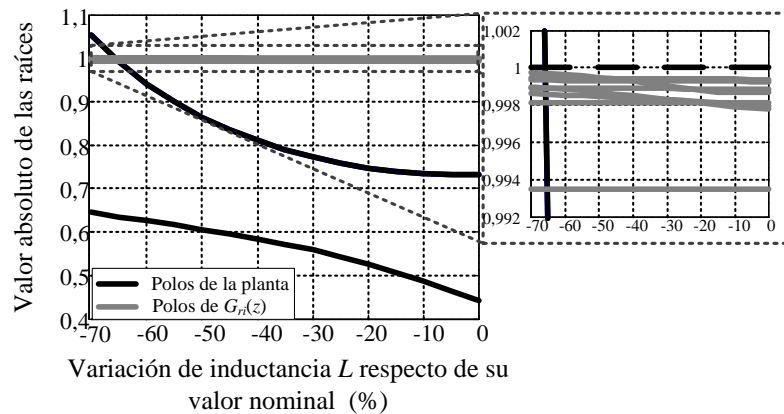
Finalmente para analizar la robustez del sistema incluyendo los dos lazos de control, se presenta en la Figura 2-18 el lugar de raíces de  $G_{v-lc}(z)$  (2.26), evaluada en la condición de vacío, para la variación paramétrica de 0 al -65% del inductor del filtro LC,

que como ya se analizó en el diseño del lazo interno de control de corriente, la disminución del valor de esta inductancia es la que puede desestabilizar al sistema.



**Figura 2-18: Diagrama de polos y ceros del sistema a lazo cerrado incluyendo los dos lazos de control con los controladores resonantes diseñados.**

Como en la Figura 2-18 no es posible apreciar la ubicación de los polos correspondientes a los controladores resonantes del lazo externo de control de tensión, se presenta en la Figura 2-19 el valor absoluto de la ubicación de estos polos en el rango de variación paramétrica de  $L$ , junto a una imagen ampliada de la región donde se observa el valor absoluto de los polos correspondientes a los controladores resonantes.

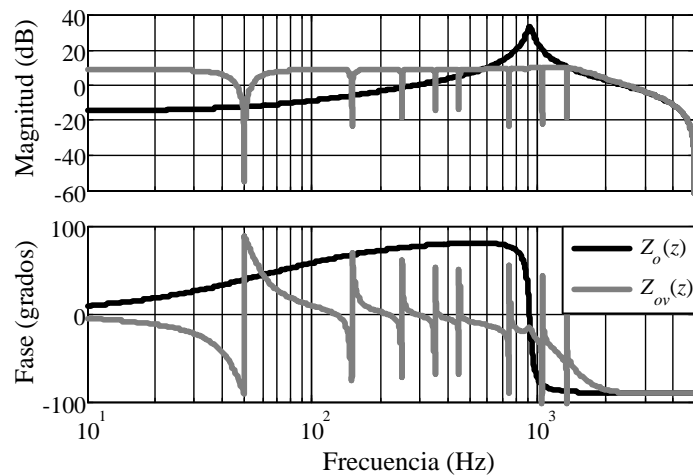


**Figura 2-19: Valor absoluto de la ubicación de los polos del sistema a lazo cerrado, dado por  $G_{v-Lc}(z)$  para una reducción del 70% de la inductancia del filtro LC.**

Como es posible deducir de la Figura 2-19, la ubicación de todos los polos del sistema a lazo cerrado correspondientes a los controladores resonantes permanecen dentro del círculo unitario para la variación paramétrica analizada, siendo los polos correspondientes a la planta con el lazo interno de control de corriente, los que se ubican fuera del círculo unitario en torno al valor de -65% de variación de  $L$ .

A partir de estos resultados es posible analizar que, al agregarse al sistema los controladores resonantes con las ganancias diseñadas a partir de la metodología propuesta, se mantuvo el rango de robustez ante la variación paramétrica de  $L$  obtenido con el diseño del lazo interno de control de corriente, con lo que es posible concluir que la robustez del sistema ante incertezas paramétricas del filtro  $LC$  depende predominantemente del diseño del lazo interno de control de corriente.

Finalmente, en la Figura 2-20 se presenta la impedancia de salida del inversor utilizando la estrategia de control diseñada a partir de la metodología propuesta. En la misma figura se observa la impedancia de salida a lazo abierto, quedando de manifiesto la efectividad que tienen los controladores resonantes en el lazo externo de tensión para reducir la impedancia de salida en las frecuencias armónicas de interés.



**Figura 2-20: Impedancia de salida a lazo abierto  $Z_o(z)$  e impedancia de salida del inversor en lazo cerrado,  $Z_{ov}(z)$ , con la estrategia de control diseñada a partir de la metodología propuesta.**

### 2.3.4 Resumen de la metodología de diseño

A continuación se resumen los pasos de la metodología de diseño:

#### *Diseño del lazo interno de control de corriente*

- 1) Determinar el valor de  $K_p$  que logra el valor máximo de amortiguamiento de los polos de la planta con el controlador proporcional.
- 2) Realizar el análisis de robustez presentado en la Sección 2.3.2 con  $G_{i-lc}(z)$  evaluada en la condición de vacío. En caso de que la variación paramétrica dentro del rango de robustez requerido por la aplicación, inestabilice el sistema, reducir el valor de  $K_p$ .

### *Diseño del lazo externo de control de tensión*

- 1) Determinar los ángulos de compensación,  $\theta_i$ , a partir de la característica de fase de  $G_{pv}(z)$  en la condición de vacío.
- 2) Determinar  $K_{r1}$  realizando el análisis de la respuesta transitoria del modelo discreto dado por (2.25), (2.26) y (2.27); para los escalones de carga lineal especificados por la norma IEC 62040-3.
- 3) Determinar los controladores resonantes a implementar en las frecuencias armónicas de la fundamental, comparando  $Z_{h-e}$  con  $Z_{oi}(e^{j\omega_i T_s})$ .
- 4) Calcular las ganancias  $K_{ri}$  correspondientes a las frecuencias armónicas de la fundamental, utilizando las ecuaciones (2.28) y (2.29) con el valor de  $F_{ac}$  que minimiza el  $\text{THD}_v$ , obteniendo  $\text{THD}_v(F_{ac})$  de la respuesta en régimen permanente del modelo discreto dado por (2.25), para el caso de alimentar una carga no lineal de referencia.
- 5) Realizar el análisis de robustez presentado en la Sección 2.3.3. En caso de no lograr el rango de robustez requerido por la aplicación, recalculan las ganancias de los controladores resonantes utilizando un valor de  $F_{ac}$  más conservador.

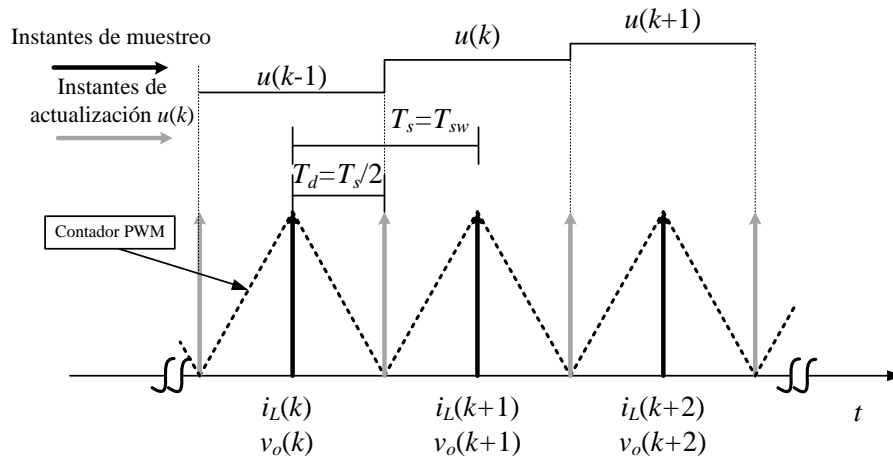
## **2.4 Resultados Experimentales**

Para validar experimentalmente la metodología de diseño, se implementó la estrategia de control en un prototipo de laboratorio de un inversor monofásico de 2kVA, utilizando un DSP TMS320F28335 operando a 150 MHz y utilizando aritmética de punto flotante.

En la Figura 2-21 se presenta un diagrama temporal donde se visualiza el esquema con el que se realiza el muestreo y la actualización de la acción de control.

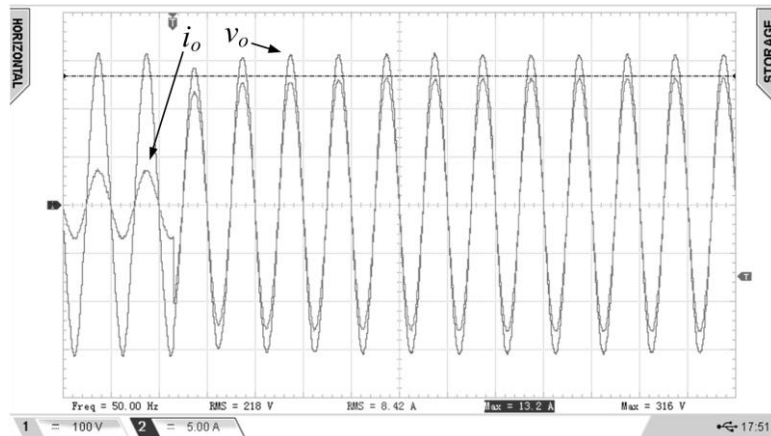
El muestreo de las variables se realiza en forma sincrónica cuando el contador del módulo PWM alcanza el conteo máximo, mientras que la actualización de la acción de control se realiza cuando el conteo llega a cero, resultando de esta implementación el atraso de transporte  $T_d$  presentado en el modelo de la Sección 2.2.

En cuanto al muestreo de las variables y la ejecución de ambos lazos de control, estos se realizan a la misma frecuencia de muestreo, siendo que el tiempo de cálculo del algoritmo de control es de 11,52  $\mu\text{seg}$ .

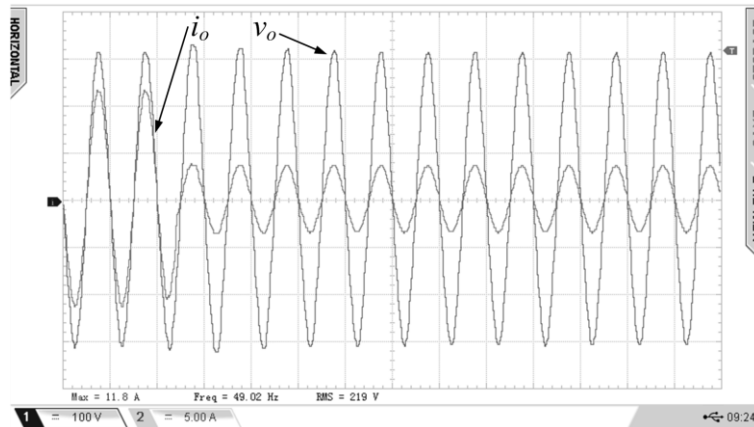


**Figura 2-21. Diagrama temporal indicando los instantes de muestreo y actualización de la acción de control en la implementación digital.**

En la Figura 2-22 se presenta la respuesta transitoria de la tensión de salida para una variación de carga del 20 al 100 % del valor de carga nominal, mientras que en la Figura 2-23 se presenta la respuesta transitoria de la tensión de salida para una variación de carga del 100 al 20 % del valor de carga nominal

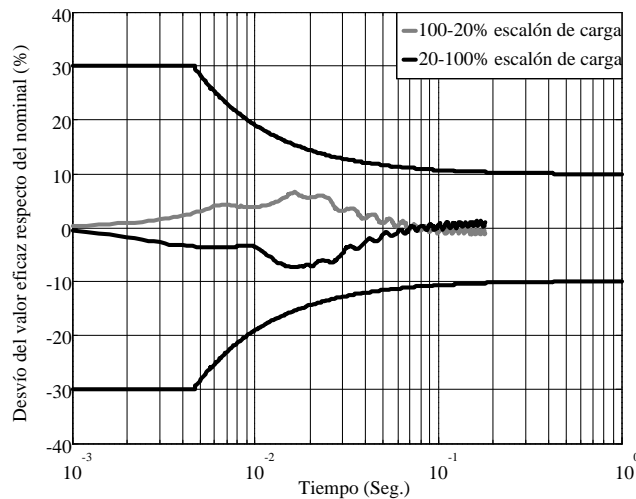


**Figura 2-22. Respuesta transitoria de la tensión de salida y corriente de carga para una variación del 20% al 100% de carga nominal. Esc. Tensión 100V/div. Esc. Corriente 5 A/div.**



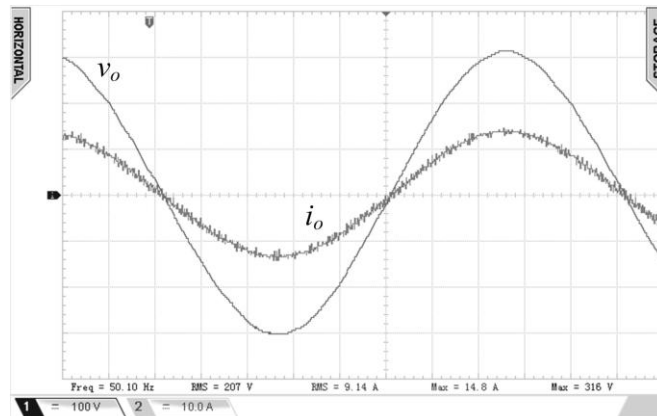
**Figura 2-23. Respuesta transitoria de la tensión de salida y corriente de carga para una variación del 100% al 20% de carga nominal. Esc. Tensión 100V/div. Esc. Corriente 5 A/div.**

En la Figura 2-24 se presentan los desvíos del valor RMS de la tensión de salida respecto de su valor nominal, evaluados sobre la respuesta transitoria presentada en la Figura 2-22 y la Figura 2-23. La correspondencia entre la Figura 2-13 y la Figura 2-24 valida el criterio de selección de  $K_{r1}$ , observándose que la respuesta dinámica de la tensión de salida ante una entrada y salida de carga depende solamente del controlador resonante a la frecuencia fundamental.



**Figura 2-24. Desvío del valor eficaz de la tensión de salida respecto del valor nominal para entrada y salida de carga.**

En cuanto a la operación en régimen permanente del inversor, en la Figura 2-25 se presenta la tensión de salida y la forma de onda de la corriente de carga cuando el inversor alimenta una carga lineal, resultando la tensión con una  $THD_v$  de 1,34%.

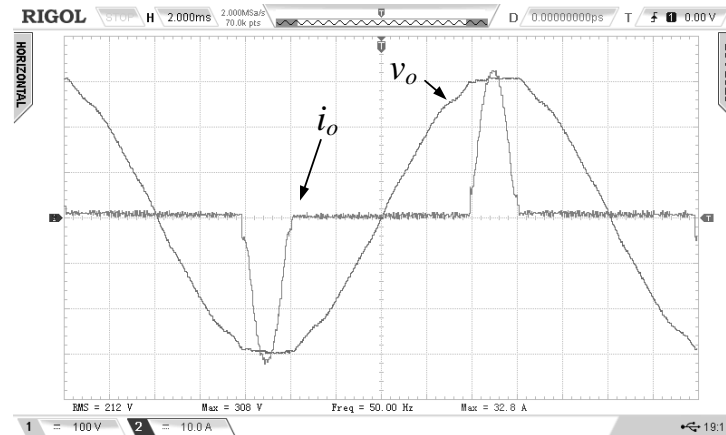


**Figura 2-25. Tensión de salida y corriente de carga en régimen permanente cuando se alimenta una carga lineal. Esc. de tensión 100V/div. Esc. de corriente 5A/div.**

Con el objetivo de analizar el desempeño en régimen permanente cuando se alimenta una carga no lineal, se utilizaron los valores del capacitor y la resistencia de carga de la carga no lineal de referencia, pero no se utilizó la resistencia de suavizado. En la Figura 2-26 se presenta la tensión de salida del inversor alimentando esta carga no lineal,

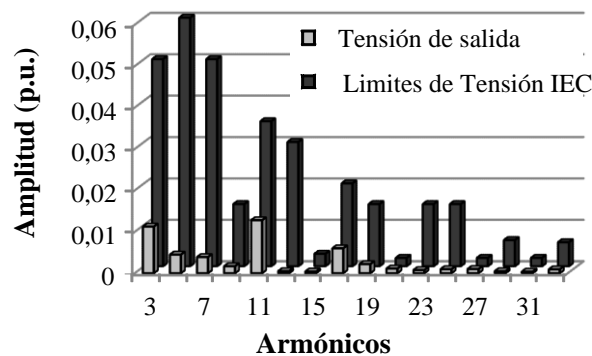


siendo la  $THD_v$  de 2,01%, lo que garantiza satisfactoriamente el cumplimiento de la norma IEEE 519 [206].



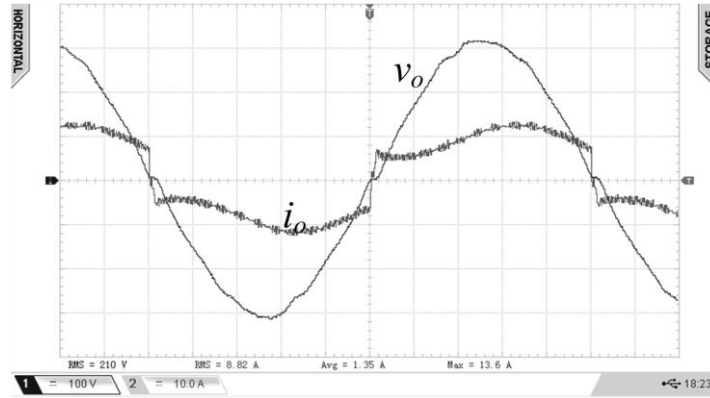
**Figura 2-26. Tensión de salida y corriente de carga en régimen permanente cuando el inversor alimenta una carga no lineal. Esc. Tensión 100V/div. Esc. Corriente 10 A/div.**

Para analizar si las componentes armónicas individuales de la tensión de salida de la Figura 2-26 cumplen con la norma IEC 61000-2-2 [205], en la Figura 2-27 se presenta el espectro de la tensión de salida y los límites de la norma. Como se puede observar, las componentes armónicas individuales de la tensión de salida del inversor se encuentran por debajo de los límites establecidos por la misma, lo cual valida el diseño de los controladores con la metodología propuesta, inclusive cuando se alimentan cargas no lineales reales, sin elemento pasivo de suavizado de la corriente del rectificador.



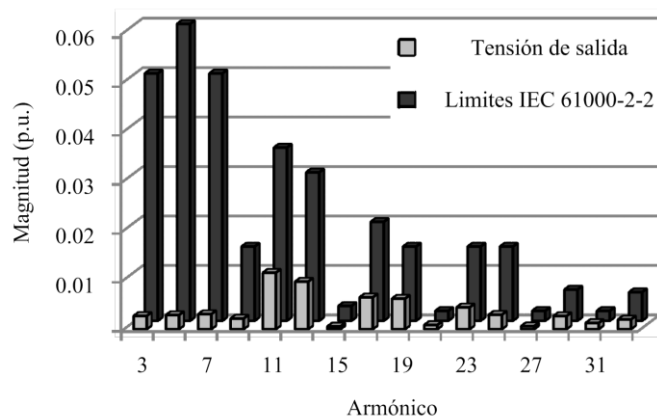
**Figura 2-27. Contenido armónico individual de la tensión de salida de la Figura 2-26 y límites establecidos por la norma IEC 61000-2-2.**

Para analizar el desempeño del inversor cuando este alimenta una carga no lineal del tipo fuente de corriente, en la Figura 2-28 se presenta la tensión de salida y la corriente consumida por un puente rectificador conectado a una carga  $RL$ , siendo los parámetros  $R_{ln}$  y  $L_{ln}$  presentados en la Tabla 2-1.



**Figura 2-28. Tensión de salida y corriente de carga en régimen permanente cuando el inversor alimenta una carga no lineal  $RL$ . Esc. Tensión 100V/div. Esc. Corriente 10 A/div.**

La  $THD_v$  de la tensión de salida observada en la Figura 2-28 resultó en 2,59% mientras que el contenido armónico individual es presentado en la Figura 2-29, donde se observa que todas las amplitudes están por debajo de los requerimientos de la norma IEC 61000-2-2.



**Figura 2-29. Contenido armónico individual de la tensión de salida de la Figura 2-28 y límites establecidos por la norma IEC 61000-2-2.**

De estos resultados experimentales se puede concluir que la estrategia de control diseñada para cumplir con los requerimientos de régimen permanente establecidos en la norma IEC 62040-3, logra una tensión de salida con contenido armónico individual por debajo de los límites establecidos en la IEC 61000-2-2, tanto en el caso de alimentar una carga no lineal  $RC$  como una carga no lineal  $RL$ .

## 2.5 Conclusiones

En este Capítulo se propuso una metodología de diseño para los controladores de una estrategia que utiliza múltiples lazos de control, particularmente una ganancia proporcional en el lazo interno de control de corriente, y múltiples controladores

resonantes en el lazo externo de control de tensión, teniendo como objetivo que los inversores a conectar en paralelo satisfagan los requerimientos de las normas para UPS.

La metodología es desarrollada a partir de herramientas clásicas de análisis de sistemas lineales, particularmente diagramas de respuesta en frecuencia, lugar de raíces y respuesta transitoria, teniendo como objetivo establecer en forma simple y sistemática los pasos a seguir en el diseño de los controladores del sistema.

El concepto propuesto de impedancia armónica permite establecer los límites para la impedancia de salida del inversor, definiendo a la primera como el cociente entre los límites del contenido armónico individual y las componentes armónicas de la corriente consumida por una carga no lineal de referencia, estando estos requerimientos establecidos en la norma IEC 62040-3.

En las síntesis de la impedancia de salida tienen efecto los controladores en cada lazo de control. El controlador proporcional tiene como objetivo amortiguar activamente las dinámicas del filtro  $LC$ , lo cual incrementa el rango de robustez ante incertezas paramétricas, siendo el efecto sobre la impedancia de salida, la reducción de esta en torno a la frecuencia de resonancia del filtro  $LC$ , y el aumento en las frecuencias por debajo de dicha resonancia. En cuanto al efecto de los controladores resonantes, estos tienen la capacidad de reducir significativamente la impedancia de salida en las frecuencias en que se los sintoniza, por lo que se propuso diseñarlos en las frecuencias donde es esencial reducir la impedancia de salida a valores por debajo de la impedancia armónica.

Se ha demostrado que el sistema a lazo cerrado diseñado con la metodología propuesta, presenta un alto grado de robustez ante incertezas paramétricas, el cual depende predominantemente del diseño del lazo interno de control de corriente, manteniéndose el mismo rango de robustez al introducir el lazo externo de control de tensión con los controladores diseñados por la metodología propuesta. Se debe destacar dentro de este mismo punto, que el amplio rango de robustez ante incertezas paramétricas logrado, valida el criterio para la determinación de los ángulos de compensación a partir de utilizar el modelo de la planta.

El procedimiento sistemático desarrollado a partir de las herramientas clásicas de análisis resulta simple de aplicar, demostrando que se obtienen amplios rangos de robustez ante incertezas paramétricas, lo cual pone en cuestión la utilidad de metodologías basadas en optimización, siendo que estas requieren de una significativa complejidad matemática en la formulación del problema.

Para validar la propuesta teórica realizada en este Capítulo y demostrar su viabilidad práctica, se construyó un prototipo de un inversor monofásico con el cual se obtuvieron resultados experimentales, logrando satisfacer los requerimientos de la norma IEC 62040-3 tanto para régimen transitorio como para el estacionario. La significativa reducción de la impedancia de salida en las frecuencias armónicas seleccionadas resultó en un reducido  $\text{THD}_v$  de la tensión de salida, indicando 2,01% cuando se alimentó una carga no lineal del tipo fuente de tensión, y un  $\text{THD}_v$  de 2,59% al alimentar una carga no lineal del tipo fuente de corriente.

A partir del diseño realizado de los lazos de control de tensión y corriente del inversor, en el siguiente Capítulo se analiza un lazo de control de impedancia virtual para incrementar la impedancia de salida a frecuencia fundamental, y así evitar elevadas corrientes de circulación entre los inversores al ser conectados en paralelo.

# Capítulo 3

## Estrategias de Control por Curva de Caída con Reducido Número de Sensores

### 3.1 Introducción

Como se describió en el Capítulo 1, las estrategias de control por curva de caída permiten la conexión en paralelo de inversores sin utilizar comunicación entre estos. Al reducirse los puntos únicos de falla con estas estrategias, es posible diseñar UPS modulares de elevada confiabilidad.

Estas estrategias de control requieren la implementación de una impedancia de interconexión entre el inversor y el PCC compartido con los otros inversores. Una posibilidad para evitar la introducción de elementos pasivos en el sistema, los cuales incrementan tanto las pérdidas como el volumen, es la emulación de la impedancia de salida del inversor a partir del diseño de los lazos de control [6, 8-11, 43-46, 86, 96-98, 103, 106-114, 116].

A la estrategia de control utilizada en el Capítulo 2, se propone incluir el lazo de impedancia virtual a partir de la realimentación de la corriente del inductor, teniendo como objetivo lograr el ajuste de las características de fase y magnitud de la impedancia de salida sin utilizar la corriente de salida del inversor; reduciéndose en consecuencia el número de sensores.

Para analizar la relación de compromiso entre la regulación de tensión y la corriente de circulación, se propone un modelo en espacio de estados que describe la dinámica de los

inversores conectados en paralelo. Con este modelo también se analiza el comportamiento de los polos dominantes del sistema en función de la impedancia de salida, determinándose las características de la impedancia que garantizan la estabilidad del sistema.

Como paso siguiente, se propone un procedimiento para determinar la planta a utilizar en el diseño del controlador por curva de caída, utilizando una técnica de identificación paramétrica aplicada a la envolvente de la corriente de circulación, la cual se obtiene a partir de la respuesta del modelo propuesto en el punto anterior.

Además, se analiza el efecto que tiene sobre la estabilidad relativa de los inversores en paralelo y la calidad de la tensión sintetizada, los filtros pasa bajos aplicados a la potencia activa. Para lograr la pre-sincronización del inversor a conectar en paralelo con el resto del sistema, se propone la utilización de un PLL presentando el procedimiento de diseño.

El resto del capítulo está organizado de la siguiente forma: En la sección 3.2 se presenta sucintamente el principio de funcionamiento de las estrategias de control por curva de caída; en la sección 3.3 se presentan la estrategia de control por curva de caída propuesta, el modelo para analizar la relación de compromiso entre corriente de circulación y regulación de tensión, y el análisis de la relación entre estabilidad y las características de impedancia de salida; en la sección 3.4 se propone un método para determinar la función de transferencia utilizada para el diseño del controlador por curva de caída, analizando además los efectos del filtro pasa bajos en el funcionamiento del sistema; en la sección 3.5 se propone un método para pre-sincronizar la tensión de salida; en la sección 3.6 se presentan los resultados y en la sección 3.5 se resumen las conclusiones de este capítulo.

## **3.2 Estrategia de control por curva de caída, diagrama de bloques y características**

A partir del principio de funcionamiento de los generadores síncronos en el sistema de potencia descrito en el Apéndice B, se han propuesto estrategias de control por curva de caída para lograr la operación en paralelo de inversores [6-11, 43-46, 80, 86, 87, 89, 96-98, 103, 106-114, 116].

Como se puede apreciar en el principio de funcionamiento de las estrategias de control por curva de caída, para lograr implementar la relación  $P-\omega$  o  $P-\delta$  en el controlador, es necesario que la impedancia localizada entre la tensión sintetizada por el inversor y el PCC, sea predominantemente inductiva. Por otro lado, también es posible

implementar una relación  $Q-\omega$  o  $Q-\delta$ , para lo cual la impedancia debe ser predominantemente resistiva [97, 98, 106].

Con el objetivo de eliminar la impedancia de interconexión, la cual contribuye a las pérdidas y volumen del convertidor, diversas estrategias de control proponen emular la impedancia de salida del inversor mediante el diseño de los lazos de control [6-11, 43-46, 80, 86, 87, 89, 96-98, 103, 106-114, 116].

Estas estrategias utilizan múltiples lazos de realimentación, típicamente un lazo interno de control de corriente, un lazo externo de control de tensión y el lazo de impedancia virtual. Este último lazo tiene como objetivo ajustar la impedancia de salida, lo que requiere de una elevada ganancia del controlador de tensión, provocando la disminución de la impedancia de salida obtenida antes de incorporarse el lazo de impedancia virtual.

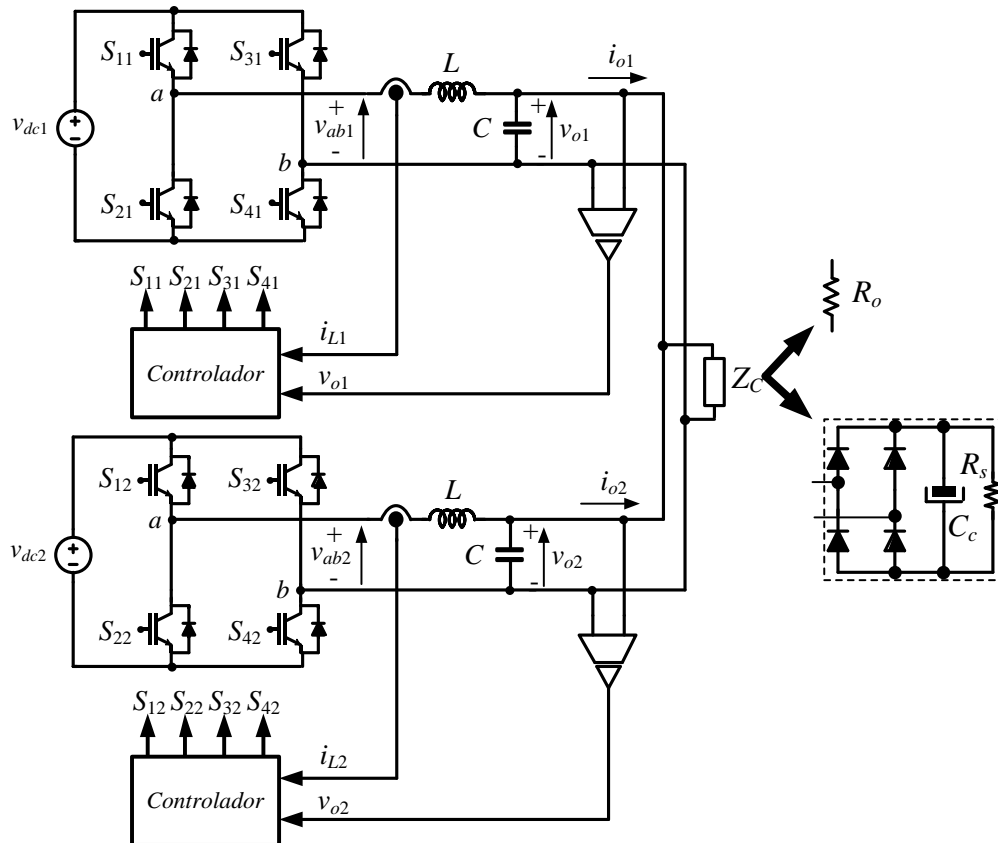
Cuando se utilizan controladores que actúan en un amplio rango de frecuencias, como es el caso de los controladores de atraso, atraso-adelanto, PI y PID, el incremento de la ganancia del controlador conlleva a una disminución de los márgenes de estabilidad relativa, reduciéndose también la robustez del sistema ante incertezas paramétricas. Esta dificultad se ve superada al utilizar controladores resonantes en el lazo externo de control de tensión, los cuales como se observó en el Capítulo 2, elevan la ganancia en la trayectoria directa en forma selectiva, afectando significativamente menos a los márgenes de estabilidad relativa y la robustez ante incertezas paramétricas en comparación con otros controladores.

Otra ventaja de utilizar controladores resonantes es su selectividad, con lo cual es posible ajustar las ganancias de los controladores resonantes en la frecuencia fundamental y sus armónicas para obtener distintas magnitudes de la impedancia de salida. Con esta característica es posible: i) ajustar la impedancia a frecuencia fundamental para reducir la corriente de circulación y ii) en las frecuencias armónicas lograr una impedancia muy reducida para mantener una baja distorsión armónica.

En cuanto a la característica de caída, esta se realiza en un lazo externo a los lazos de control mencionados, donde además de implementarse las relaciones de curva de caída entre potencia activa o reactiva con el ángulo, se debe producir la variación del ángulo de las tensiones a sintetizar, siendo esto último un comportamiento natural en el caso del generador, ya que la variación de la velocidad modifica el ángulo entre la tensión inducida y la tensión en el PCC.

En la siguiente sección se presenta una propuesta para la estrategia de control por curva de caída, realizando la emulación de la impedancia de salida a partir de la realimentación de la corriente del inductor, lo cual al evitar la utilización de la corriente de salida, reduce la cantidad de sensores a utilizar en la estrategia.

En la Figura 3-1 se muestra la conexión en paralelo de los inversores monofásicos considerados en el desarrollo de este trabajo, donde la planta para cada inversor estará definida a partir de las dinámicas del filtro  $LC$  de salida.



**Figura 3-1. Inversores monofásicos conectados en paralelo, cargas típicas y variables utilizadas en la estrategia de control.**

En la Figura 3-2 se presenta el diagrama de bloques que describe la estrategia de control propuesta de múltiples lazos de realimentación implementada en cada inversor, incluyendo los efectos de la implementación digital.

Los bloques comunes a la estrategia de control presentada en la Figura 2-3 han sido descritos en la sección 2.2.

Para introducir el lazo de impedancia virtual, representado por la función de transferencia  $Z_v(z)$ , se propone que este actúe solamente en la frecuencia fundamental, por lo que en la Figura 3-2 se observa que los controladores resonantes, representados por  $G_{cvh}(z)$ , han sido separados del bloque correspondiente al controlador resonante a la frecuencia fundamental,  $G_{cv1}(z)$ .



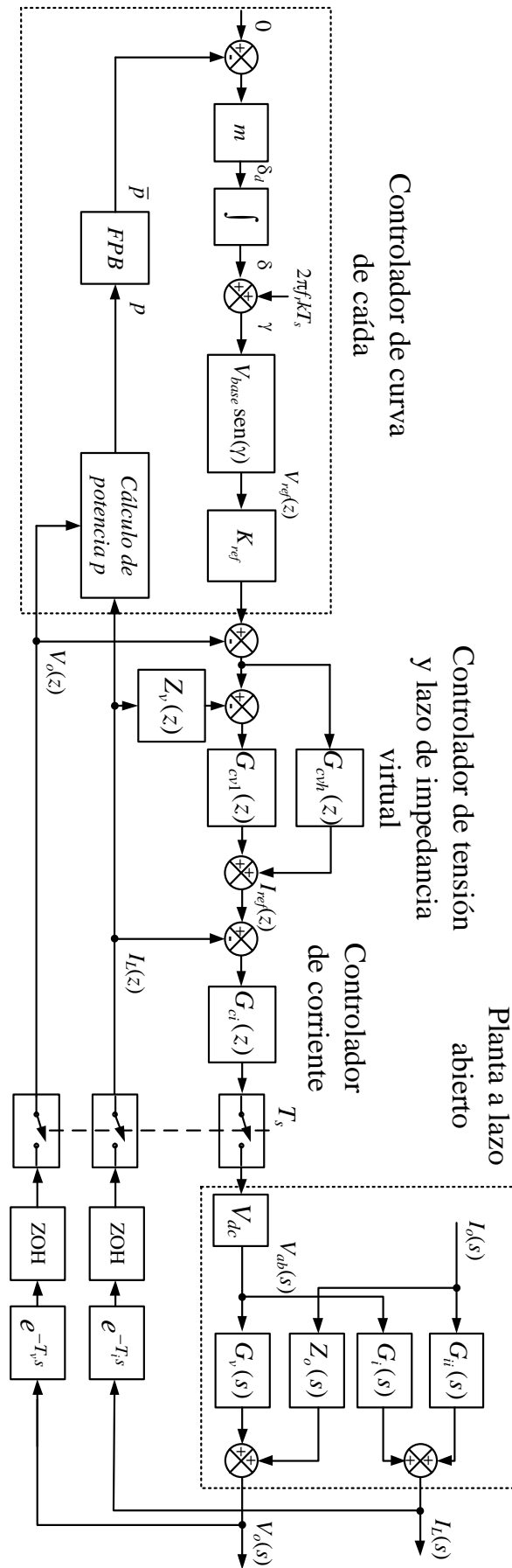


Figura 3-2. Diagrama de bloques de la estrategia de control de cada inversor de la Figura 3-1.

Como se demostrará a continuación, al actuar la acción de la impedancia virtual solamente sobre la señal de error del controlador resonante a frecuencia fundamental, esta logra incrementar la impedancia de salida solamente a esta frecuencia. Esta propuesta marca una diferencia significativa con la propuesta [106], en la cual la impedancia virtual actúa en la señal de error del lazo externo de control de tensión, reduciendo la capacidad de rechazo a perturbaciones periódicas al incrementarse la impedancia de salida en cada frecuencia armónica de los controladores resonantes, por lo que de implementarse [106] para alimentar la carga no lineal de referencia de la IEC 62040-3, la tensión de salida no logra cumplir con los requerimientos de las normas para UPS.

La reducción de la impedancia en las frecuencias armónicas de la fundamental producirá una corriente de circulación con componentes armónicas en estas frecuencias, por lo que se evaluará en este Capítulo el impacto que tiene esta característica en el funcionamiento del sistema.

La ganancia  $K_{ref}$  que se observa en la Figura 3-2 se utiliza para compensar el efecto de la impedancia virtual sobre la regulación de tensión en la condición de vacío, detallándose su cálculo más adelante en esta sección.

El cálculo del argumento  $\gamma$  de la señal de referencia para cada convertidor se realiza a partir del controlador por curva de caída, utilizándose el esquema que permite implementar la relación  $P$ - $\delta$ , con la cual se logra evitar variaciones de frecuencia en el sistema [210]. La ganancia  $m$  en la Figura 3-2 corresponde a la pendiente de la recta  $P$ - $\delta_d$ , siendo  $\delta_d$  la cantidad en la que se reduce el ángulo cuando aumenta la potencia activa media, debiendo integrarse esta variable en el tiempo para obtener el ángulo  $\delta$ , el cual se suma finalmente al argumento calculado en cada periodo de muestreo  $2\pi f_r k T_s$ , con lo cual el argumento de la señal de referencia viene dado por

$$\gamma = 2\pi f_r k T_s + \delta \quad (3.1)$$

donde  $k$  es el índice de iteración que se incrementa en cada periodo de muestreo, comenzando de 0 hasta llegar a  $f_s/f_r$ , para luego reiniciarlo.

Por último, el bloque  $FPB$  (debe cambiarse LPF en la figura) corresponde al filtro pasa bajos utilizado para reducir la componente oscilante de la potencia activa instantánea  $p$ , siendo esta última calculada utilizando la teoría de la potencia instantánea extendida para el caso de sistemas monofásicos [211].

La selección de los parámetros de los múltiples controladores resonantes se realiza de acuerdo a la metodología de diseño presentada en el Capítulo 2. Como se observó en el

capítulo mencionado, los múltiples controladores resonantes utilizados en el lazo externo de control de tensión, reducen significativamente la impedancia de salida del inversor en la frecuencia de cada controlador resonante. Una reducida impedancia de salida en la frecuencia fundamental permite una circulación de corriente inadmisibles entre los inversores, por lo que se propone introducir el lazo de impedancia virtual para ajustar convenientemente la impedancia de salida a esta frecuencia.

### 3.2.1 Lazo de impedancia virtual

Para realizar una inductancia virtual se propone utilizar una función de transferencia que genere a su salida una señal ortogonal. De las posibles funciones de transferencia con esta característica [212], se propone utilizar la del filtro pasa todo, por lo que la expresión de la impedancia virtual es

$$Z_v(s) = k_{zv} (s + \omega_f) / (s - \omega_f) \quad (3.2)$$

El filtro pasa todo produce un retardo de fase de  $90^\circ$  a la frecuencia  $\omega_f$ . Esta función de transferencia es preferida frente a las otras por su simplicidad de implementación y porque presenta una característica de magnitud constante en todas las frecuencias, lo cual es importante para no amplificar el ruido que puede formar parte de la señal realimentada.

Por lo tanto, la ganancia  $k_{zv}$  en (3.2) definirá la magnitud de la impedancia de salida y  $\omega_f$  la frecuencia en la que se produce la fase de  $-90^\circ$ .

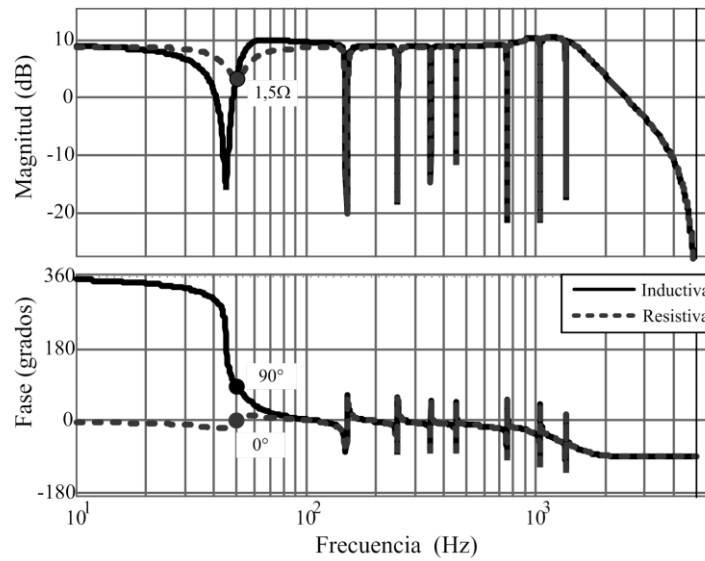
Para obtener la forma discreta de la impedancia virtual se discretiza (3.2) aplicando la transformación bilineal.

Para observar el efecto de  $Z_v(z)$  sobre la impedancia de salida del inversor, se debe determinar la función de transferencia de la impedancia de salida  $Z_{ov}(z)$  a partir de analizar el diagrama de bloques de la Figura 3-2 con  $V_{ref}(z) = 0$ , obteniéndose

$$Z_{ov}(z) = \frac{[Z_o(z)G_i(z) - G_{ii}(z)G_v(z)][G_{cv1}(z)Z_v(z)G_{ci}(z) + G_{ci}(z)] + Z_o(z)}{1 + G_{cv1}(z)Z_v(z)G_i(z)G_{ci}(z) + [G_{cvh}(z) + G_{cv1}(z)]G_{ci}(z)G_v(z) + G_i(z)G_{ci}(z)} \quad (3.3)$$

Evaluando  $Z_{ov}(z)$  con una inductancia virtual  $|Z_v(z)| = 1,5\Omega$ , en la Figura 3-3 se presenta la respuesta en frecuencia de la impedancia de salida, observándose que a 50Hz la magnitud es de  $1,5\Omega$ , y la fase es de  $90^\circ$ , con lo cual se verifica que la impedancia virtual propuesta impone efectivamente la impedancia de salida con las características que se quieren lograr a la frecuencia fundamental, mientras que en torno a las frecuencias armónicas, la impedancia de salida mantiene una elevada capacidad de rechazo a las

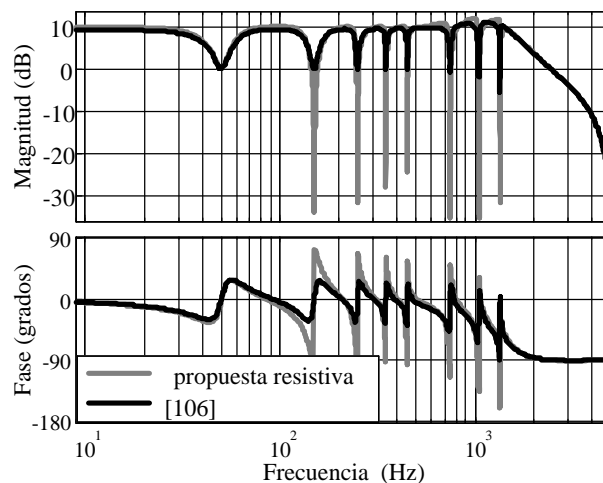
perturbaciones periódicas, determinada con la metodología de diseño presentada en el Capítulo 2.



**Figura 3-3. Impedancia de salida para dos casos de impedancia virtual, impedancia inductiva en trazo continuo negro, e impedancia resistiva en trazo discontinuo.**

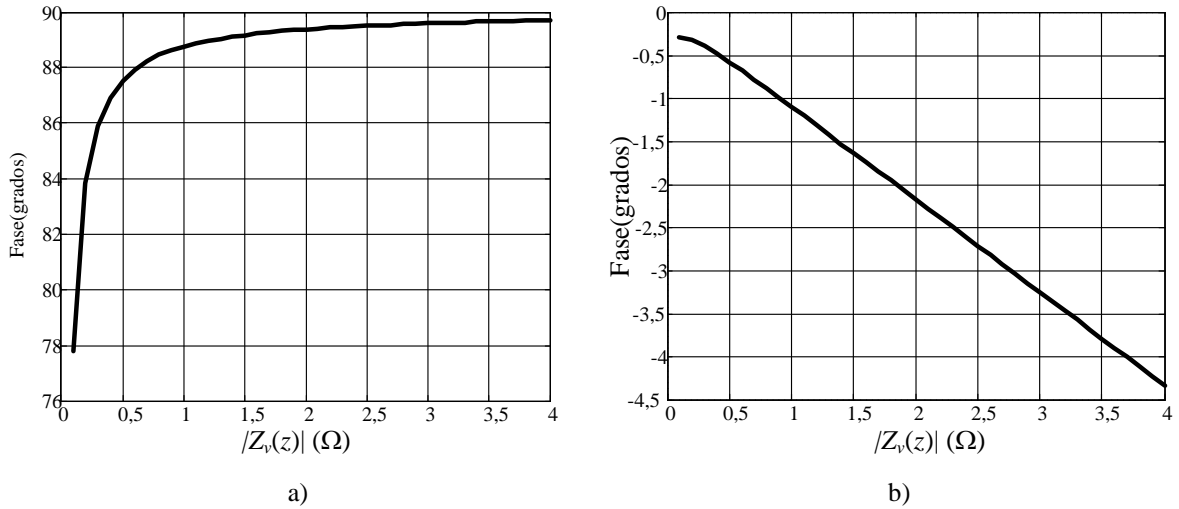
Debe notarse que en caso de hacer  $Z_v(s) = k_{zv}$  la impedancia virtual es resistiva pura. En la Figura 3-3 se compara la respuesta en frecuencia para este caso con el caso de impedancia virtual inductiva, corroborándose la característica deseada de magnitud y fase a frecuencia fundamental.

Para comparar la impedancia de salida obtenida con el lazo de impedancia virtual propuesto y la obtenida con [106], se presenta en la Figura 3-4 las respuestas en frecuencia para cada caso, observándose que, al no afectar con el lazo de impedancia virtual los controladores resonantes a las frecuencias armónicas de la fundamental, se obtiene una significativa reducción de la impedancia de salida en dichas frecuencias, lo que posibilita el cumplimiento con los estándares para UPS.



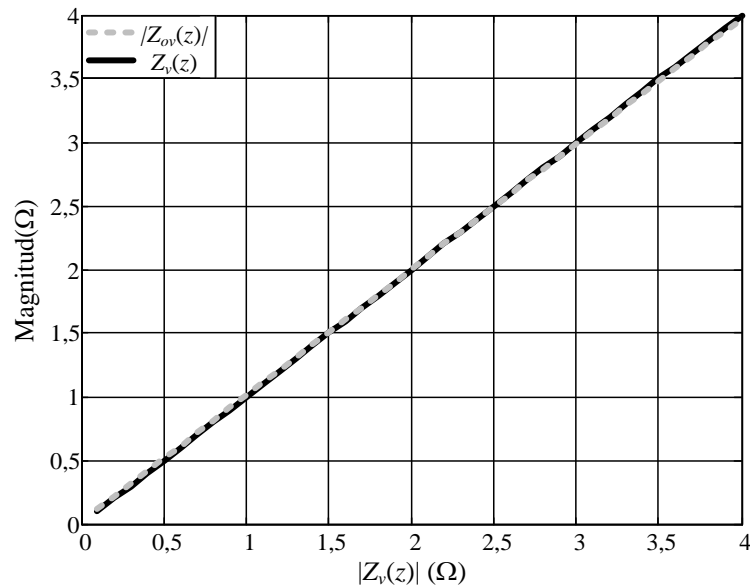
**Figura 3-4. Impedancia de salida correspondiente a la propuesta resistiva e impedancia de salida obtenida con [106].**

Para mostrar las características de la impedancia de salida del inversor en función del lazo de impedancia virtual propuesto, en la Figura 3-5 se presentan para los casos predominantemente inductivo y predominantemente resistivo, la fase de la impedancia de salida para distintas magnitudes de la impedancia virtual.



**Figura 3-5. Fase de la impedancia de salida en función de la magnitud de la impedancia virtual. a) Impedancia virtual inductiva. b) impedancia virtual resistiva.**

Como es posible observar en la Figura 3-5a), aunque la fase no es  $90^\circ$ , la característica es predominantemente inductiva en todo el rango de valores utilizados para la evaluación de la fase de la impedancia de salida. Para el caso de impedancia virtual predominantemente resistiva, en la Figura 3-5b) se observa que la impedancia de salida tiene fase cercana a cero, concluyendo que su característica es predominantemente resistiva para todos los valores del resistor virtual.



**Figura 3-6. Magnitud de la impedancia de salida en función de la magnitud de la impedancia virtual.**

En cuanto a la magnitud de la impedancia de salida, en la Figura 3-6 se presenta esta característica en función de la amplitud de la impedancia virtual, observando que esta última logra imponer efectivamente la impedancia de salida para todas las amplitudes de la de impedancia virtual.

A diferencia de los esquemas que implementan el lazo de impedancia virtual a partir de la realimentación de la corriente de salida, al utilizarse la corriente del inductor la acción de  $Z_v(z)I_L(z)$  observada en la Figura 3-2, tendrá un efecto sobre el valor pico de la tensión de salida en estado de vacío, pudiendo presentarse un valor pico por arriba o por debajo del valor nominal, dependiendo de la característica de fase de la impedancia de salida a frecuencia fundamental.

Para compensar este efecto, se propone implementar una ganancia que escale a la referencia, la cual se observa como  $K_{ref}$  en la Figura 3-2, pudiendo calcularse esta ganancia como sigue:

$$K_{ref} = 1 / |G_{lc}(e^{j2\pi 50T_s})| \quad (3.4)$$

donde  $G_{lc}(e^{j2\pi 50T_s})$  es la evaluación en la frecuencia fundamental de la función de transferencia del sistema a lazo cerrado  $G_{lc}(z)$ , obteniéndose esta función luego de analizar el diagrama de bloques de la Figura 3-2 con  $I_o(z) = 0$ , pudiéndose escribir

$$G_{lc}(z) = \frac{G_{cv}(z)G_{ci}(z)G_{vd}(z)}{1 + G_{cv1}(z)Z_v(z)G_{id}(z)G_{ci}(z) + [G_{cvh}(z) + G_{cv1}(z)]G_{ci}(z)G_{vd}(z) + G_{id}(z)G_{ci}(z)} \quad (3.5)$$

Presentado el mecanismo de ajuste de la impedancia de salida, a continuación se propone un modelo dinámico para describir el funcionamiento en paralelo de inversores, con el cual es posible determinar la relación de compromiso entre regulación de tensión y circulación de corriente, y así poder escoger la magnitud de la impedancia de salida a frecuencia fundamental.

### 3.2.2 Modelado de los inversores conectados en paralelo.

A continuación, se propone un modelo dinámico en espacio de estados, el cual considera dos inversores conectados en paralelo utilizando la estrategia de control propuesta anteriormente. A partir de este modelo de dos inversores el caso de  $n$  inversores es sencillo de analizar, ya que las ecuaciones de estado son más simples de incluir que en el caso de analizar el sistema por funciones de transferencia.

La representación del sistema en espacio de estados a lazo abierto compuesto por dos inversores, se obtiene de analizar el circuito eléctrico de la Figura 3-1, la cual resulta en una ecuación del tipo  $\dot{\mathbf{x}}(t) = \mathbf{A}\mathbf{x}(t) + \mathbf{B}\mathbf{u}(t)$ , descrita a continuación:

$$\begin{bmatrix} \dot{i}_{L1} \\ \dot{i}_{L2} \\ \dot{v}_o \end{bmatrix} = \begin{bmatrix} -\frac{r_L}{L} & 0 & -\frac{1}{L} \\ 0 & -\frac{r_L}{L} & -\frac{1}{L} \\ \frac{1}{2C} & \frac{1}{2C} & -\frac{1}{2R_c C} \end{bmatrix} \begin{bmatrix} i_{L1} \\ i_{L2} \\ v_o \end{bmatrix} + \begin{bmatrix} \frac{V_{cc}}{L} & 0 \\ 0 & \frac{V_{cc}}{L} \\ 0 & 0 \end{bmatrix} \begin{bmatrix} v_{ab1} \\ v_{ab2} \end{bmatrix} \quad (3.6)$$

Debido a que los controladores son implementados en procesadores digitales, es necesario obtener la representación del sistema en espacio de estados en tiempo discreto. Resolviendo la ecuación (3.6) a lo largo de un periodo de muestreo  $T_s$  y considerando el atraso de tiempo entre el muestreo de las variables y la actualización de la acción de control  $T_d$  [213], permaneciendo  $\mathbf{u}(t)$  constante durante  $T_s$ , puede obtenerse la siguiente expresión [169]:

$$\begin{bmatrix} \mathbf{x}(k+1) \\ \mathbf{u}_d(k+1) \end{bmatrix} = \underbrace{\begin{bmatrix} \mathbf{G} & \mathbf{H}_0 \\ \mathbf{0}_{2 \times 3} & \mathbf{0}_{2 \times 2} \end{bmatrix}}_{\mathbf{G}_p} \underbrace{\begin{bmatrix} \mathbf{x}(k) \\ \mathbf{u}_d(k) \end{bmatrix}}_{\mathbf{x}_p(k)} + \underbrace{\begin{bmatrix} \mathbf{H}_1 \\ \mathbf{I}_{2 \times 2} \end{bmatrix}}_{\mathbf{H}_p} \mathbf{u}(k) \quad (3.7)$$

donde

$$\mathbf{G} = e^{\mathbf{A}T} \quad (3.8)$$

$$\mathbf{H}_0 = e^{\mathbf{A}(T-T_d)} \mathbf{A}^{-1} (e^{\mathbf{A}T_d} - \mathbf{I}) \mathbf{B} \quad (3.9)$$

$$\mathbf{H}_1 = \mathbf{A}^{-1} (e^{\mathbf{A}(T-T_d)} - \mathbf{I}) \mathbf{B} \quad (3.10)$$

siendo los estados adicionales  $\mathbf{u}_d(k)$  las acciones de control correspondientes a un periodo de muestreo del instante anterior. Estas acciones modelan los retardos de tiempo existentes entre el muestreo de las señales y las actualizaciones de las acciones control, los cuales se pueden observar para cada inversor en la Figura 3-1.

A continuación, se introducen las acciones de control de ambos lazos en el modelo del sistema. En primer lugar, las acciones de control de cada inversor vienen dadas por los controladores proporcionales del lazo interno de control de corriente, lo que puede expresarse en forma matricial, como sigue:

$$\mathbf{u}(k) = \underbrace{\begin{bmatrix} K_p & 0 \\ 0 & K_p \end{bmatrix}}_{\mathbf{K}_{p-u}} \underbrace{\begin{bmatrix} i_{ref1}(k) \\ i_{ref2}(k) \end{bmatrix}}_{\mathbf{i}_{ref}(k)} - \underbrace{\begin{bmatrix} K_p & 0 & 0 & 0 & 0 \\ 0 & K_p & 0 & 0 & 0 \end{bmatrix}}_{\mathbf{K}_{p-x}} \mathbf{x}_p(k) \quad (3.11)$$

Combinando (3.11) con (3.7) y redefiniendo las matrices de estado puede obtenerse

$$\mathbf{x}_p(k+1) = \underbrace{(\mathbf{G}_p - \mathbf{H}_p \mathbf{K}_{p-x})}_{\mathbf{G}_{p-i}} \mathbf{x}_p(k) + \underbrace{\mathbf{H}_p \mathbf{K}_{p-u}}_{\mathbf{H}_{p-i}} \mathbf{i}_{ref}(k) \quad (3.12)$$

Para incorporar el controlador del lazo externo de control de tensión de cada inversor, el cual comprende únicamente el controlador resonante a frecuencia fundamental, se escribe el resultado de la discretización aplicada en (2.24), obteniéndose la función de transferencia en el dominio del tiempo discreto como muestra la ecuación (3.13)

$$G_{r1}(z) = \frac{U_r(z)}{E_r(z)} = \frac{b_0 z^2 + b_1 z + b_2}{z^2 + a_1 z + a_2} \quad (3.13)$$

A partir de esta función de transferencia, puede obtenerse la forma canónica controlable [214],

$$\mathbf{x}_r(k+1) = \underbrace{\begin{bmatrix} 0 & 1 \\ a_2 & a_1 \end{bmatrix}}_{\mathbf{A}_r} \begin{bmatrix} x_{r1}(k) \\ x_{r2}(k) \end{bmatrix} + \begin{bmatrix} 0 \\ 1 \end{bmatrix} e_r(k) \quad (3.14)$$

donde,  $x_{r1}(k)$  y  $x_{r2}(k)$  son los estados internos del controlador resonante y  $e_r(k)$  es la señal de error del controlador. La ecuación de salida del controlador resonante viene dada por

$$u_r(k) = \begin{bmatrix} b_2 - a_2 b_0 & b_1 - a_1 b_0 \end{bmatrix} \begin{bmatrix} x_{r1}(k) \\ x_{r2}(k) \end{bmatrix} + b_0 e_r(k) \quad (3.15)$$

Para incorporar finalmente al modelo del sistema de la Figura 3-1 las dinámicas de los controladores resonantes a frecuencia fundamental, se realiza la combinación lineal de las ecuaciones que representan al modelo obtenido hasta el momento dado por (3.12) con las ecuaciones de cada controlador resonante, escribiendo la ecuación de estados que representa a estos últimos y a la señal de error  $e_{v-zv}(k)$  como el error del lazo externo de control de tensión,  $e_v(k)$ , menos la acción generada por el lazo de impedancia virtual,  $u_{zv}(k)$ , resultando las siguientes expresiones

$$\mathbf{x}_r(k+1) = \underbrace{\begin{bmatrix} \mathbf{A}_r & \mathbf{0}_{2 \times 2} \\ \mathbf{0}_{2 \times 2} & \mathbf{A}_r \end{bmatrix}}_{\mathbf{G}_r} \mathbf{x}_r(k) + \underbrace{\begin{bmatrix} 0 & 0 \\ 1 & 0 \\ 0 & 0 \\ 0 & 1 \end{bmatrix}}_{\mathbf{H}_r} \mathbf{e}_{v-zv}(k) \quad (3.16)$$

$$\mathbf{e}_{v-zv}(k) = \mathbf{e}_v(k) - \mathbf{u}_{zv}(k)$$

Para la ecuación de salida, considerando que las acciones de control de los controladores resonantes son las referencias del lazo interno de control de corriente, se tiene



$$\mathbf{i}_{ref}(k) = \underbrace{\begin{bmatrix} b_2 - a_2 b_0 & b_1 - a_1 b_0 & 0 & 0 \\ 0 & 0 & b_2 - a_2 b_0 & b_1 - a_1 b_0 \end{bmatrix}}_{\mathbf{C}_r} \mathbf{x}_r(k) + \underbrace{\begin{bmatrix} b_0 & 0 \\ 0 & b_0 \end{bmatrix}}_{\mathbf{D}_r} \mathbf{e}_{v-zv}(k) \quad (3.17)$$

Combinando (3.17) y (3.16) con (3.12) se obtiene la siguiente ecuación de estados del sistema

$$\begin{bmatrix} \mathbf{x}_p(k+1) \\ \mathbf{x}_r(k+1) \end{bmatrix} = \underbrace{\begin{bmatrix} \mathbf{G}_{p-i} & \mathbf{H}_r \mathbf{C}_r \\ \mathbf{0}_{4 \times 5} & \mathbf{G}_r \end{bmatrix}}_{\mathbf{G}_{p-v}} \underbrace{\begin{bmatrix} \mathbf{x}_p(k) \\ \mathbf{x}_r(k) \end{bmatrix}}_{\mathbf{x}_c(k)} + \underbrace{\begin{bmatrix} \mathbf{H}_{p-i} \mathbf{D}_r \\ \mathbf{H}_r \end{bmatrix}}_{\mathbf{H}_{p-v}} \mathbf{e}_{v-zv}(k) \quad (3.18)$$

En la ecuación (3.18), el vector de estados está formado por las siguientes variables:  $\mathbf{x}_c(k) = [i_{L1}(k) \ i_{L2}(k) \ v_o(k) \ u_{d1}(k) \ u_{d2}(k) \ x_{r1-1}(k) \ x_{r2-1}(k) \ x_{r1-2}(k) \ x_{r2-2}(k)]^T$ .

Como paso siguiente se debe incluir la impedancia virtual en el modelo, para lo cual a partir de la discretización de (3.2) con la transformación bilineal se obtiene

$$G_{zv}(z) = \frac{U_{zv}(z)}{I_L(z)} = \frac{b_{0zv}z + b_{1zv}}{a_{0zv}z + a_{1zv}} \quad (3.19)$$

Obteniendo la forma canónica controlable de (3.19)

$$x_{zv}(k+1) = -a_{1zv}x_{zv}(k) + i_L(k) \quad (3.20)$$

y la ecuación de salida del lazo de impedancia virtual viene dada por

$$u_{zv}(k) = (-b_{1zv}a_{1zv}^2 + b_{1zv})x_{zv}(k) + b_{1zv}a_{1zv}i_L(k) \quad (3.21)$$

Para combinar linealmente la ecuación de estado del modelo obtenido hasta el momento en (3.18), con las ecuaciones de estado de la impedancia virtual de cada inversor, se escriben estas últimas en función de los estados del modelo en (3.18), obteniéndose

$$\mathbf{x}_{zv}(k+1) = \underbrace{\begin{bmatrix} -a_{1zv} & 0 \\ 0 & -a_{1zv} \end{bmatrix}}_{\mathbf{G}_{zv}} \mathbf{x}_{zv}(k) + \underbrace{\begin{bmatrix} 1 & 0 \\ 0 & 1 \end{bmatrix}}_{\mathbf{H}_{zv}} \mathbf{C}_{p-v} \mathbf{x}_c(k) \quad (3.22)$$

y su ecuación de salida

$$\mathbf{u}_{zv}(k) = \underbrace{\begin{bmatrix} -b_{1zv}a_{1zv}^2 + b_{1zv} & 0 \\ 0 & -b_{1zv}a_{1zv}^2 + b_{1zv} \end{bmatrix}}_{\mathbf{C}_{zv}} \mathbf{x}_{zv}(k) + \underbrace{\begin{bmatrix} b_{1zv}a_{1zv} & 0 \\ 0 & b_{1zv}a_{1zv} \end{bmatrix}}_{\mathbf{D}_{zv}} \mathbf{C}_{p-v} \mathbf{x}_c(k) \quad (3.23)$$

siendo la matriz de salida  $\mathbf{C}_{p-v}$  conformada por

$$\mathbf{C}_{p-v} = \begin{bmatrix} 1 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 & 0 & 0 & 0 \end{bmatrix} \quad (3.24)$$

Para combinar (3.23) con (3.18) se escribe esta última en función de  $\mathbf{e}_v(k)$  y  $\mathbf{u}_{zv}(k)$

$$\mathbf{x}_c(k+1) = \mathbf{G}_{p-v} \mathbf{x}_c(k) + \mathbf{H}_{p-v} [\mathbf{e}_v(k) - \mathbf{u}_{zv}(k)] \quad (3.25)$$

Reemplazando (3.23) en (3.25) y agrupando términos

$$\mathbf{x}_c(k+1) = (\mathbf{G}_{p-v} + \mathbf{H}_{p-v} \mathbf{D}_{zv} \mathbf{C}_{p-v}) \mathbf{x}_c(k) - \mathbf{H}_{p-v} \mathbf{C}_{zv} \mathbf{x}_{zv}(k) + \mathbf{H}_{p-v} \mathbf{e}_v(k) \quad (3.26)$$

Agrupando los estados de (3.22) con (3.26) se puede escribir finalmente la representación de estados buscada

$$\begin{bmatrix} \mathbf{x}_c(k+1) \\ \mathbf{x}_{zv}(k+1) \end{bmatrix} = \underbrace{\begin{bmatrix} \mathbf{G}_{p-v} - \mathbf{H}_{p-v} \mathbf{D}_{zv} \mathbf{C}_{p-v} & -\mathbf{H}_{pv} \mathbf{C}_{zv} \\ \mathbf{H}_{zv} \mathbf{C}_{p-v} & \mathbf{G}_{zv} \end{bmatrix}}_{\mathbf{G}_{p-zv}} \underbrace{\begin{bmatrix} \mathbf{x}_c(k) \\ \mathbf{x}_{zv}(k) \end{bmatrix}}_{\mathbf{x}_{c-zv}(k)} + \underbrace{\begin{bmatrix} \mathbf{H}_{p-v} \\ \mathbf{0}_{2 \times 2} \end{bmatrix}}_{\mathbf{H}_{p-zv}} \mathbf{e}_v(k) \quad (3.27)$$

Donde el vector de estados está conformado por las siguientes variables:

$$\mathbf{x}_{c-zv}(k) = [i_{L1}(k) \ i_{L2}(k) \ v_o(k) \ u_{d1}(k) \ u_{d2}(k) \ x_{r1-1}(k) \ x_{r2-1}(k) \ x_{r1-2}(k) \ x_{r2-2}(k) \ x_{zv1}(k) \ x_{zv2}(k)]^T$$

La ecuación (3.27) es la representación en el espacio de estados de ambos inversores conectados en paralelo incluyendo el lazo interno de corriente, el lazo externo de tensión con controlador resonante en la frecuencia fundamental, y el lazo de impedancia virtual. Para poder analizar la regulación de tensión, la corriente de circulación y la estabilidad del sistema, es necesario obtener las dinámicas del sistema a lazo cerrado utilizando la referencia común de tensión a ambos inversores; por lo que se reescribe la señal de error del lazo externo de control de tensión en función de la referencia y la tensión de salida.

Dado que el sistema dinámico representado en (3.27) posee dos entradas y está presente solamente una señal de referencia, se debe redefinir  $\mathbf{H}_{p-zv}$ . Realizando estas modificaciones se obtiene

$$\begin{aligned} \mathbf{x}_{c-zv}(k+1) &= \mathbf{G}_{p-zv} \mathbf{x}_{c-zv}(k) + \mathbf{H}_{p-zv-ref} v_{ref}(k) - \mathbf{H}_{p-zv-x} \mathbf{C}_{p-zv-v} \mathbf{x}_{c-zv}(k) \\ \mathbf{C}_{p-zv-v} &= [0 \ 0 \ 1 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0] \end{aligned} \quad (3.28)$$

Siendo

$$\mathbf{H}_{p-zv-ref} = \begin{bmatrix} \mathbf{H}_{p-i} \mathbf{D}_{r-ref} \\ \mathbf{H}_{r-ref} \\ \mathbf{0}_{2 \times 1} \end{bmatrix} \quad \mathbf{D}_{r-ref} = \begin{bmatrix} b_0 K_{ref} \\ b_0 K_{ref} \end{bmatrix} \quad \mathbf{H}_{r-ref} = \begin{bmatrix} 0 \\ K_{ref} \\ 0 \\ K_{ref} \end{bmatrix} \quad (3.29)$$

observándose la incorporación de  $K_{ref}$  definida en (3.4).

En cuanto a la matriz  $\mathbf{H}_{p-zv-x}$ , se debe incorporar en esta la diferencia de ganancia de los sensores, siendo cada una de estas  $\mathbf{H}_{v1}$  y  $\mathbf{H}_{v2}$ , obteniéndose

$$\mathbf{H}_{p\_zv\_x} = \begin{bmatrix} \mathbf{H}_{p\_i} \mathbf{D}_{r\_x} \\ \mathbf{H}_{r\_x} \\ \mathbf{0}_{2 \times 1} \end{bmatrix} \quad \mathbf{D}_{r\_x} = \begin{bmatrix} b_0 H_{v1} \\ b_0 H_{v2} \end{bmatrix} \quad \mathbf{H}_{r\_x} = \begin{bmatrix} 0 \\ H_{v1} \\ 0 \\ H_{v2} \end{bmatrix} \quad (3.30)$$

Agrupando términos en (3.28) se obtiene finalmente la representación de estados de ambos inversores conectados en paralelo y en lazo cerrado con una tensión de referencia común.

$$\mathbf{x}_{c\_zv}(k+1) = \underbrace{(\mathbf{G}_{p\_zv} - \mathbf{H}_{p\_zv\_x} \mathbf{C}_{p\_zv\_v})}_{\mathbf{G}_{p\_zv\_cl}} \mathbf{x}_{c\_zv}(k) + \mathbf{H}_{p\_zv\_ref} v_{ref}(k) \quad (3.31)$$

Para poder analizar la regulación de tensión del sistema, se obtiene la función de transferencia que relaciona la tensión de salida con la referencia, aplicando la relación entre espacio de estados y función de transferencia [215]

$$\frac{V_o(z)}{V_{ref}(z)} = G_{lc\_v}(z) = \mathbf{C}_{p\_zv\_v} (z\mathbf{I}_{11 \times 11} - \mathbf{G}_{p\_zv\_cl})^{-1} \mathbf{H}_{p\_zv\_ref} \quad (3.32)$$

Para poder analizar la circulación interna de corriente se define la siguiente relación

$$i_{cir} = \frac{(i_{L1} - i_{L2})}{2} \quad (3.33)$$

La función de transferencia que relaciona a esta variable con la referencia viene dada por

$$\frac{I_{cir}(z)}{V_{ref}(z)} = G_{lc\_cir}(z) = \mathbf{C}_{p\_cir} (z\mathbf{I}_{11 \times 11} - \mathbf{G}_{p\_zv\_cl})^{-1} \mathbf{H}_{p\_zv\_ref} \quad (3.34)$$

$$\mathbf{C}_{p\_cir} = [1/2 \quad -1/2 \quad 0 \quad 0 \quad 0 \quad 0 \quad 0 \quad 0 \quad 0]$$

Evaluando la respuesta en frecuencia de las funciones de transferencia dadas en (3.32), (3.33) y (3.34) en la frecuencia de 50Hz, se pueden obtener la tensión de salida y la corriente de circulación en régimen permanente para distintos valores de  $k_{zv}$ .

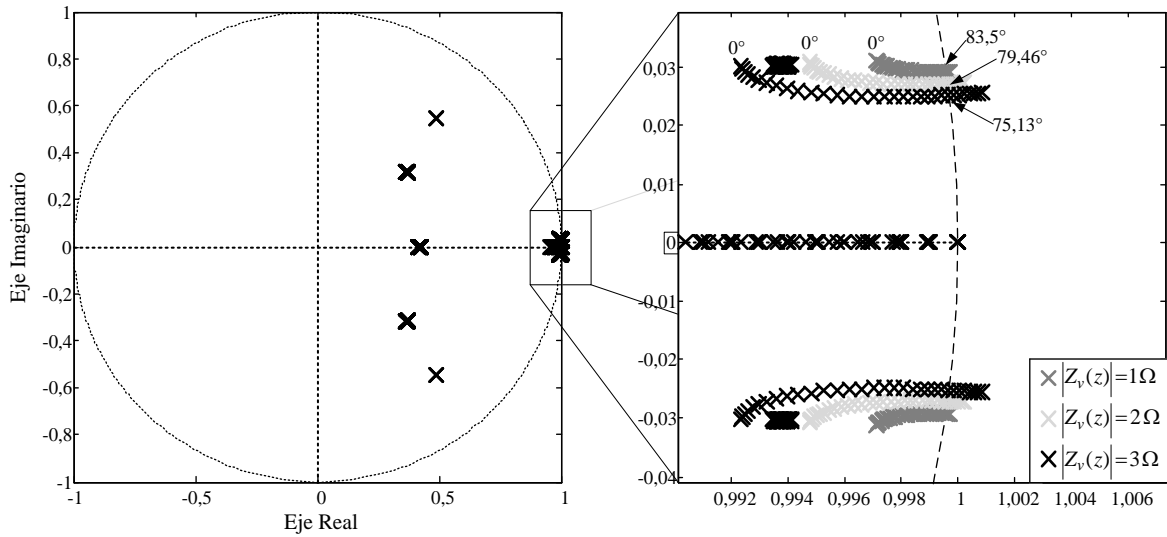
### 3.2.3 Estabilidad de los inversores conectados en paralelo en función de las características de la impedancia de salida.

La estabilidad en inversores conectados en paralelo fue investigado por diversos autores [88, 107], los cuales concluyen a partir de los modelos propuestos en estos trabajos, que la magnitud de la inductancia de salida puede causar inestabilidad.

Una reducida inductancia de salida produce inestabilidad, lo que está en correspondencia con el comportamiento entre la potencia activa y el ángulo de potencia, ya que al tener una reducida inductancia la capacidad de transferencia de potencia disminuye, tendiendo a ubicarse el punto de funcionamiento del sistema en la región de inestabilidad de la característica sinusoidal observada en Figura B-4.

Utilizando el modelo propuesto en la Sección 3.2.2, es posible analizar que los polos de la función de transferencia que relaciona la corriente de circulación con la referencia del lazo externo de control de tensión,  $G_{lc\_cir}(z)$  obtenida en (3.34), pueden ser inestables dependiendo del ángulo de la impedancia virtual. Para esto se presenta en la Figura 3-7 la ubicación de los polos dominantes de  $G_{lc\_cir}(z)$  para variaciones del ángulo de  $Z_v(z)$ , desde una característica predominantemente resistiva a una predominantemente inductiva, y para tres magnitudes de la impedancia virtual. La expresión genérica de la función de transferencia de  $G_{lc\_cir}(z)$  viene dada por

$$G_{lc\_cir}(z) = \frac{a_1 z^{10} + a_2 z^9 + a_3 z^8 + a_4 z^7 + a_5 z^6 + a_6 z^5 + a_7 z^4 + a_8 z^3 + a_9 z^2 + a_{10} z + a_{11}}{b_0 z^{11} + b_1 z^{10} + b_2 z^9 + b_3 z^8 + b_4 z^7 + b_5 z^6 + b_6 z^5 + b_7 z^4 + b_8 z^3 + b_9 z^2 + b_{10} z + b_{11}} \quad (3.35)$$

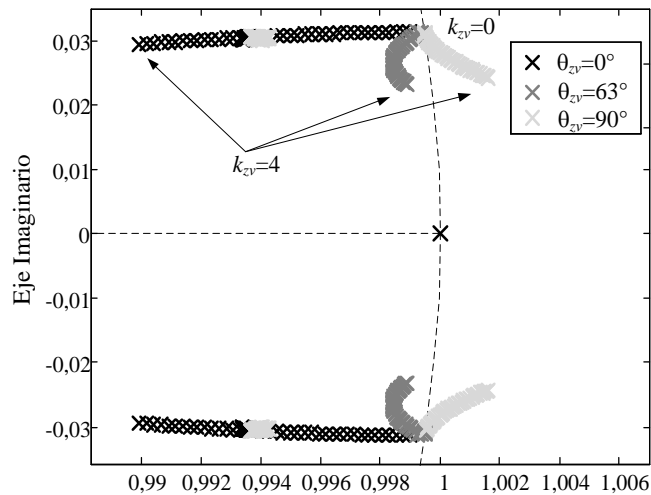


**Figura 3-7. Ubicación de los polos de  $G_{lc\_cir}(z)$  en función del ángulo de la impedancia virtual, considerando tres magnitudes de esta impedancia.**

Analizando la Figura 3-7, en la cual se indican los ángulos de la impedancia virtual que dejan al sistema al límite de la estabilidad, concluyese que a medida que la magnitud de  $Z_v(z)$  aumenta debe reducirse la componente inductiva de esta impedancia.

Realizando la variación de otra forma, se grafican en la Figura 3-8 la ubicación de los polos de  $G_{lc\_cir}(z)$  para tres ángulos de la impedancia virtual, variando  $k_{zv}$  desde 0 hasta  $4\Omega$ .

Es posible concluir que a partir de la ubicación de los polos de  $G_{lc\_cir}(z)$  presentada en la Figura 3-8 y la Figura 3-7, una impedancia puramente inductiva no puede utilizarse en esta estrategia de control, ya que el sistema se torna inestable con un valor de amplitud de la impedancia virtual, levemente mayor a cero.



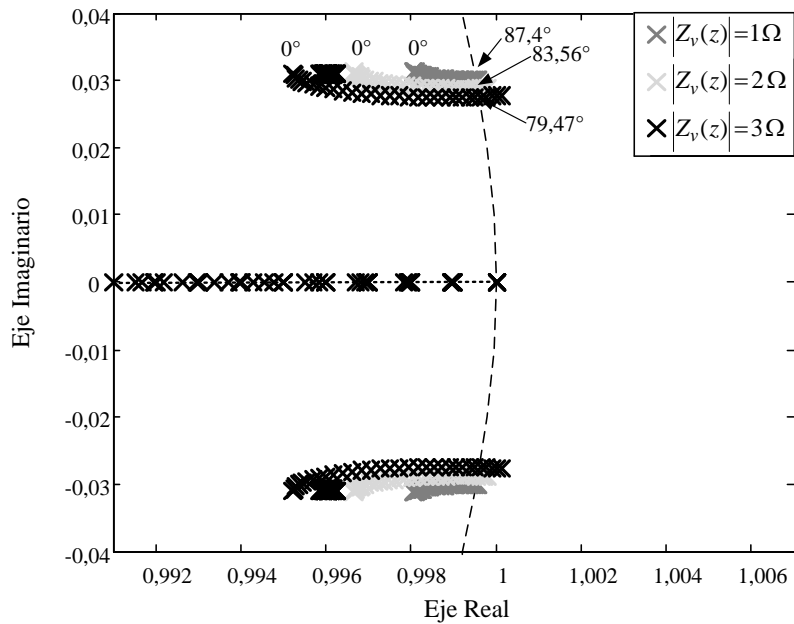
**Figura 3-8. Ubicación de los polos de  $G_{lc\_cir}(z)$  en función del ángulo de la magnitud de la impedancia virtual, considerando tres ángulos de esta impedancia.**

El comportamiento de la estabilidad del sistema con la característica de impedancia de salida debe tenerse en cuenta, ya que una magnitud de impedancia de salida en el orden de  $4\Omega$  puede requerirse para reducir la circulación de corriente a valores operativos. Además, como se observará en la siguiente Sección, cuanto más inductiva es la característica de la impedancia de salida, mejor es la regulación de tensión.

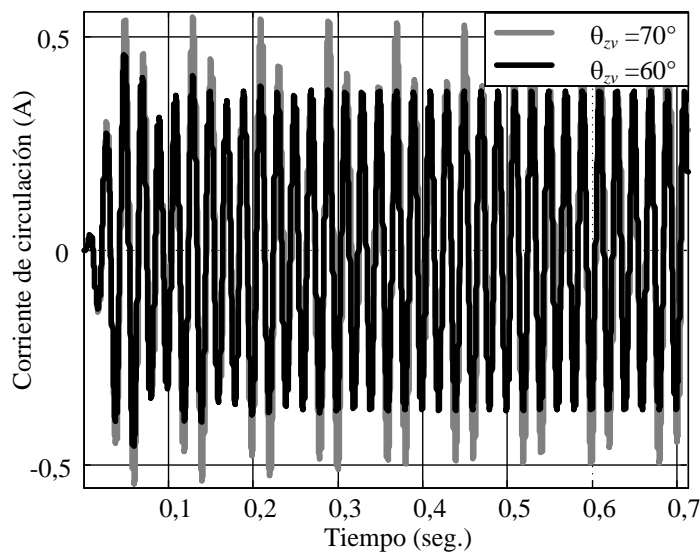
Otra característica del sistema que es posible analizar con el modelo propuesto, es la influencia que tienen en la estabilidad los lazos internos de control. En la Figura 3-9 se presenta la ubicación de los polos dominantes de  $G_{lc\_cir}(z)$  para variaciones desde una característica predominantemente resistiva a una predominantemente inductiva, considerando tres magnitudes de la impedancia virtual, pero a excepción del resultado presentado en la Figura 3-7, se utilizó la ganancia del controlador resonante a frecuencia fundamental  $K_{r1} = 30$ , pudiendo observarse en este caso que los ángulos con los cuales se alcanza el límite de estabilidad son mayores.

Por lo tanto, se concluye que la ganancia del controlador resonante a frecuencia fundamental también influye en la estabilidad relativa de los polos dominantes que describen la dinámica de la corriente de circulación, con lo cual no debe despreciarse su influencia en el análisis de estabilidad del sistema.

Si bien un ángulo de  $75^\circ$  para la impedancia virtual garantiza la estabilidad del sistema para un  $k_{zv}$  hasta  $4\Omega$ , para lograr cierto amortiguamiento de los polos dominantes de  $G_{lc\_cir}(z)$ , deben escogerse ángulos más reducidos pero que garanticen una impedancia predominantemente inductiva. En la Figura 3-10 se presenta la corriente de circulación obtenida con  $\theta_{zv}=70^\circ$  y  $\theta_{zv}=60^\circ$ , observándose que la respuesta dinámica mejora significativamente cuando se utiliza este último ángulo.



**Figura 3-9.** Ubicación de los polos de  $G_{Ic\_cir}(z)$  en función del ángulo de la impedancia virtual, considerando tres magnitudes de esta impedancia y una ganancia  $K_{r1} = 30$ .



**Figura 3-10.** Respuesta de la corriente de circulación con distintos ángulos de impedancia virtual.

Como conclusión del análisis realizado, el modelo propuesto en la Sección 3.2.2 permite examinar la estabilidad del sistema compuesto por inversores en paralelo, teniendo en cuenta las características de la impedancia virtual, e inclusive la influencia de los lazos de control de tensión y de corriente; lo cual no es posible hacer con modelos basados en la conexión del inversor a una barra de potencia infinita, o con modelos que solo tienen en cuenta las dinámicas de la impedancia de interconexión.

### 3.2.4 Análisis de la relación entre corriente de circulación y regulación de tensión.

Para el análisis de esta sección, en primer lugar se especifica la diferencia paramétrica que existe entre los dos inversores conectados en paralelo.

Considerando que las tensiones de las barras de CC de cada inversor son iguales y debido a que los controladores son implementados digitalmente, el único factor que influye significativamente en la circulación de corriente entre los inversores es la diferencia entre los circuitos de medición de tensión de salida de cada inversor [216].

Es razonable establecer hasta un 1% de diferencia entre las ganancias de los circuitos de medición de tensión, ya que la tolerancia de los componentes que conforman tales circuitos, puede presentar una diferencia dentro de este orden de magnitud. Esto se debe a que el TCR (*Temperature Coefficient of Resistance*) de resistores utilizados en estos circuitos puede causar diferencias dentro del 1% respecto de su valor a temperatura ambiente [40].

En función de la diferencia especificada, se define en (3.30) la ganancia del sensor utilizado en el inversor 2,  $H_{v2} = 0,99$ ; introduciendo de esta manera la diferencia paramétrica en el modelo de los inversores en paralelo.

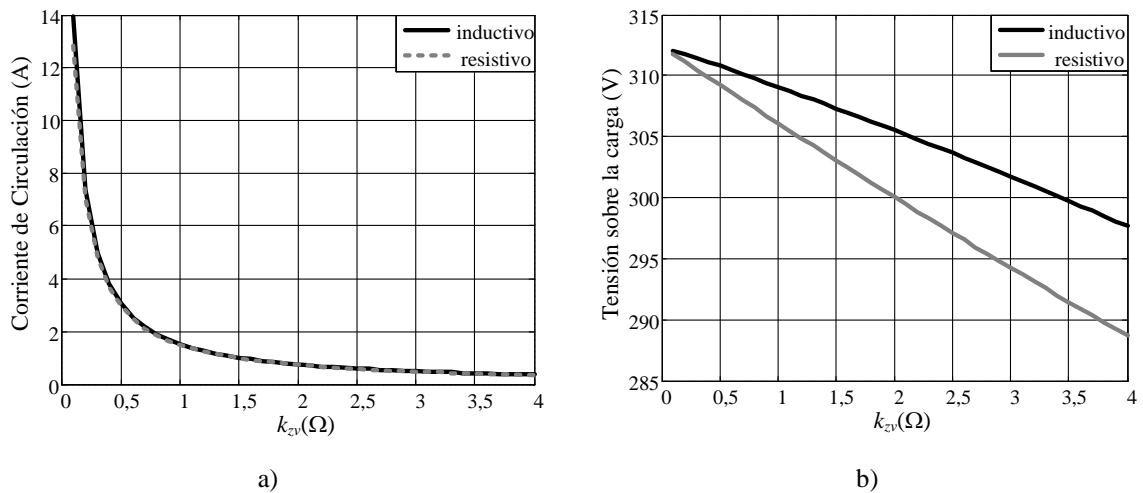
Evaluándose en 50Hz las funciones de transferencia  $G_{lc\_cir}(z)$  y  $G_{lc\_v}(z)$  para un rango de variación de  $k_{zv}$  de 0 a 4  $\Omega$ , se obtienen la corriente de circulación y la tensión sobre la carga presentándose estos resultados en la Figura 3-11a) y Figura 3-11b), para los casos de impedancia virtual predominantemente inductiva ( $\theta_{zv}=60^\circ$ ) y resistiva. La función de transferencia genérica de  $G_{lc\_v}(z)$  viene dada por

$$G_{lc\_v}(z) = \frac{a_{v1}z^8 + a_{v2}z^7 + a_{v3}z^6 + a_{v4}z^5 + a_{v5}z^4 + a_{v6}z^3 + a_{v7}z^2 + a_{v8}z + a_{v9}}{b_{v0}z^9 + b_{v1}z^8 + b_{v2}z^7 + b_{v3}z^6 + b_{v4}z^5 + b_{v5}z^4 + b_{v6}z^3 + b_{v7}z^2 + b_{v8}z + b_{v9}} \quad (3.36)$$

Como es posible observar en la Figura 3-11a), la corriente de circulación se incrementa significativamente cuando los valores de  $k_{zv}$  están por debajo de 0,5 $\Omega$ .

En la Figura 3-11b) se observa que comparando los dos casos de impedancia virtual, el caso inductivo es mejor que el resistivo, ya que a medida que aumenta  $k_{zv}$  la tensión sobre la carga es cada vez menor para este último caso.

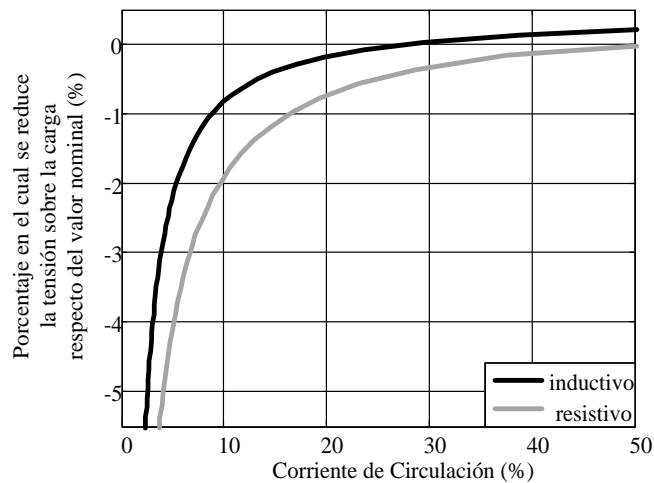
Obteniendo la corriente de circulación y la regulación de tensión en valores porcentuales como se define a continuación



**Figura 3-11. a) Circulación de corriente en función de la magnitud de la impedancia de salida para las características inductiva y resistiva. b) Tensión de salida en función de la magnitud de la impedancia de salida para las características inductiva y resistiva.**

$$I_{cir(\%)} = \frac{I_{cir}}{I_{carga\ total}} 100\% \quad V_{reg(\%)} = \frac{V_{base} - V_o}{V_{base}} 100\% \quad (3.37)$$

se presenta en la Figura 3-12 la regulación de tensión porcentual en función de la corriente de circulación porcentual, para los dos casos de impedancia virtual.



**Figura 3-12. Regulación de tensión porcentual en función de la corriente de circulación porcentual.**

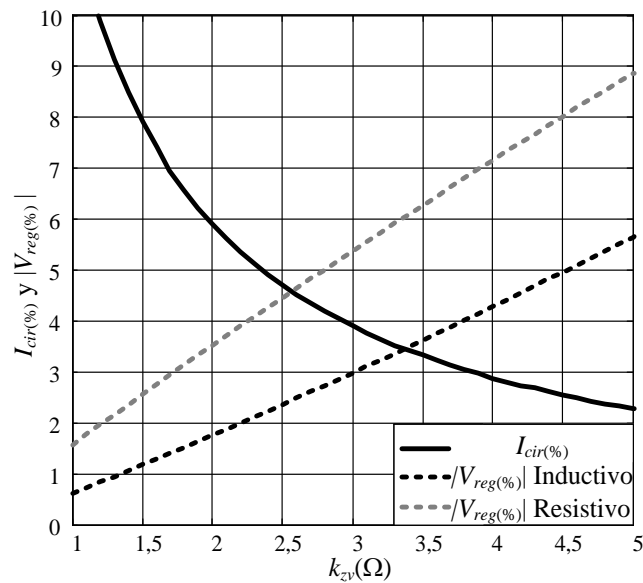
Típicamente los inversores para aplicaciones de UPS son diseñados para tener su mayor rendimiento por arriba del 50 % de su capacidad de carga, manteniéndose esta característica hasta su capacidad nominal. Debido a esto, y considerando la operación con carga nominal, es razonable tolerar hasta un 10% de corriente de circulación entre inversores, lo que significa en función de la definición de corriente de circulación dada en (3.33), un 5% de sobreutilización de un inversor y un 5% de subutilización del otro.

Para el caso analizado en este Capítulo, se observa en la Figura 3-12 que para valores de corriente de circulación porcentual por debajo del 10%, se puede conseguir una



regulación de tensión de hasta el 1% para el caso de impedancia virtual inductiva, y de hasta 2% para el caso resistivo.

Con el objetivo de poder definir el valor de la impedancia virtual, se presentan superpuestas en la Figura 3-13 la corriente de circulación porcentual y los valores absolutos de las regulaciones de tensión porcentual para ambos tipos de impedancia, en función de la impedancia virtual.



**Figura 3-13. Corriente de circulación porcentual y regulación de tensión porcentual en función de la magnitud de la impedancia virtual.**

A partir de las especificaciones de regulación de tensión que requieren las cargas a alimentar con la UPS, se puede escoger el valor de la impedancia de virtual requerida utilizando el gráfico de la Figura 3-13.

Como conclusión, una impedancia virtual inductiva además de permitir la utilización del controlador por curva de caída que utiliza la relación  $P-\delta$ , con el cual se logra eliminar la componente activa de la corriente de circulación [131, 132], logra mejor regulación de tensión en comparación con la impedancia virtual resistiva. Debido a esto de ahora en más se tratará el diseño considerando el caso de impedancia virtual predominantemente inductiva.

En función del análisis presentado en esta sección, se resumen los siguientes pasos metodológicos para determinar a partir del modelo propuesto, la relación que tienen la corriente de circulación y la regulación de tensión con la impedancia virtual. Esta metodología propuesta es válida, cualquiera sea el caso de los parámetros del filtro  $LC$  y de los controladores de los lazos internos de control:

- 1) Especificar la diferencia paramétrica entre los sensores, estableciendo  $H_{v1}$  y  $H_{v2}$  en (3.30).
- 2) Determinar el ángulo de la impedancia virtual a partir de analizar su relación con la respuesta dinámica de la corriente de circulación, obtenida por simulación numérica utilizando (3.34). El ángulo seleccionado debe poder establecer una característica predominantemente inductiva, y amortiguar la respuesta dinámica de la corriente de circulación.
- 3) Determinar la relación entre corriente de circulación y  $k_{zv}$ , obteniendo una gráfica como la presentada en la Figura 3-11a) para el caso de estudio analizado.
- 4) Determinar la relación entre la tensión de salida y  $k_{zv}$ , obteniendo una gráfica como la presentada en la Figura 3-11b) para el caso de estudio analizado.
- 5) Determinar la corriente de circulación porcentual y la regulación de tensión porcentual aplicando (3.37).
- 6) Graficar la corriente de circulación porcentual y el valor absoluto de la regulación de tensión porcentual en función de la magnitud de la impedancia virtual, como la presentada en la Figura 3-13.

A partir del gráfico obtenido en el punto 6) y en función de las especificaciones de desempeño deseadas, se debe elegir el valor de impedancia virtual a utilizar en la estrategia de control.

### **3.3 Modelado para el diseño del controlador por curva de caída**

El modelo presentado en la Sección 3.2.2 describe el comportamiento de los inversores conectados en paralelo cuando tienen la misma señal de referencia. Para poder obtener un modelo que relaciona las dinámicas de la potencias con el ángulo de la señal de referencia, es necesario extender el modelo para incluir el ángulo como variable, pasando de un modelo lineal a un modelo no lineal.

De los modelos propuestos en la literatura para relacionar la potencia activa con el ángulo, el único que incluye las dinámicas de los lazos internos de control es el presentado en [91]. Los autores linealizan el modelo del controlador de potencia en torno a un punto de operación, obteniendo un modelo de espacio de estado de pequeña señal. Sin embargo, el modelado matemático propuesto en [91] no puede utilizarse directamente por estar

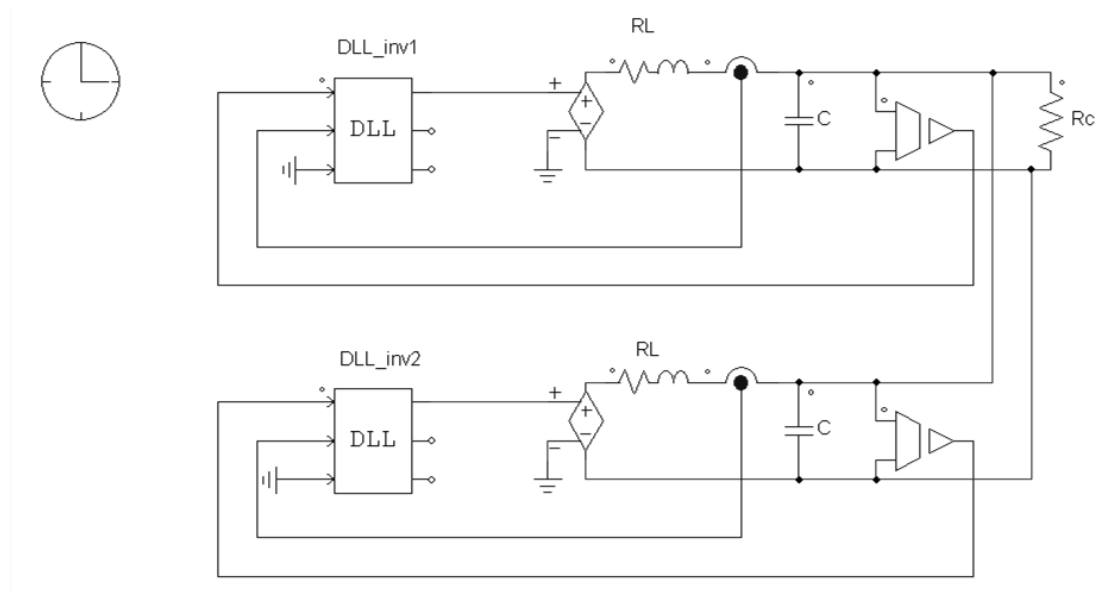
desarrollado en coordenadas  $dq$  sincrónicas, mientras que la estrategia de control propuesta en esta tesis, fue desarrollada para implementarse en un referencial estacionario.

Con el objetivo de determinar en forma simple una función de transferencia que relacione la potencia activa con la diferencia de ángulos entre las tensiones de cada inversor, a continuación se analiza la posibilidad de utilizar técnicas de identificación paramétrica sobre el sistema simulado con PSIM, en el cual es posible contemplar las dinámicas de todos los lazos de control propuestos.

La simulación de circuitos eléctricos en esta plataforma permite incluir cambios de carga así como también en las referencias de cada inversor, siendo sencillo programar los algoritmos de control en una librería de enlace dinámico (DLL - *dynamic link library*) utilizando lenguaje C.

Las respuestas obtenidas de estos resultados de simulación, incluyen las dinámicas del filtro  $LC$ , de los lazos de control de corriente, de los lazos de control de tensión y la impedancia virtual. Para reducir el tiempo de simulación, se puede utilizar una fuente de tensión controlada por tensión en lugar del puente de llaves semiconductoras, evitando así pasos de simulación reducidos requeridos para conformar las formas de onda pulsadas producto de la conmutación de las llaves.

En la Figura 3-14 se presenta el esquemático utilizado en el entorno de PSIM, pudiéndose observar que los algoritmos de control de cada inversor se programaron en DLLs independientes.



**Figura 3-14. Esquemático utilizado en PSIM para simular el sistema compuesto por dos inversores en paralelo.**

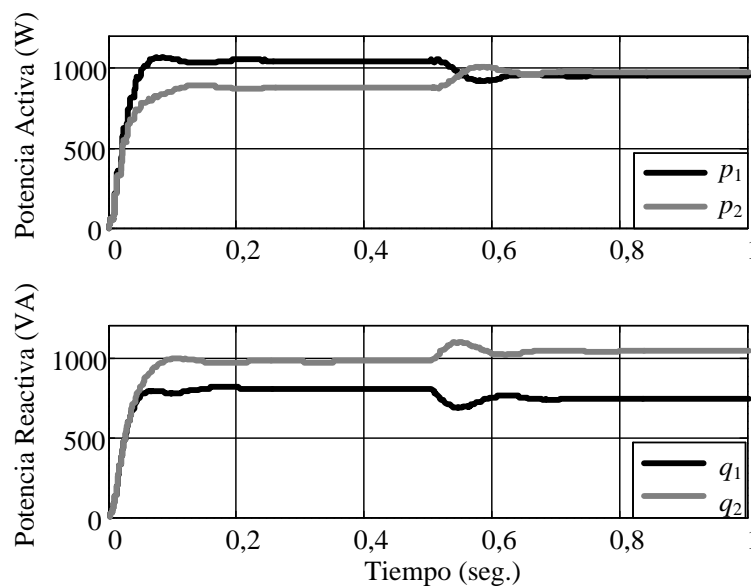
La fuente de tensión controlada por tensión tiene una ganancia de 400, la cual representa a la tensión de la barra de CC.

Para el análisis del comportamiento de la potencia activa con la diferencia de ángulo entre las tensiones de los inversores, se escogió a partir del gráfico de la Figura 3-13, un  $k_{zv} = 2\Omega$  con un ángulo  $\theta=60^\circ$  para obtener una regulación de tensión de -2% y una corriente de circulación de 6%. Además, como se requiere analizar solamente la transferencia de potencia a frecuencia fundamental, no se implementan los controladores resonantes en las frecuencias armónicas de la fundamental.

Teniendo en cuenta que el procedimiento para la identificación de los parámetros del sistema puede realizarse sobre un prototipo experimental, es necesario que los inversores se encuentren alimentando la carga nominal, mientras que al momento de realizar la variación del ángulo, este no produzca un flujo de potencia que supere la capacidad de potencia de cada unidad.

Para calcular las potencias activas y reactivas, se utilizó un algoritmo basado en la teoría de potencia activa y reactiva instantánea [217].

En la Figura 3-15 se presentan las potencias activas y reactivas obtenidas de la simulación del sistema en PSIM, en el cual se tiene en cuenta la misma diferencia paramétrica descrita en la Sección 3.2.4, pudiéndose observar que luego del transitorio ocurrido al iniciar el funcionamiento, la potencia activa del inversor 1 es mayor que la potencia activa entregada por el inversor 2.

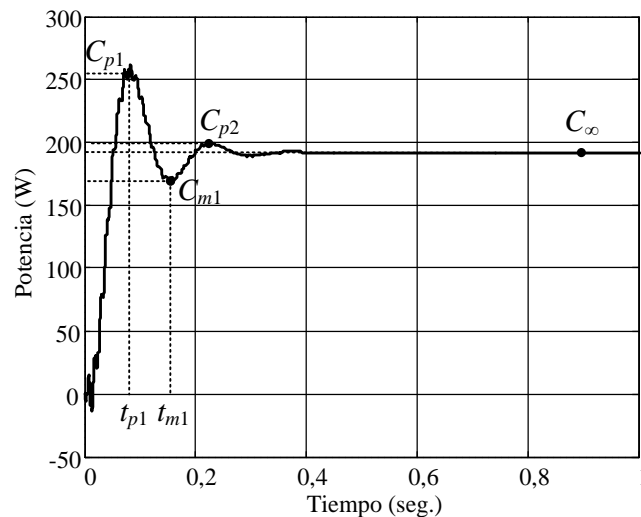


**Figura 3-15. Potencias activas y reactivas de los dos inversores al iniciar el funcionamiento del sistema, y luego de una variación en escalón del ángulo entre las tensiones de los inversores.**

Como se puede observar en la Figura 3-15, a los 0,5 segundos las potencias activas y reactivas se modifican producto de la variación del ángulo entre los inversores. En este caso se utilizó un ángulo de  $0,57^\circ$ .

Si bien la impedancia de salida del inversor es predominantemente inductiva, se puede observar que existe un nivel de acoplamiento entre potencias activa y reactiva, ya que la variación del ángulo no solo modificó la potencia activa.

Para la identificación de la planta, es necesario analizar la diferencia entre las potencias activa de cada inversor, ya que la diferencia de ángulos acaba actuando en la diferencia entre las potencias, lo cual puede interpretarse como la transferencia de potencia activa de un inversor al otro. Para analizar el transitorio ocurrido luego de la variación del ángulo, se presenta en la Figura 3-16 la respuesta dinámica de la diferencia entre las potencias activas de la Figura 3-15 a partir de los 0,5 segundos.



**Figura 3-16. Transitorio de la diferencia entre las potencias activas  $p_2$  y  $p_1$ .**

Como se observa en la Figura 3-16, se quitó el nivel inicial de la diferencia entre las potencias de manera tal de que la respuesta inicie en cero.

Siguiendo el procedimiento propuesto en [218], el objetivo es determinar la función de transferencia de un sistema de segundo orden, la cual viene dada por la siguiente expresión

$$G_p(s) = \frac{K_m \omega_n^2 e^{-T_{dm}s}}{(s^2 + 2\zeta\omega_n s + \omega_n^2)} \quad (3.38)$$

Para determinar los parámetros de (3.38), se obtienen sobre la respuesta del sistema las amplitudes  $C_{p1}$ ,  $C_{m1}$ ,  $C_{p2}$  y  $C_{\infty}$  correspondientes al valor de pico máximo, valor mínimo luego de la primer oscilación, el valor máximo en la segunda oscilación, y el valor final, además de los instantes de tiempos donde se da el valor de pico,  $t_{p1}$ , y donde se da  $C_{m1}$ ,  $t_{m1}$ .

En la Figura 3-16 se observan los puntos característicos marcados sobre la forma de onda obtenida de la simulación.

Los parámetros de (3.38) vienen dados por el factor de amortiguamiento  $\zeta$ ,

$$\zeta = -\frac{\log(M_p)}{\sqrt{(\log(M_p))^2 + \pi^2}} \quad (3.39)$$

siendo el máximo sobre impulso  $M_p$  obtenido a partir de

$$M_p = \frac{1}{3} \left[ (C_{p1} - C_\infty) / C_\infty + (C_\infty - C_{m1}) / (C_{p1} - C_\infty) + (C_{p2} - C_\infty) / (C_\infty - C_{m1}) \right] \quad (3.40)$$

y la frecuencia natural  $\omega_n$

$$\omega_n = \frac{\pi}{(t_{m1} - t_p) \sqrt{1 - \zeta^2}} \quad (3.41)$$

Finalmente la ganancia del modelo  $K_m$  vendrá dada por

$$K_m = \frac{C_\infty}{\alpha} \quad (3.42)$$

siendo  $\alpha$  el ángulo utilizado para realizar la variación de ángulo entre los inversores.

El atraso de transporte dado por el tiempo  $T_{dm}$ , se obtiene en forma aproximada comparando la respuesta del sistema con la respuesta obtenida del modelo.

En la Tabla 3-1 se resumen los datos obtenidos de la respuesta presentada en la Figura 3-16.

**Tabla 3-1: Puntos característicos de la respuesta presentada en la Figura 3-16.**

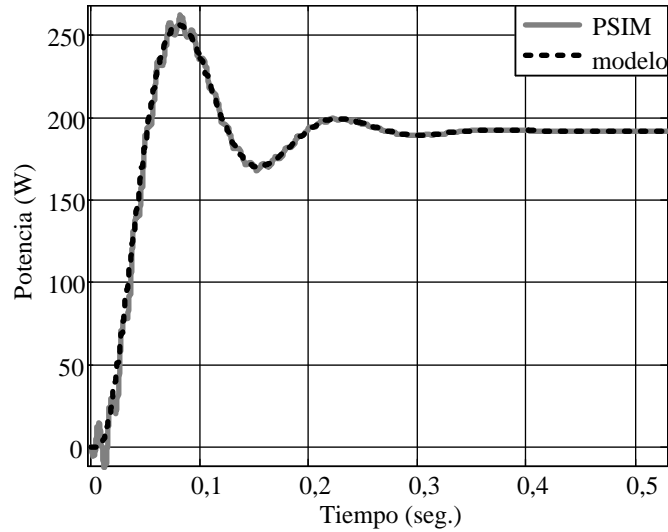
$C_{p1}$	252 W
$C_{m1}$	172 W
$C_{p2}$	199 W
$C_\infty$	191,75 W
$t_{p1}$	0,082 seg.
$t_{m1}$	0,156seg.
$\alpha$	0,01 rad/seg.

De la evaluación de las ecuaciones (3.39) a (3.42), la función de transferencia del modelo del sistema resulta

$$G_p(s) = \frac{p(s)}{\alpha(s)} = \frac{3,872 \times 10^7 e^{-0.007s}}{(s^2 + 29,45s + 2019)} \quad (3.43)$$

En esta función de transferencia el atraso de transporte se ajustó en 7 mseg a partir de comparar la respuesta obtenida del modelo con la obtenida en PSIM.

En la Figura 3-17 se presenta la respuesta de la diferencia entre  $p_2$  y  $p_1$  obtenida en PSIM y la respuesta obtenida con el modelo dado por (3.43), observando la excelente correlación entre los dos resultados.



**Figura 3-17. Transitorio de la diferencia entre las potencias activas de cada inversor y la respuesta obtenida del modelo determinado.**

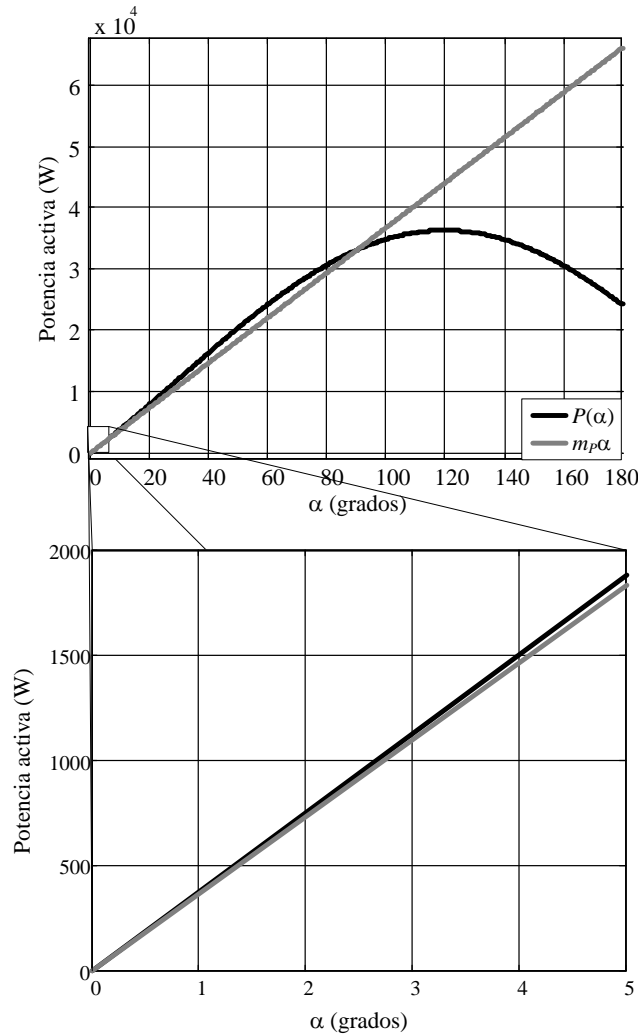
Para analizar el alcance del modelo derivado con este procedimiento, se analiza la potencia activa en función del ángulo entre las tensiones de los dos inversores, considerando que la impedancia que los separa es la suma de las impedancias de salida de cada inversor. Partiendo de la expresión de la transferencia de potencia activa entre dos fuentes de tensión (B.5), readecuando la nomenclatura para el caso de los inversores en paralelo, la parte real expresa el valor en régimen permanente de la potencia activa  $\Delta P$  transferida de un inversor al otro, en función de la diferencia de ángulo  $\alpha$  entre los dos inversores, el valor pico de la tensión sintetizada por el inversor 1,  $V_{inv1}$ , el valor pico de la tensión sintetizada por el inversor 2,  $V_{inv2}$ , la parte real,  $R$ , e imaginaria,  $X$ , de la impedancia entre los dos inversores:

$$\Delta P(\alpha) = \frac{RV_{inv1}^2 - RV_{inv1}V_{inv2}\cos\alpha + XV_{inv1}V_{inv2}\sin\alpha}{R^2 + X^2} \quad (3.44)$$

En la Figura 3-18 se representa (3.44) en el rango de 0 a 180°, y una ampliación de esta función para ángulos de 0 a 5°.

Para obtener la función que representa a la ecuación (3.44) linealizada en torno a un punto de operación, en primer lugar se deriva dicha ecuación respecto de  $\alpha$ , obteniendo

$$\frac{d\Delta P(\alpha)}{d\alpha} = \frac{RV_{inv1}V_{inv2}\sin\alpha + XV_{inv1}V_{inv2}\cos\alpha}{R^2 + X^2} \quad (3.45)$$



**Figura 3-18. Potencia activa en función del ángulo entre los inversores y la derivada de esta función evaluada en el origen.**

Evaluando (3.45) en cero se obtiene  $m_p$ , que es la pendiente de la recta que representa a la función  $\Delta P(\alpha)$  linealizada en torno a pequeñas variaciones del ángulo entre las tensiones de los inversores,  $m_p\alpha$

$$m_p = \frac{d\Delta P(0)}{d\alpha} = \frac{XV_{inv1}V_{inv2}}{R^2 + X^2} \quad (3.46)$$

Superponiendo la recta  $m_p\alpha$  con  $\Delta P(\alpha)$  en la Figura 3-18, se observa que la función linealizada en torno a pequeñas diferencias entre los ángulos de las tensiones representa fielmente a la función  $\Delta P(\alpha)$  en un rango de potencia activa transferida de 2kW, para una diferencia de ángulo de 0 a 5°, lo cual garantiza que el modelo lineal descrito por la función de transferencia (3.43) es válido para la variación de ángulo utilizada para su obtención.

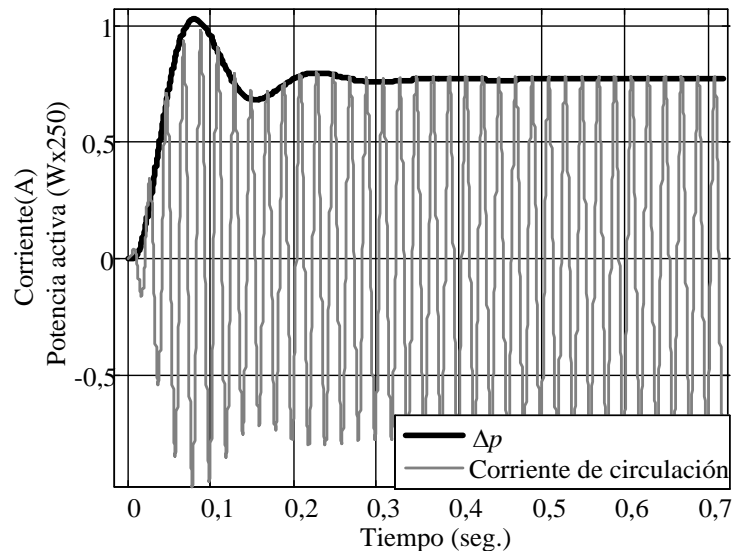
Si se compara la respuesta dinámica de la diferencia entre las potencias activas al producirse la variación de ángulo, con la respuesta dinámica de la corriente de circulación



al iniciar el funcionamiento del sistema, se puede observar que las dos variables responden con la misma dinámica, por lo que sería posible determinar la información de los polos de la planta  $G_p(s)$  a partir de analizar la respuesta dinámica de la corriente de circulación. A continuación se presenta dicho análisis, proponiendo aplicar el método de identificación paramétrica sobre la envolvente de la respuesta dinámica de la corriente de circulación.

### 3.3.1 Relación de la dinámica de la diferencia de potencia activa con la corriente de circulación.

En la Figura 3-19 se presenta la respuesta dinámica de la corriente de circulación utilizando  $k_{zv}=2 \Omega$  y  $\theta=60^\circ$ , junto a la respuesta dinámica del modelo descrito por la ecuación (3.43) escalada de forma tal que coincida en magnitud con la envolvente de la corriente de circulación.



**Figura 3-19. Respuestas dinámicas de la corriente de circulación y la diferencia de potencias activas.**

Esta correlación entre las dos dinámicas es muy importante, porque significa que es posible extraer la información de los puntos característicos de la respuesta transitoria de la diferencia de potencias activas, a partir de la envolvente de la respuesta dinámica de la corriente de circulación; dada por (3.34). De hecho, es coherente que la dinámica de la potencia activa transferida de un inversor a otro coincida con la dinámica de la corriente de circulación, ya que la dinámica de las tensiones no se ve modificada por la puesta en paralelo de los inversores, por lo que la única variable que domina el comportamiento de la transferencia de potencia de un inversor a otro es la corriente de circulación.

Para obtener los puntos característicos de la envolvente de la corriente de circulación, en primer lugar se obtiene de (3.35) la corriente de circulación  $i_{cir}(k)$  utilizando

la función *lsim*. Aplicándose la función *hilbert* sobre  $i_{cir}(k)$  se compone su variable analítica de tiempo discreto [219], definida por

$$i_{cir\_a}(k) = i_{cir}(k) + j\hat{i}_{cir}(k) \quad (3.47)$$

donde  $\hat{i}_{cir}(k)$  es la transformada de Hilbert de  $i_{cir}(k)$ . Finalmente, la magnitud de la señal analítica es la envolvente compleja de la señal original, obteniéndose

$$|i_{cir\_a}(k)| = \sqrt{i_{cir}(k)^2 + \hat{i}_{cir}(k)^2} \quad (3.48)$$

Como los puntos característicos ya fueron relevados de los resultados de simulación de la diferencia entre las potencias activas con PSIM, la aplicación del procedimiento para obtener los puntos característicos de la envolvente dada por  $|i_{cir\_a}(k)|$  se ilustra en el Capítulo 4 para el caso de utilizar otra estrategia de control.

Aunque se obtengan los puntos característicos de la envolvente de la corriente de circulación, es necesario determinar la ganancia  $K_m$  que relaciona el valor en régimen permanente de la diferencia entre las potencias activas con el ángulo de las tensiones. Para esto se observa que para una pequeña diferencia entre los ángulos de las tensiones,

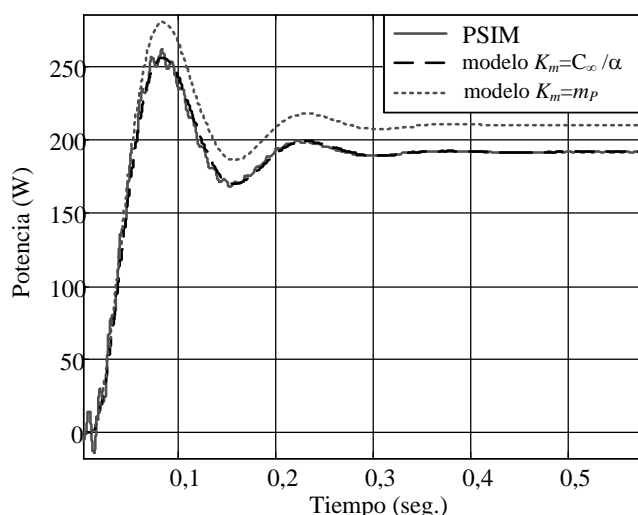
$$K_m = \frac{d\Delta P(0)}{d\alpha} = m_p \quad (3.49)$$

Por lo tanto, evaluando  $m_p$  y reemplazándolo en (3.38) se obtiene

$$G_p(s) = \frac{4,28 \times 10^7 e^{-0.007s}}{(s^2 + 29,45s + 2019)} \quad (3.50)$$

La diferencia entre las ganancias de las funciones de transferencias dadas por (3.50) y (3.43) se debe a que en el cálculo de  $m_p$  no se contempla el efecto de las diferencias paramétricas entre los dos inversores, la cual sí ha sido tenida en cuenta en la determinación de la respuesta transitoria de la diferencia entre las potencias activas en PSIM. El efecto de la diferencia entre las ganancias de cada función de transferencia se observa en las respuestas presentadas en la Figura 3-20, superponiendo la respuesta de la diferencia de potencias activas obtenida en PSIM.

Si bien la diferencia entre las respuestas observadas en la Figura 3-20 es visiblemente apreciable, esta no modifica significativamente el valor de ganancia límite con la cual los polos del sistema permanecerán dentro del círculo unitario, por lo que es posible obtener directamente el modelo para el diseño del controlador por curva de caída, a partir de realizar la identificación paramétrica sobre la envolvente de la corriente de circulación, y de la aplicación de la ecuación (3.50).



**Figura 3-20. Transitorio obtenido en PSIM de la diferencia entre las potencias activas de cada inversor y la respuesta obtenida del modelo utilizando  $K_m=C_c/\alpha$  y  $K_m=m_p$ .**

A continuación se analiza el efecto que tienen en la estabilidad del sistema el filtro pasa bajos, utilizado para obtener la potencia activa media en las propuestas de controladores por curva de caída.

### **3.3.2 Análisis del filtro pasa bajos utilizado para obtener las potencias medias**

El filtro pasa bajos se incluye en las estrategias de control por curva de caída para reducir las componentes armónicas de las potencia activas y reactiva instantáneas, de manera tal que estas oscilaciones no se trasladen al ángulo de la señal de referencia.

En [88] el modelo utilizado para analizar el efecto que tiene el filtro pasa bajos sobre la estabilidad del sistema, muestra que a menores frecuencias de corte la estabilidad mejora, mientras que la corriente de circulación entre los inversores, tardará más en llegar al valor de régimen.

Por otro lado, frecuencias de corte más elevadas permiten oscilaciones mayores en el ángulo de la señal de referencia. El efecto de estas oscilaciones en el desempeño en régimen permanente no se encuentra analizado en la literatura. Por lo tanto, a continuación se presenta en primer lugar, un análisis del lugar de raíces del sistema con controladores por curva de caída, indicándose el efecto que tiene la frecuencia de corte del filtro pasa bajos sobre la estabilidad del sistema; y en segundo lugar, presentar un análisis realizado en base a resultados de simulación en PSIM, en el cual se utilizaron distintas frecuencias de corte para determinar el contenido armónico de la tensión de salida, cuando los inversores alimentan la carga no lineal de referencia.

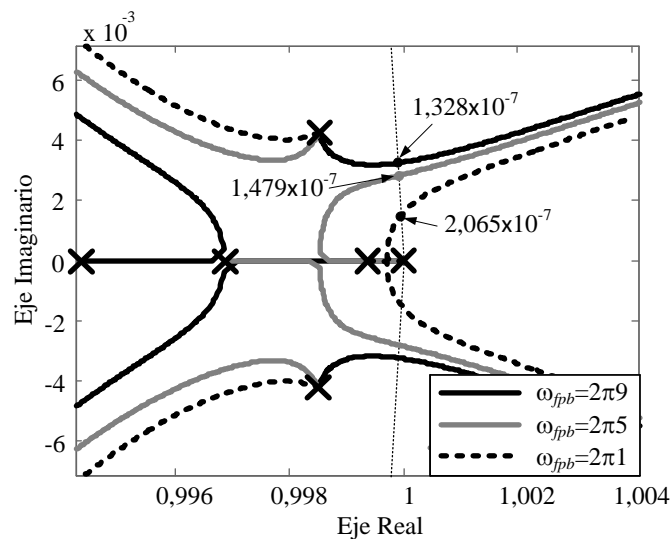
Para analizar el lugar de raíces del sistema, se deben obtener las funciones de transferencia en tiempo discreto, que relacionan la potencia activa con el ángulo de la señal de referencia dada por (3.50), el filtro pasa bajos (3.57) y el integrador observado en la Figura 3-2

$$G_{fpb}(s) = \frac{\omega_{fpb}}{(s + \omega_{fpb})} \quad (3.51)$$

Discretizando entonces la (3.50) y (3.57) utilizando la transformación de Tustin, e incluyendo el integrador mencionado y el coeficiente de curva de caída  $m$ , se obtiene finalmente la siguiente función de transferencia del sistema de control de potencia a lazo abierto:

$$G_{la_p}(z) = m \frac{G_p(z)G_{fpb}(z)}{z-1} \quad (3.52)$$

En la Figura 3-21, se presenta en la región cercana a las coordenadas  $1+j0$  del plano  $z$ , el lugar de raíces de  $G_{la_p}(z)$  variándose  $m$  para tres valores de frecuencia de corte del filtro pasa bajos, observándose que a medida que se reduce  $\omega_{fpb}$ , el rango de valores de  $m$  que mantiene los polos dentro del círculo unitario es mayor.



**Figura 3-21. Lugar de las raíces variando el coeficiente de curva de caída  $m$  para distintas frecuencias de corte  $\omega_{fpb}$ , indicándose los valores de  $m$  que dejan al sistema en el límite de estabilidad.**

Si bien los márgenes de ganancia del sistema son mayores a menor frecuencia de corte  $\omega_{fpb}$ , la ubicación de los polos del sistema estará más cerca del círculo unitario, presentando respuestas más lentas en las dinámicas de la corriente de circulación.

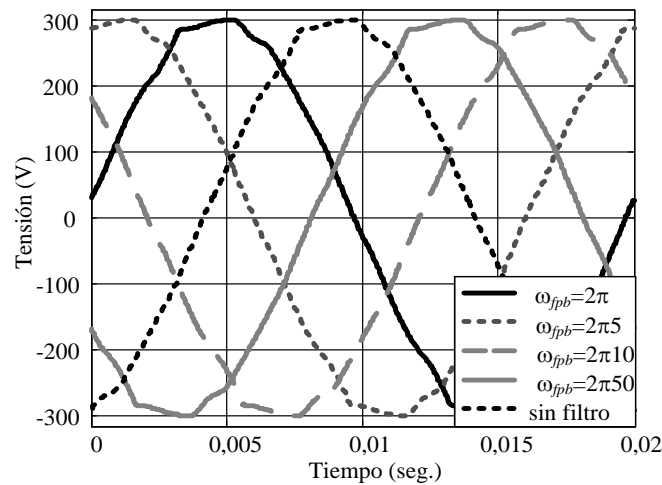
A continuación se cuantificará el efecto de la frecuencia de corte  $\omega_{fpb}$  en el  $THD_v$  de la tensión sobre la carga, para lo cual se incluirán los controladores resonantes diseñados

en el Capítulo 2, teniendo como objetivo evaluar el desempeño del sistema con todos sus controladores operando.

Para la carga no lineal se utilizó la carga no lineal de referencia definida en el Capítulo 2, la cual consume una potencia activa de 2kW.

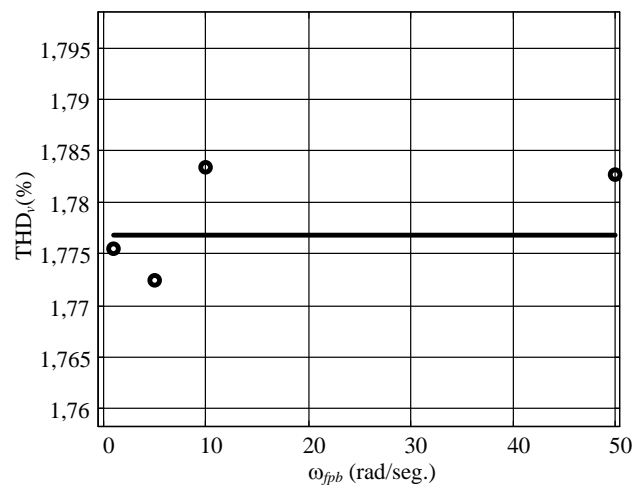
Como valor del coeficiente de caída  $m$  se utilizó  $0,6 \times 10^{-7}$  rad/W, presentando en la siguiente sección un procedimiento para su selección.

Para evaluar este contenido armónico en función de  $\omega_{fbb}$ , se obtuvieron resultados de simulación en PSIM realizando una variación paramétrica de esta frecuencia de corte, siendo las tensiones sobre la carga para cada caso presentadas en la Figura 3-22.



**Figura 3-22. Tensiones sobre la carga para distintos valores de  $\omega_{fbb}$  y para el caso en que no se utiliza filtro pasa bajos.**

Como se puede observar, las formas de onda de la tensión sobre la carga son muy similares para cada simulado, siendo el  $THD_v$  de cada una de estas tensiones presentado en la Figura 3-23.



**Figura 3-23.  $THD_v$  de las tensiones sobre la carga presentadas en la Figura 3-21 indicando en trazo continuo el  $THD_v$  de la tensión de salida para el caso en que no se utiliza filtro pasa bajos.**

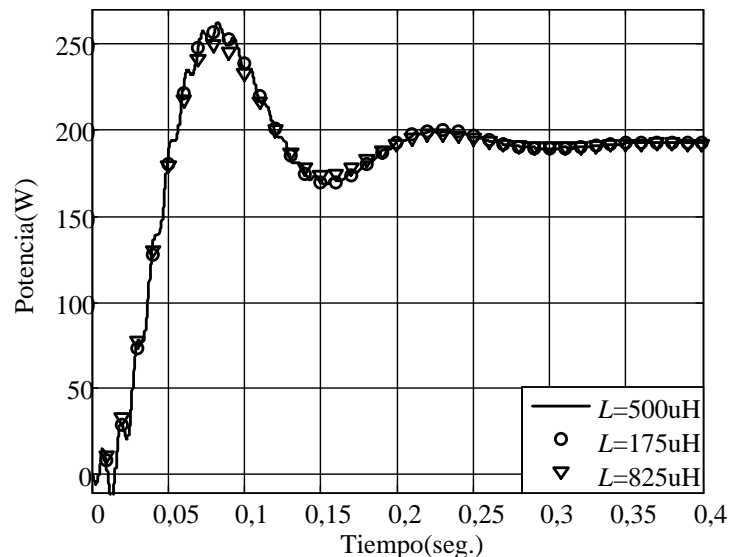
De los resultados obtenidos se puede concluir que la utilización del filtro pasa bajos no presenta ninguna ventaja desde el punto de vista del  $THD_v$  de las tensiones sobre la carga, pudiendo arribarse a la misma conclusión para el contenido armónico individual. Considerando además que la presencia de este filtro solamente afecta el tiempo de asentamiento de la corriente de circulación y a la vez influye en el transitorio de conexión de un inversor a la barra de alimentación de cargas críticas, de ahora en más no se tiene en cuenta este filtro en la estrategia de control.

### 3.3.3 Diseño del coeficiente de curva de caída.

A partir del modelo determinado en la Sección 3.3 para el diseño del controlador por curva de caída, en esta Sección se diseña el coeficiente de curva de caída  $m$ .

Siguiendo con la metodología de diseño de controladores aplicada en el Capítulo 2, se propone analizar la influencia de las variaciones paramétricas del filtro  $LC$  en el modelo que relaciona la potencia activa con el ángulo de la señal de referencia.

En este caso al no poder evaluar una expresión analítica de la planta para distintos parámetros del filtro  $LC$ , se obtuvieron resultados de las diferencias de potencia activa por simulación numérica en el software PSIM, utilizando valores de inductancia del filtro  $LC$  en los valores extremos correspondientes al  $\pm 65\%$  respecto del valor nominal, presentando los resultados en la Figura 3-24.



**Figura 3-24. Transitorio de la diferencia entre las potencias activas  $p_2$  y  $p_1$  para distintos valores de inductancia del filtro  $LC$ .**

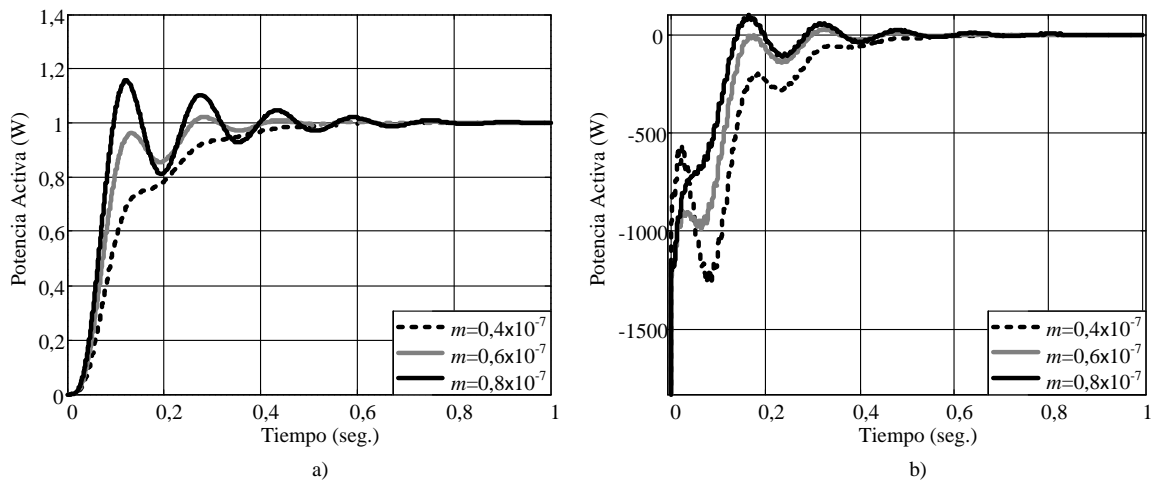
Como se puede deducir de la Figura 3-24, las diferencias que habrá en el modelo de control de potencia para este rango de variación paramétrica, son despreciables. Similares resultados pueden obtenerse también para el caso de variación de la capacitancia del filtro

LC. Como conclusión, no se requiere de análisis de robustez para definir el coeficiente de curva de caída en este lazo de control.

Para definir  $m$  se propone analizar el sobrepaso obtenido en la respuesta a lazo cerrado para distintos valores de este coeficiente. Partiendo de (3.52) la función de transferencia de lazo cerrado esta dada por:

$$G_{lc\_p}(z) = \frac{G_{la\_p}(z)}{1 + G_{la\_p}(z)} \quad (3.53)$$

Obteniendo la respuesta de (3.53) para una entrada en escalón unitario utilizando valores de  $m$  diferentes, se analiza el tiempo de establecimiento y las oscilaciones que presentan la diferencia de potencia para cada valor de  $m$ . En la Figura 3-25a) se presentan los resultados obtenidos para 3 valores de  $m$ .



**Figura 3-25. a) Respuesta transitoria de  $G_{lc\_p}(z)$  para distintos valores de  $m$ . b) Respuesta transitoria de la diferencia entre las potencias activas  $p_2$  y  $p_1$  al conectar un inversor con el otro alimentando una carga nominal, presentando en cada caso un valor de  $m$  diferente.**

En el sistema real, el ensayo de escalón de potencia activa en uno de los inversores no tendrá un sentido práctico, por lo que se propone realizar el análisis de la respuesta transitoria en la conexión de un inversor con el otro alimentando una carga nominal. Para esto es necesario tener los inversores correctamente sincronizados, para lo cual se propone utilizar el método de sincronismo presentado en la siguiente sección.

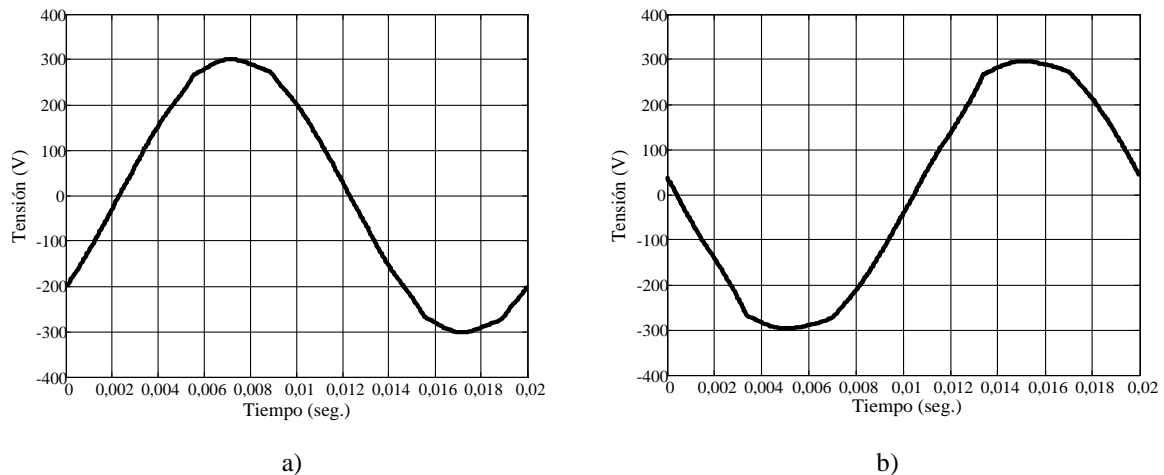
Los resultados de la conexión de un inversor con el otro se pueden obtener por simulación numérica en PSIM, y ellos se presentan en la Figura 3-25b). En esta figura se puede observar que luego de que el inversor es conectado en paralelo con el otro, la diferencia de potencia tiende a cero por el efecto del controlador por curva de caída, siendo este el comportamiento deseado al utilizar este controlador.

La correlación con los resultados de la Figura 3-25a) permite analizar el sistema a partir de la respuesta transitoria de  $G_{lc\_p}(z)$ . Como puede observarse, el valor de

$m = 0,6 \times 10^{-7}$  rad/W es un valor intermedio para obtener un buen tiempo de establecimiento, ya que valores por debajo de este presentan una respuesta dinámica con menor tiempo de establecimiento, y valores mayores de  $m$  logran mayores oscilaciones en la respuesta dinámica, retardando el tiempo en que la diferencia de potencias activas logra el régimen permanente.

Otra cuestión a tener en cuenta para seleccionar el valor de  $m$ , es el efecto que produce sobre la forma de onda de la tensión de salida cuando se alimentan cargas no lineales. Si bien el esquema propuesto en la Figura 3-2 para implementar el controlador por curva de caída tiene el propósito de evitar la variación de frecuencia en la señal de referencia, como se demostrará a continuación, dependiendo del valor de  $m$  la variación de ángulo en el controlador por curva de caída produce un efecto similar al de variación de frecuencia de la señal de referencia, lo cual afecta al rechazo de perturbaciones de los controladores resonantes.

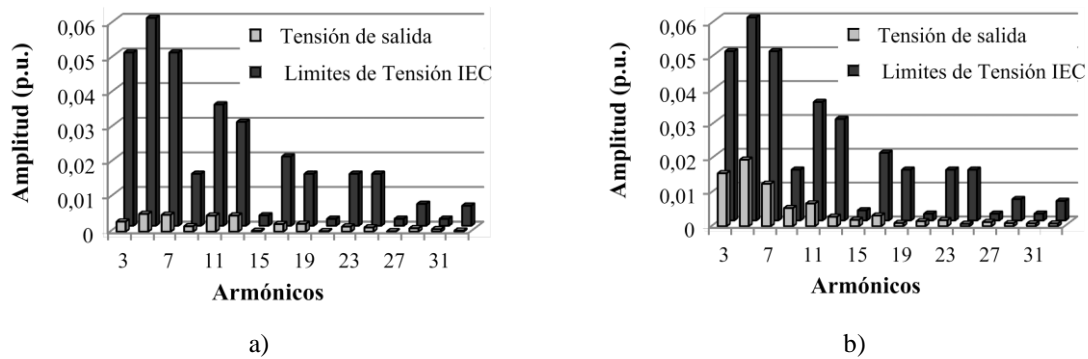
Para comprobar lo mencionado en el párrafo anterior, en la Figura 3-26 a) se presenta el resultado de simulación obtenido utilizando el software PSIM, de un inversor alimentando la carga no lineal de referencia, utilizando en la señal de referencia  $\delta = 0$  (3.1), con lo cual no se incorpora el controlador por curva de caída; mientras que en la la Figura 3-26 b) se presenta el resultado de simulación utilizando el controlador por curva de caída con  $m=0,6$  rad/W.



**Figura 3-26. Resultados de simulación de la tensión de salida de un inversor alimentando una carga no lineal de referencia, utilizándose como señal de referencia a) una sinusoidal con  $\delta=0$  y b) una sinusoidal con  $\delta$  dado por el controlador por curva de caída con  $m = 0,6$  rad/seg.**

Para comparar los contenidos armónicos individuales de cada una de las tensiones de salidas, en la Figura 3-27 a) se presenta el correspondiente a la tensión de salida de la Figura 3-26 a) y en la Figura 3-27 b) el correspondiente a la Figura 3-26 b).





**Figura 3-27. Contenidos armónicos individuales a) correspondiente a la tensión de salida de la Figura 3-26 a) y b) correspondiente a la tensión de salida de la Figura 3-26 b).**

Como puede deducirse de la comparación de la Figura 3-26 a) con la Figura 3-27 b), el controlador por curva de caída con  $m = 0,6 \text{ rad/W}$  tiene un efecto sobre la distorsión armónica de la tensión de salida, lo cual resulta en una  $\text{THD}_v = 3\%$ , mientras que la  $\text{THD}_v$  de la tensión de salida de la Figura 3-26 a) es del 1,1%.

Si bien el contenido armónico individual de la tensión de salida cuando se agrega el controlador por curva de caída es mayor que en el caso en que no se lo implementa, los armónicos individuales de la tensión de salida son menores que los requeridos por la norma IEC 61000-2-2, y la  $\text{THD}_v$  resulta también menor al valor exigido por la norma IEEE 519. En caso de requerirse un menor contenido armónico con el controlador por curva de caída, es posible utilizar un menor valor de  $m$  en detrimento del tiempo de asentamiento de la diferencia de potencias activas entre los inversores.

### 3.3.4 Resumen de la metodología de diseño de la estrategia de control por curva de caída

A partir del análisis realizado en esta sección y en la Sección 3.2, la metodología para diseñar la estrategia de control por curva de caída engloba la selección de la impedancia virtual y el coeficiente de curva de caída, pudiéndose resumir la metodología en los siguientes pasos:

- 1) Determinar la relación entre corriente de circulación, regulación de tensión e impedancia virtual, y en función de las especificaciones de desempeño en régimen permanente para estas variables, seleccionar la impedancia virtual.
- 2) Determinar la envolvente de la respuesta dinámica de la corriente de circulación obtenida de la simulación de (3.34), y de esta extraer la información de los puntos característicos que permitan determinar los parámetros de la función de transferencia  $G_p(s)$  (3.50), mientras que para determinar la ganancia  $K_m$  aplicar la ecuación (3.49). A partir del análisis de

la respuesta del sistema a lazo cerrado, dada por la función de transferencia (3.53), determinar el coeficiente de curva de caída  $m$  que logre una respuesta en régimen permanente con el menor número de oscilaciones posibles, pero sin producir un elevado tiempo de establecimiento. En caso de requerirse un menor contenido armónico en la tensión de salida cuando se alimentan cargas no lineales, escoger un menor valor de  $m$  para disminuir su efecto sobre la distorsión armónica.

### **3.4 Método de sincronización.**

En un sistema compuesto por múltiples inversores conectados en paralelo, al momento de realizar la conexión de un nuevo inversor al sistema, este debe tener una tensión de salida sincronizada con la tensión aplicada sobre la carga por los demás inversores, teniendo como objetivo evitar una corriente de circulación excesiva entre los inversores.

Para realizar esta sincronización diversas técnicas utilizan PLLs [5, 6, 9], debiendo conmutar al controlador por curva de caída una vez que se tengan en fase la tensión sobre la carga con la tensión de salida del inversor a conectar.

Si no se utiliza comunicación entre los inversores y en caso de que no se permitan partes en común entre los módulos, la medición de la tensión sobre la carga requiere de un sensor de tensión adicional por cada inversor, lo que aumenta la cantidad de componentes y costos del sistema.

Otra posibilidad es utilizar comunicación de reducido ancho de banda entre los inversores, con la cual es posible enviar una señal de sincronización desde uno de los inversores que se encuentre alimentando a las cargas críticas hacia el inversor a conectar. Esto se representa en la Figura 3-28, indicando las llaves que separan al inversor a conectar del resto del sistema, siendo estas llaves comandadas por el controlador del inversor.

Esta señal de sincronización puede ser la señal de tensión de salida de uno de los inversores que se encuentra alimentando a la carga, con la cual a partir de un PLL se puede sintetizar una tensión de salida en fase con la tensión en la carga.

La relación entre el PLL y el controlador por curva de caída fue establecida en [115], presentando ambos sistemas la misma estructura con la diferencia en las señales que se utilizan en la entrada de cada uno. Para presentar las similitudes se presentan en la Figura 3-29a) las estructuras del PLL monofásico [220] y del controlador por curva de caída convencional.

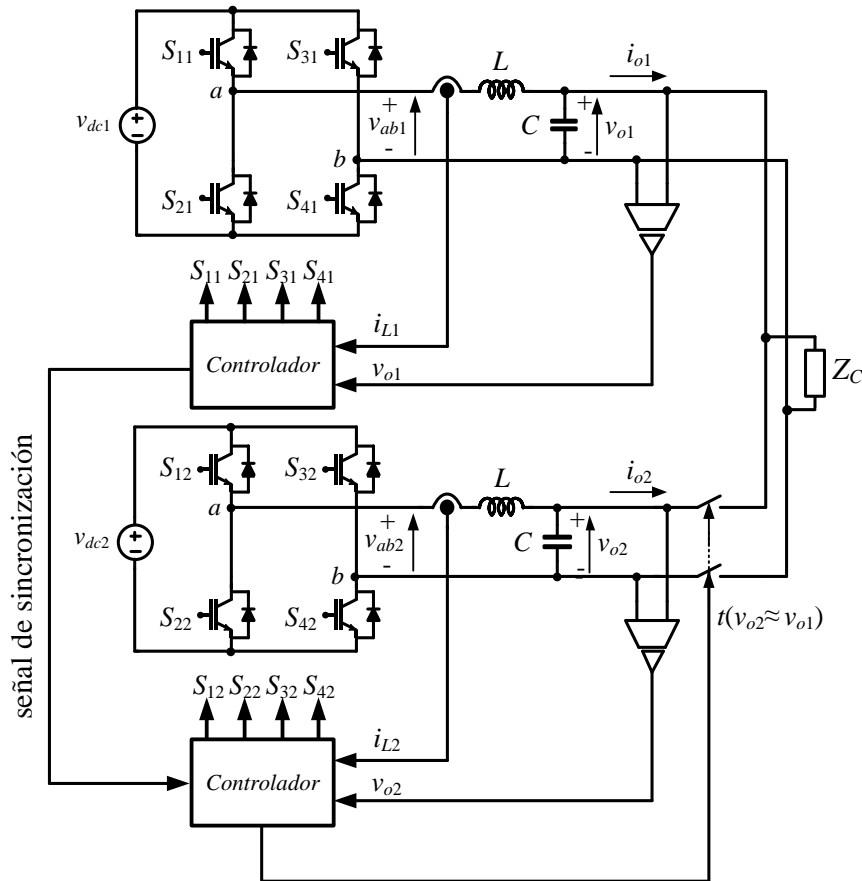


Figura 3-28. Representación esquemática del método de conexión en paralelo entre inversores.

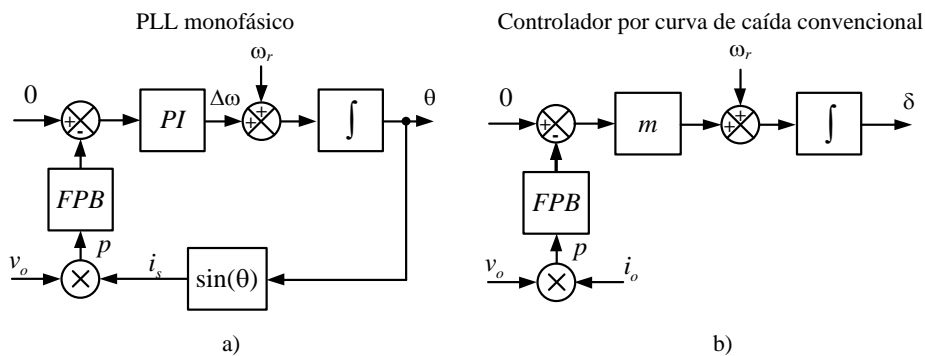


Figura 3-29. Diagrama de bloques. a) PLL monofásico. b) Controlador por curva de caída convencional.

En [220] identifican a la estructura presentada en la Figura 3-29a) como *single-phase power PLL* (PLL de potencia monofásica), siendo posible a partir de este esquema interpretar de forma simple el funcionamiento del PLL, ya que la señal  $i_s$  representa a una corriente ficticia, que al multiplicarse por la señal de entrada  $v_o$ , produce una potencia activa instantánea  $p$ , la cual una vez filtrada representa a una potencia activa media. Esta señal es la realimentación de este sistema a lazo cerrado, por lo cual si se utiliza un controlador PI, la salida tiende a la referencia en régimen permanente, con lo que al ser

esta última igual a cero,  $p$  será cero al alcanzar el estado estacionario, e  $i_s$  estará en cuadratura con  $v_o$ , obteniéndose a partir del  $\cos(\theta)$  la señal sincronizada con  $v_o$  pero con amplitud unitaria.

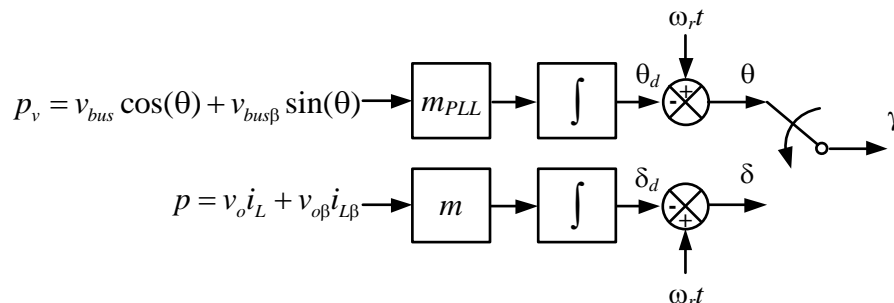
Las similitudes y diferencias entre el controlador por curva de caída y el PLL monofásico son evidentes en la Figura 3-29. A diferencia del PLL, el controlador por curva de caída solo utiliza el coeficiente de caída  $m$ , mientras que la señal de potencia activa se obtiene a partir de la tensión y corriente de salida.

Utilizando una estructura más compleja para el PLL, se pueden lograr mejores respuestas dinámicas de estos sistemas. El SRF-PLL (*synchronous reference frame PLL*) modificado para sistemas monofásicos es una de estas alternativas [220], siendo su estructura similar a la del controlador por curva de caída propuesto en la Figura 3-2.

Considerando además los resultados obtenidos en la Sección 3.3.2 sobre el efecto del filtro pasa bajos en el resultado de la tensión de salida sintetizada, se propone quitar el filtro pasa bajos del PLL, al ser despreciable el efecto de los armónicos sobre la señal de referencia obtenida.

Además, al igual que en el controlador por curva de caída que implementa la relación  $P-\delta$  en la Figura 3-2, al mantener fija la frecuencia de operación es posible pasar el integrador antes del sumador de frecuencia, sumándole al ángulo determinado el término  $\omega_r k T_s$  para completar el argumento de la señal de referencia.

El esquema propuesto para la sincronización se presenta en la Figura 3-30, donde se puede ver en la parte superior de la figura el esquema del PLL, el cual presenta una ganancia  $m_{PLL}$  diferente al valor del coeficiente de curva de caída. Esto se debe a que la respuesta dinámica del PLL puede hacerse más rápida que la del controlador por curva de caída, ya que el primero no tiene los mismos límites de estabilidad que el segundo.



**Figura 3-30. Diagrama de bloques del método de sincronización propuesto.**

Para obtener la señal  $v_{bus\beta}$  se propone utilizar el mismo filtro pasa todo utilizado para sintetizar la impedancia virtual, siendo su función de transferencia presentada en (3.2).

La llave en la Figura 3-30 debe conmutarse en el instante en que la tensión de salida del inversor está en fase con la tensión sobre la carga.

Para determinar el valor de  $m_{PLL}$  se requiere analizar la estabilidad de este sistema. Debido a que el PLL es un sistema no lineal, se debe analizar la dinámica del ángulo de salida con herramientas para sistemas no lineales. Otra posibilidad es considerar un modelo linealizado en torno a un punto de operación, lo cual si bien es una aproximación válida para pequeñas diferencias entre el ángulo de la tensión de entrada y el ángulo determinado por el PLL, este modelo lineal permite escoger la ganancia  $m_{PLL}$  que garantiza un amplio rango de operación.

Expresando a la señal de la tensión sobre la carga con la siguiente expresión

$$v_{bus} = V_o \sin(\omega t) \quad (3.54)$$

la componente atrasada  $90^\circ$   $v_{bus\beta}$  puede escribirse como

$$v_{bus\beta} = -V_o \cos(\omega t) \quad (3.55)$$

Multiplicando estas dos señales por las componentes ortogonales de la tensión obtenida por el PLL, se obtiene la expresión para la potencia ficticia  $p_v$

$$p_v = V_o \sin(\omega t) \cos(\omega t - \theta_d) - V_o \cos(\omega t) \sin(\omega t - \theta_d) \quad (3.56)$$

Por identidades trigonométricas se puede escribir

$$p_v = V_o \sin(\omega t) \left( \frac{\cos(\omega t) \cos(\theta_d) + \sin(\omega t) \sin(\theta_d)}{\cos(\omega t - \theta_d)} \right) - V_o \cos(\omega t) \left( \frac{\sin(\omega t) \cos(\theta_d) - \cos(\omega t) \sin(\theta_d)}{\sin(\omega t - \theta_d)} \right) \quad (3.57)$$

Reagrupando términos se tiene

$$p_v = V_o \sin(\omega t) \cos(\omega t) \cos(\theta_d) + V_o \sin^2(\omega t) \sin(\theta_d) - V_o \sin(\omega t) \cos(\omega t) \cos(\theta_d) + V_o \cos^2(\omega t) \sin(\theta_d) \quad (3.58)$$

aplicando nuevamente identidades trigonométricas

$$p_v = V_o \left( \frac{\sin(2\omega t)}{2} \right) \cos(\theta_d) + V_o \left( \frac{1 - \cos(2\omega t)}{2} \right) \sin(\theta_d) - V_o \left( \frac{\sin(2\omega t)}{2} \right) \cos(\theta_d) + V_o \left( \frac{1 + \cos(2\omega t)}{2} \right) \sin(\theta_d) \quad (3.59)$$

Como se puede apreciar en (3.59), las componentes de la potencia activa ficticia que pulsán al doble de la frecuencia se cancelan, siendo esta la principal ventaja de utilizar la teoría de la potencia instantánea para la determinación de las potencias activas y reactivas instantáneas.

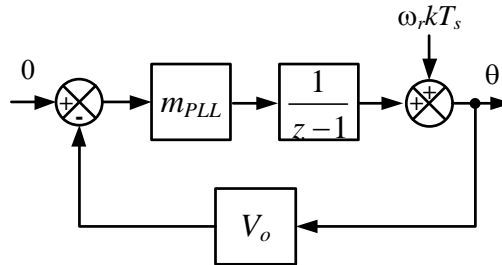
Finalmente, la expresión para la potencia activa instantánea ficticia es

$$p_v = V_o \sin(\theta_d) \quad (3.60)$$

Por lo que para pequeñas fluctuaciones del ángulo en torno al punto de operación  $\sin(\theta_d) \approx \theta_d$ , pudiéndose escribir

$$p_v = V_o \theta_d \quad (3.61)$$

A partir del modelo de pequeña señal para el PLL propuesto, se presenta el diagrama de bloques considerando la implementación digital.



**Figura 3-31. Diagrama de bloques representativo del modelo de pequeña señal del PLL**

La función de transferencia para el análisis del sistema a lazo abierto vendrá dada por

$$G_{la\_PLL}(z) = \frac{m_{PLL} V_o}{z-1} \quad (3.62)$$

En la Figura 3-32 se presenta el lugar de raíces de  $G_{la\_PLL}(z)$ , indicándose la ganancia en el límite de estabilidad del sistema y la ganancia escogida para la implementación.

Por simulación numérica se determinó que el valor de  $m_{PLL}$  que inestabiliza al PLL está próximo a 0,0067, por lo que es posible utilizar el modelo de pequeña señal para estimar el límite de estabilidad. Escogiendo  $m_{PLL} = 0,002$  se obtiene una excelente respuesta dinámica del PLL. En la Figura 3-33a) se presenta la respuesta a un escalón unitario de fase, obtenida a partir del modelo a lazo cerrado del PLL, mientras que para evaluar el desempeño sobre el sistema no lineal, en la Figura 3-33b) se presenta la respuesta de la potencia ficticia obtenida por simulación numérica en PSIM.

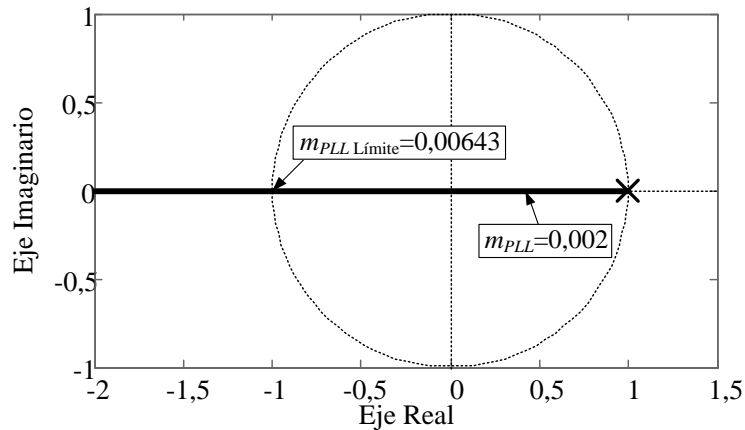


Figura 3-32. Lugar de raíces de  $G_{la\_PLL}(z)$ .

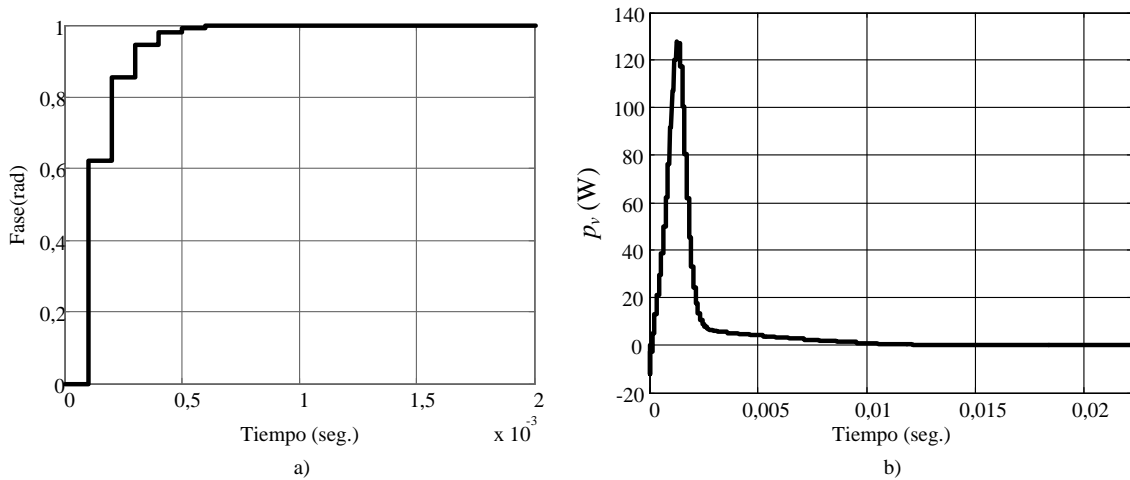
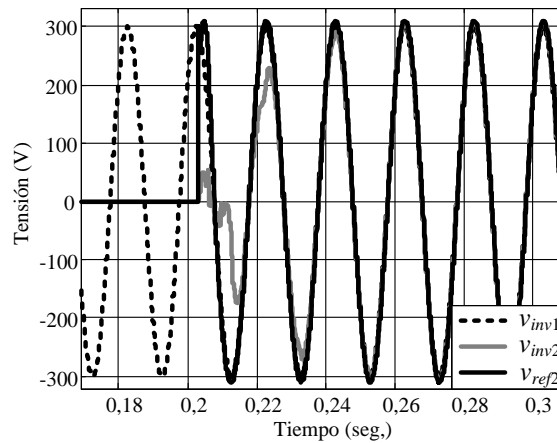


Figura 3-33 a) Respuesta a un escalón unitario de la fase del PLL obtenida con el modelo de pequeña señal. b) Potencia ficticia obtenida en PSIM al inicio del proceso de sincronización.

Como se puede observar en la respuesta de la Figura 3-33b) la potencia ficticia se reduce prácticamente a cero luego de un ciclo de la tensión sintetizada por los inversores, lo cual demuestra la rápida velocidad de enganche de fase del PLL.

En la Figura 3-34 se presenta la tensión sobre la carga, denominada como  $v_{inv1}$ , siendo el inversor 1 el que esta alimentando dicha carga. A los 0,203 segundos, se inicia el funcionamiento del segundo inversor, comenzándose con el proceso de sincronización. Como se puede observar, la referencia del inversor 2 rápidamente se coloca en fase con  $v_{inv1}$ , mientras que la tensión de salida del inversor 2,  $v_{inv2}$ , presenta un transitorio debido a las dinámicas establecidas por el diseño de los lazos internos de control.

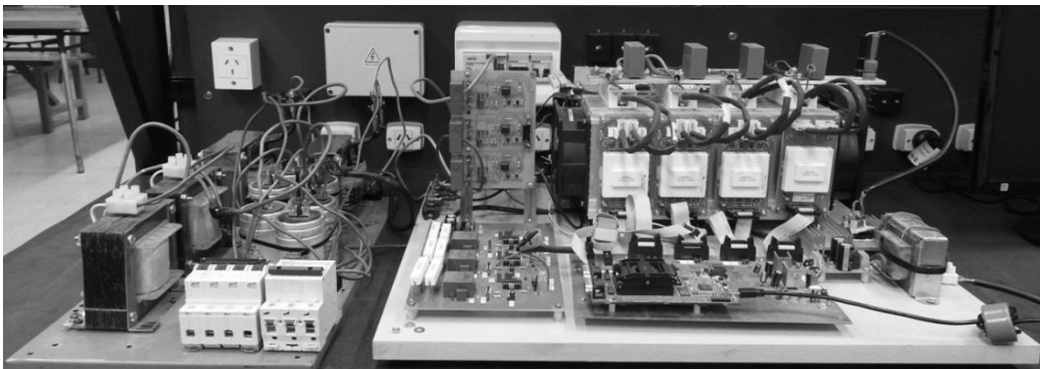


**Figura 3-34. Respuesta transitoria de la tensión de salida al momento de iniciarse el proceso de sincronización.**

Es posible concluir que luego de aproximadamente seis ciclos de haberse iniciado el proceso de sincronización, se puede realizar el cambio de funcionamiento al controlador por curva de caída, según se presenta en el esquema de la Figura 3-30.

### 3.5 Resultados Experimentales

Para validar el análisis de la relación entre la corriente de circulación y la regulación de tensión presentado en la Sección 3.2.4, el cual utiliza el modelo propuesto en la Sección 3.2.2, a continuación se presentan los resultados experimentales obtenidos con dos inversores monofásicos, los cuales como se puede observar en la fotografía de la Figura 3-35, se han montado sobre un mismo disipador.



**Figura 3-35. Fotografía del prototipo de laboratorio utilizado para obtener los resultados experimentales de dos inversores conectados en paralelo.**

Para implementar los controladores de cada inversor se utilizó un mismo DSP TMS320F28335, con lo cual se evitó el uso de una interfaz CAN para comunicar los controladores de cada inversor. El resto de los componentes utilizados fueron descritos en el Capítulo 2.



En primer lugar se presentan los resultados obtenidos para relevar las características estáticas de tensión en la carga y corriente de regulación, siendo el objetivo validar el modelo propuesto en la sección 3.2.2. Para esto se utiliza una señal de referencia del lazo externo de control de tensión común para los dos inversores, implementando distintos valores de impedancia virtual en cada ensayo. En una segunda parte se presentan los resultados obtenidos para validar las características dinámicas del sistema cuando se utilizan los controladores por curva de caída.

### 3.5.1 Resultados en régimen permanente utilizando una misma señal de referencia para los inversores

Para los ensayos que permiten relevar las características estáticas de tensión en la carga y corriente de circulación, se utilizó la carga nominal de 2kW, capturándose las formas de onda de la tensión sobre la carga y de las corrientes  $i_{L1}$  e  $i_{L2}$ , y restando estas dos corrientes con el menú “Math” del osciloscopio, se visualiza la corriente de circulación. Debido a que las no linealidades de la planta afectan al contenido armónico de la corriente de circulación, se incluyeron los controladores resonantes en las frecuencias armónicas de la fundamental, diseñados a partir de la metodología propuesta en el Capítulo 2.

Los parámetros del prototipo utilizado se resumen en la Tabla 3-2.

**Tabla 3-2 Parámetros del prototipo compuesto por dos inversores monofásicos conectados en paralelo.**

Potencia de salida de cada inversor, $S$	2 kVA
Tensión de entrada, $V_{dc}$	400 V
Tensión de salida, $V_{ac-RMS}$	220 V
Frecuencia fundamental, $f_r$	50 Hz
Valor base de corriente, $I_{base}$	12,86 A
Valor base de tensión, $V_{base}$	311 V
Valor de impedancia base, $Z_{base}$	24,2 $\Omega$
Frecuencia de conmutación, $f_s$	10 kHz
Inductancia filtro de salida, $L$	500 $\mu$ H
Resistencia del inductor $L$ , $r_L$	0,118 $\Omega$
Resistencia de carga nominal, $R_c$	24,2 $\Omega$
Capacitancia filtro de salida, $C$	60 $\mu$ F
Resistencia de la carga no lineal, $R_s$	44,7 $\Omega$
Resistencia de suavizado de la carga no lineal, $R_1$	0,967 $\Omega$
Capacitancia de la carga no lineal, $C_c$	3300 $\mu$ F
Armónicas en las que se implementaron controladores resonantes	1 <sup>ra</sup> , 3 <sup>ra</sup> , 5 <sup>ta</sup> , 7 <sup>ma</sup> , 9 <sup>na</sup> , 15 <sup>ta</sup> , 21 <sup>ra</sup> y 27 <sup>ma</sup>
Ángulos de compensación de los controladores resonantes	Tabla 2-3
Ganancias de los controladores resonantes	Tabla 2-4
Magnitud de la impedancia virtual, $k_{zv}$	0,5; 1; 2; 3; 4 y 5 $\Omega$
Ángulo de la impedancia virtual, $\theta_{zv}$	60°
Coefficiente de curva de caída, $m$	0,6 x 10 <sup>-7</sup> rad/W
Ganancia del PLL, $m_{PLL}$	0,002
Ganancias del circuito de medición de tensión, $H_{v1}$	1
Ganancias del circuito de medición de tensión, $H_{v2}$	0,99

Para cada uno de los ensayos presentados, se realizó una calibración de las ganancias de acondicionamiento en el DSC, de forma tal de que exista una diferencia entre las tensiones sintetizadas por cada inversor, la cual represente al 1% de variación entre el circuito de medición de tensión de un inversor y el otro, de forma tal de poder corroborar las curvas estáticas obtenidas con el modelo propuesto en la Sección 3.2.2.

En primer lugar se presentan en la Figura 3-36 las tensiones de vacío de cada inversor, donde se puede ver que estas están en el valor eficaz nominal de 220V.

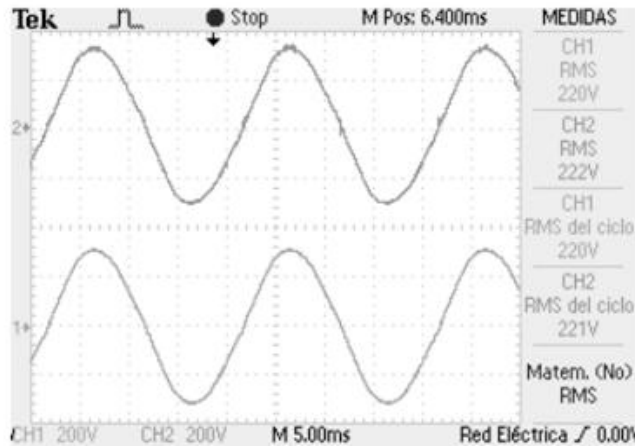


Figura 3-36. Tensión en vacío de cada inversor. Esc. de Tensión 200V/div.

A continuación se presentan en la Figura 3-37, Figura 3-38, Figura 3-39, Figura 3-40, Figura 3-41 y Figura 3-42 los oscilogramas obtenidos para los casos en que se utilizaron impedancias virtuales de magnitud  $0,5\Omega$ ,  $1\Omega$ ,  $2\Omega$ ,  $3\Omega$ ,  $4\Omega$  y  $5\Omega$  respectivamente.

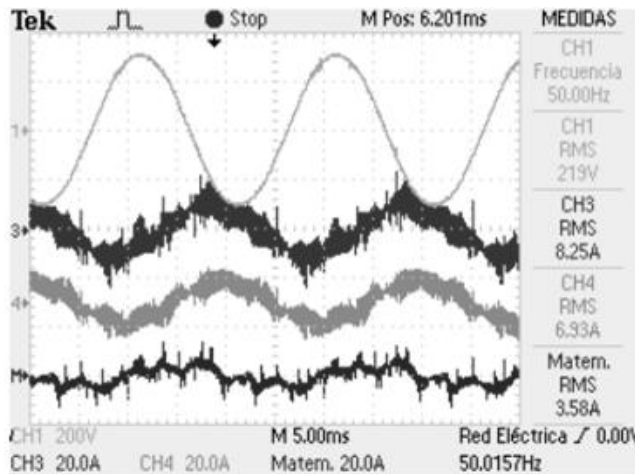


Figura 3-37. Tensión sobre la carga (CH1) con dos inversores conectados en paralelo utilizando una impedancia virtual  $0,5\Omega$ , corriente de circulación (MATH) y corrientes  $i_{L1}$  (CH3) e  $i_{L2}$  (CH4). Esc. de Tensión 200V/div. Esc. de Corriente 20A/div.

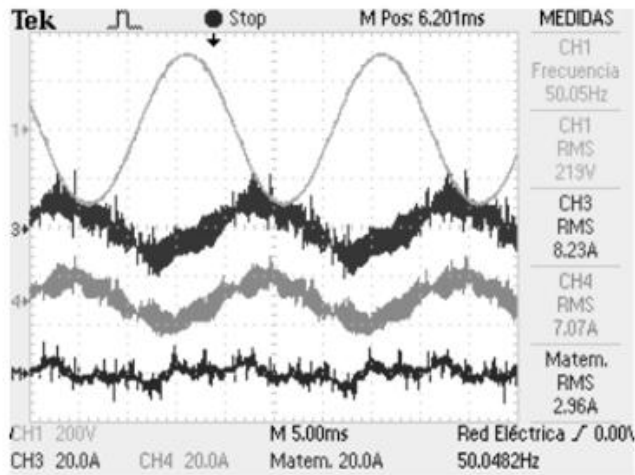


Figura 3-38. Tensión sobre la carga (CH1) con dos inversores conectados en paralelo utilizando una impedancia virtual  $1\Omega$ , corriente de circulación (MATH) y corrientes  $i_{L1}$  (CH3) e  $i_{L2}$  (CH4). Esc. de Tensión 200V/div. Esc. de Corriente 20A/div.

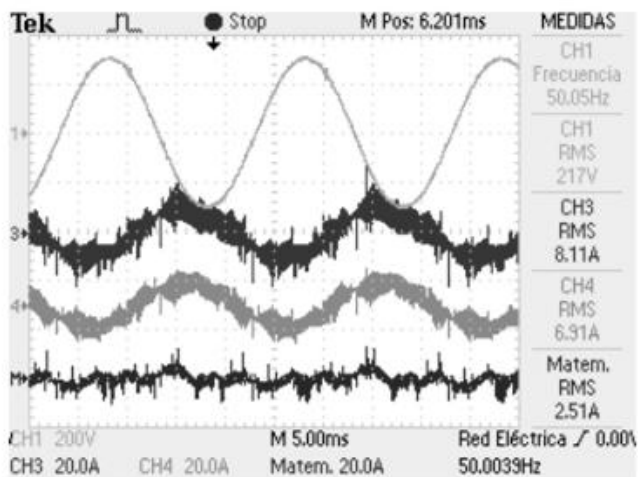


Figura 3-39. Tensión sobre la carga (CH1) con dos inversores conectados en paralelo utilizando una impedancia virtual  $2\Omega$ , corriente de circulación (MATH) y corrientes  $i_{L1}$  (CH3) e  $i_{L2}$  (CH4). Esc. de Tensión 200V/div. Esc. de Corriente 20A/div.

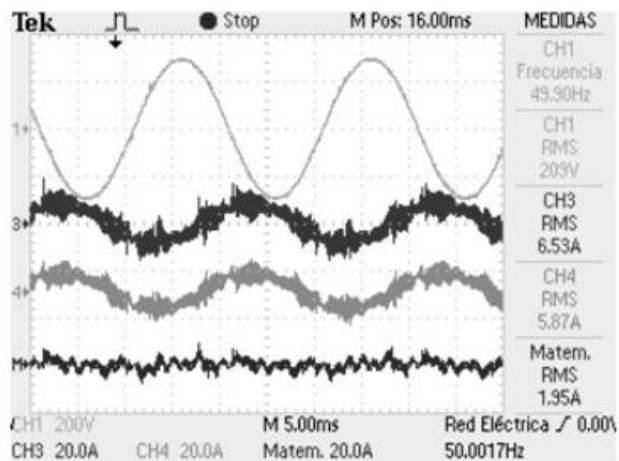


Figura 3-40. Tensión sobre la carga (CH1) con dos inversores conectados en paralelo utilizando una impedancia virtual  $3\Omega$ , corriente de circulación (MATH) y corrientes  $i_{L1}$  (CH3) e  $i_{L2}$  (CH4). Esc. de Tensión 200V/div. Esc. de Corriente 20A/div.

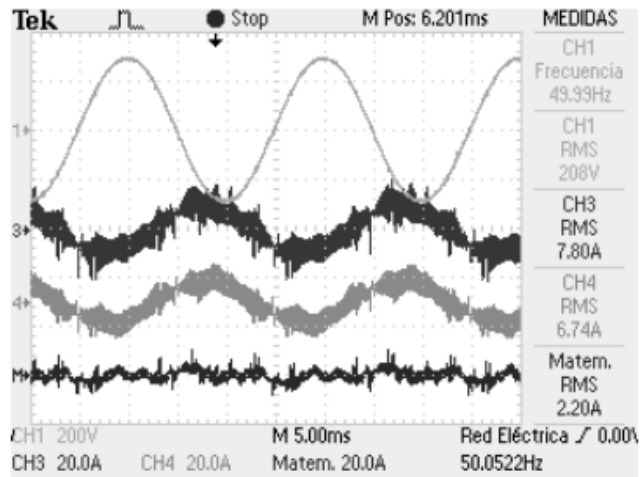


Figura 3-41. Tensión sobre la carga (CH1) con dos inversores conectados en paralelo utilizando una impedancia virtual  $4\Omega$ , corriente de circulación (MATH) y corrientes  $i_{L1}$  (CH3) e  $i_{L2}$  (CH4). Esc. de Tensión 200V/div. Esc. de Corriente 20A/div.

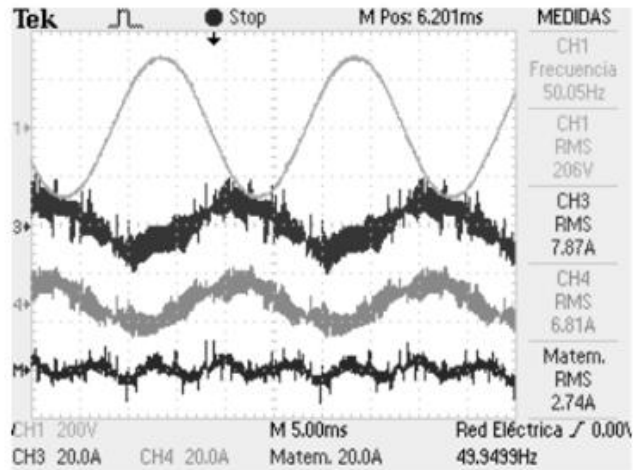


Figura 3-42. Tensión sobre la carga (CH1) con dos inversores conectados en paralelo utilizando una impedancia virtual  $5\Omega$ , corriente de circulación (MATH) y corrientes  $i_{L1}$  (CH3) e  $i_{L2}$  (CH4). Esc. de Tensión 200V/div. Esc. de Corriente 20A/div.

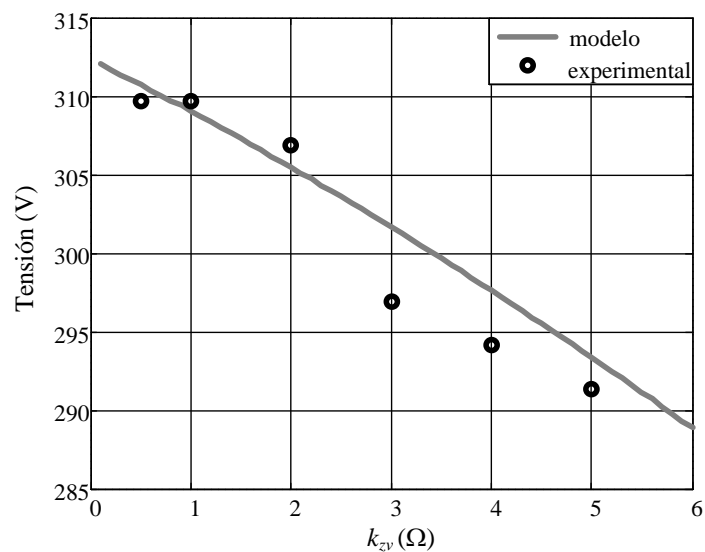
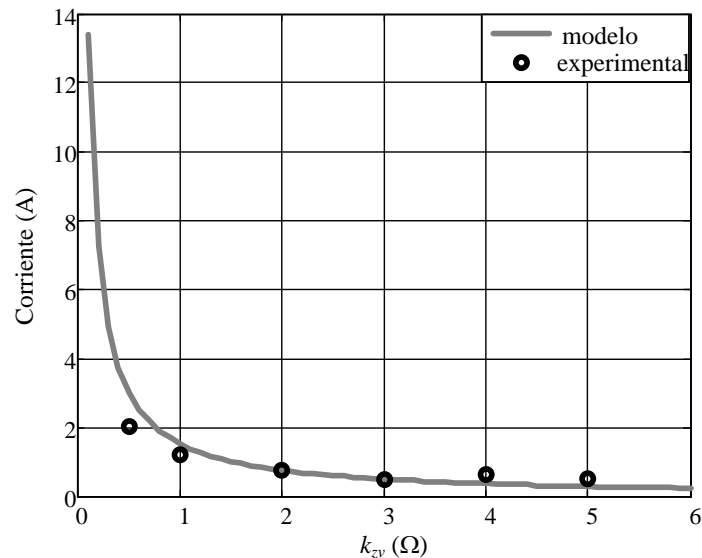


Figura 3-43. Tensión sobre la carga obtenida del modelo propuesto y experimentalmente.

A partir de los valores eficaces de la tensión de salida que se muestran en los seis últimos oscilogramas, en la Figura 3-43 se presenta una comparación de estos valores junto a la curva de regulación de tensión obtenida de la respuesta dada por (3.32) para el rango de  $k_{zv}$  de 0 a  $6\Omega$ .

Como se puede observar en la Figura 3-43, los valores de tensión de salida obtenidos experimentalmente para cada impedancia se encuentran en torno a la curva de regulación obtenida con el modelo. La diferencia obtenida entre los dos resultados se debe a que el sistema es muy sensible a la calibración de los circuitos de medición de la tensión de salida, efecto éste observado durante la realización de cada ensayo.

Debido al contenido armónico de la corriente de circulación, se procesó esta variable en MATLAB<sup>®</sup> mediante la FFT (*Fast Fourier Transform*- Transformada Rápida de Fourier) para extraer su componente fundamental. En la Figura 3-44 se presentan los valores experimentales de la componente fundamental de la corriente de circulación, en contraste con los valores de corriente de circulación obtenidos de la respuesta de (3.34) para el rango de  $k_{zv}$  de 0 a  $6\Omega$ .



**Figura 3-44. Corriente de circulación obtenida del modelo propuesto y experimentalmente.**

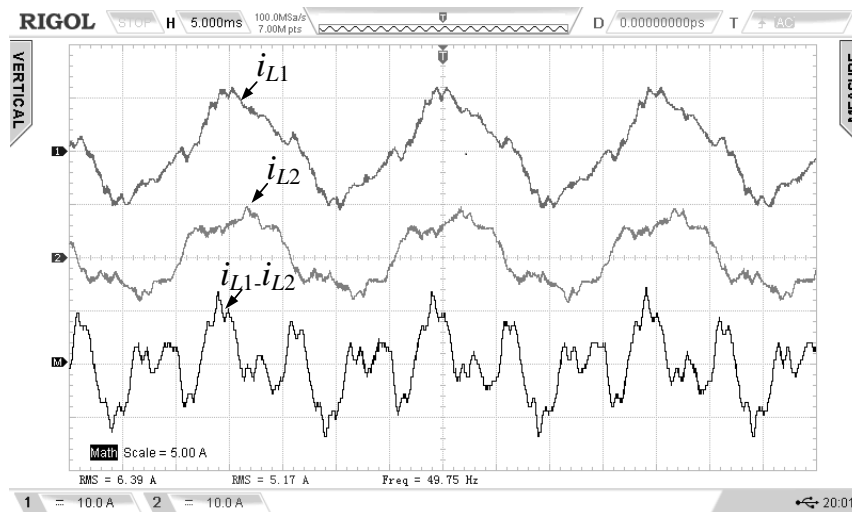
Como se puede deducir de la Figura 3-44, los resultados experimentales están fuertemente correlacionados con los resultados obtenidos a partir del modelo.

La conclusión que se obtiene de los resultados experimentales presentados, es que estos validan el análisis y los resultados obtenidos en la Sección 3.2.4, por lo que es posible utilizar el modelo propuesto para escoger las características de la impedancia virtual, y consecuentemente diseñar la impedancia de salida de cada inversor.

Es importante mencionar que durante los ensayos realizados, se observó la influencia de la impedancia de salida en las frecuencias armónicas de la fundamental sobre las componentes armónicas de la corriente de circulación, y si bien este efecto no es tan significativo como el que tiene la impedancia a frecuencia fundamental sobre la componente homónima de  $i_{cir}$ , a continuación se presentan resultados experimentales de esta variable obtenida con diferentes valores de  $F_{ac}$ . Obsérvese que, en función de lo analizado en el Capítulo 2, este parámetro es el que modifica la impedancia de salida en las frecuencias armónicas de la fundamental, y consecuentemente afecta al contenido armónico de la corriente de circulación

Para capturar con mayor detalle la corriente de circulación se utilizó un osciloscopio con mejor resolución, presentándose solamente los resultados de las corrientes en los inductores y la corriente de circulación.

En la Figura 3-45 se presentan las corrientes para el caso de utilizar  $F_{ac} = 0,05$ ; valor seleccionado en el procedimiento de diseño del Capítulo 2. Como se puede observar, el valor pico de la diferencia entre las corrientes es ligeramente mayor a 5 A, mientras que en función de la definición de corriente de circulación (3.33), el valor de  $i_{cir}$  es ligeramente mayor a 2,5 A.



**Figura 3-45. Corriente  $i_{L1}$  (CH1),  $i_{L2}$  (CH2) y diferencia entre las corrientes (Math),  $F_{ac}=0,05$ . Esc. de Corriente 10 A/div. Esc. de Math 5A/div.**

Adoptándose un valor de  $F_{ac} = 0,15$ ; en la Figura 3-46 se presenta el resultado experimental obtenido en la cual se observa un cambio significativo en la forma de onda y en las amplitudes máximas de la corriente de circulación.

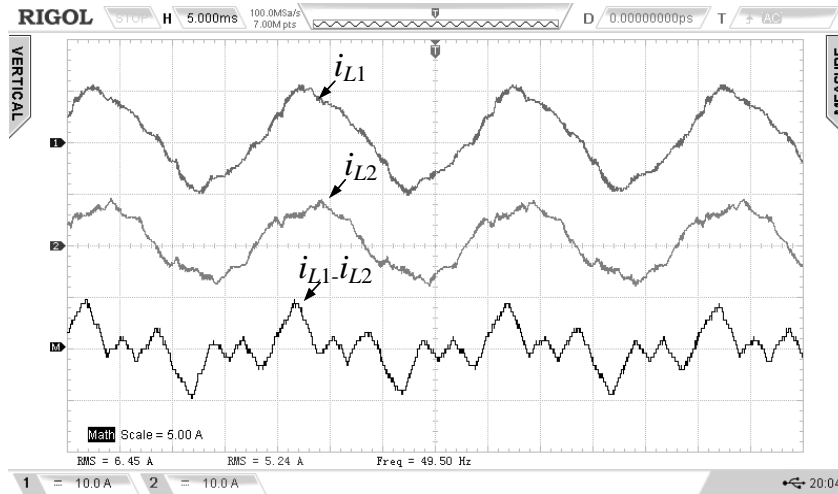


Figura 3-46. Corriente  $i_{L1}$  (CH1),  $i_{L2}$  (CH2) y diferencia entre las corrientes (Math),  $F_{ac}=0,15$ . Esc. de Corriente 10 A/div. Esc. de Math 5A/div.

Para observar las diferencia en el contenido armónico individual para cada valor de de  $F_{ac}$ , en la Figura 3-47 se presenta el contenido armónico de las corrientes de circulación de la Figura 3-45 y Figura 3-46.

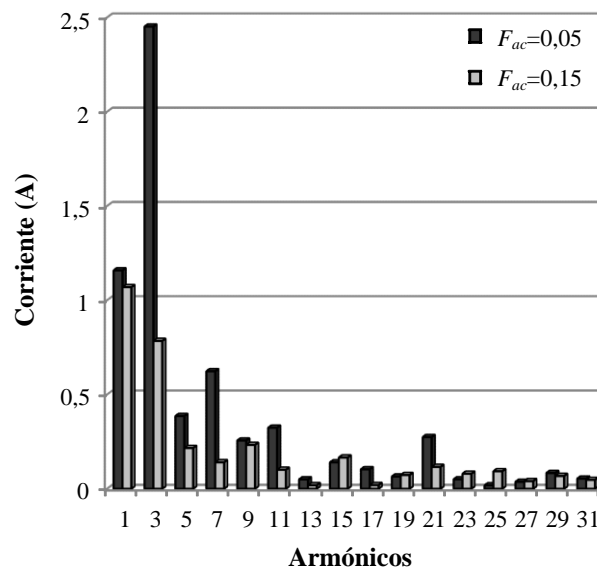


Figura 3-47. Contenido armónico individual de las corrientes de circulación de la Figura 3-45 y Figura 3-46.

Se deduce a partir de la Figura 3-47 que a mayores valores de  $F_{ac}$ , se reducen las frecuencias armónicas de la fundamental en la la corriente de circulación.

De los resultados presentados queda demostrado que es posible adoptar una reducida impedancia de salida en las frecuencias armónicas de la fundamental, ya que el efecto de esta sobre las componentes armónicas de la corriente de circulación es significativamente más reducido que el de la impedancia de salida a frecuencia fundamental sobre su componente homónima de  $i_{cir}$ . De todas formas y según se observó en la Figura 3-47, para el caso de conexión en paralelo de los inversores con la estrategia

de control propuesta en este capítulo, seleccionar el valor de  $F_{ac}$  que minimiza la  $THD_v$ , puede causar un contenido armónico individual de la corriente de circulación en las frecuencias armónicas de la fundamental, inclusive mayor que la componente fundamental. Debido a esto, es preferible seleccionar un mayor valor de  $F_{ac}$  en detrimento de una mayor  $THD_v$  de la tensión de salida, pero que consiga cumplir con la norma IEEE 519.

Sería pertinente realizar un análisis del impacto de las componentes armónicas de la corriente de circulación sobre el rendimiento del sistema, y a partir de este análisis seleccionar el parámetro  $F_{ac}$  en el caso de inversores conectados en paralelo. Para poder analizar analíticamente la relación entre la impedancia de salida y la corriente de circulación en las componentes armónicas de la fundamental, deben incluirse en el modelo propuesto en la Sección 3.2.2, los controladores resonantes en las frecuencias armónicas de la fundamental.

Con el objetivo de reducir las componentes armónicas de la corriente de circulación, los resultados experimentales presentados desde la Figura 3-36 a la Figura 3-42 se obtuvieron utilizando un factor  $F_{ac} = 0,15$ ; y también los resultados presentados de aquí en adelante.

### **3.5.2 Resultados en régimen transitorio utilizando una misma señal de referencia para los inversores**

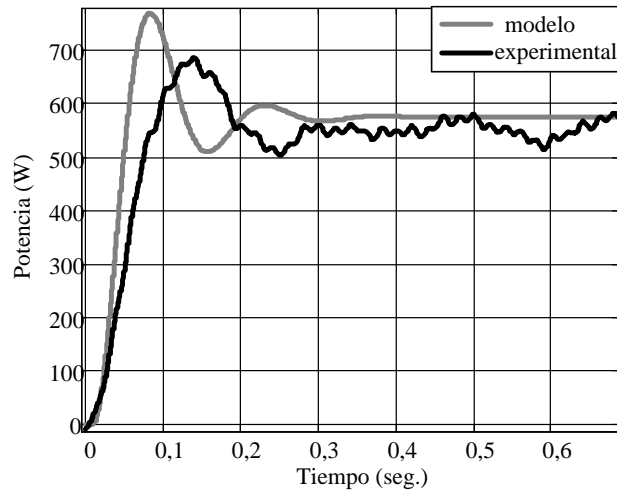
Para validar el modelo obtenido con el procedimiento propuesto en la Sección 3.3, se realizó un salto de ángulo en la referencia de uno de los inversores, capturando como variable interna del DSC la diferencia de las potencias activas entre los dos inversores. Este resultado se presenta en la Figura 3-48, junto con la respuesta obtenida del modelo, donde si bien se observa diferencia entre las dos respuestas, como se demostrará a continuación, esta diferencia no modifica significativamente el valor límite de ganancia estimado con el procedimiento propuesto.

Determinando el modelo de la planta a partir de aplicar (3.38) con los parámetros obtenidos de la respuesta dinámica de la diferencia de potencia activa obtenida en forma experimental, se obtiene la siguiente función de transferencia

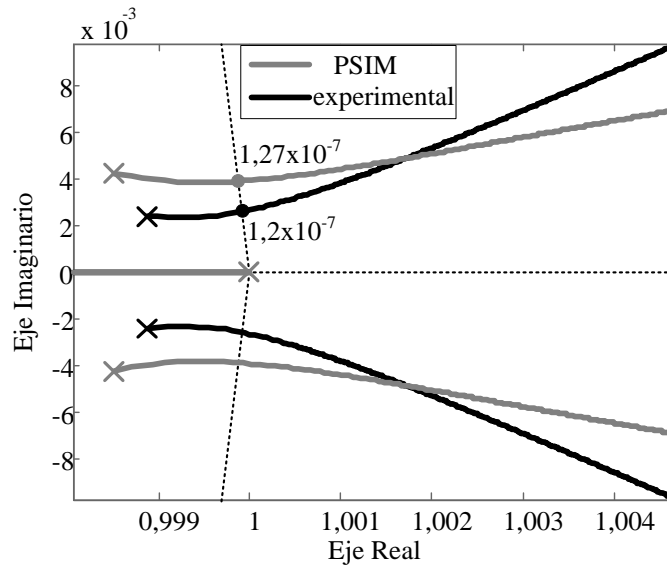
$$G_{pe}(s) = \frac{1,308 \times 10^{-7}}{(s^2 + 22,18s + 707)} \quad (3.63)$$

En la Figura 3-49 se presenta el lugar de raíces de  $G_{pe}(s)$  en serie con el integrador del controlador por curva de caída, junto al mismo lugar de raíces pero de la planta obtenida con el procedimiento aplicado al resultado de simulación.





**Figura 3-48. Respuesta dinámica de la diferencia de potencia obtenida del modelo y experimentalmente.**



**Figura 3-49. Lugar de raíces de  $G_p(z)/(z-1)$  determinado a partir de simulación en PSIM y en forma experimental  $G_{pe}(z)/(z-1)$ .**

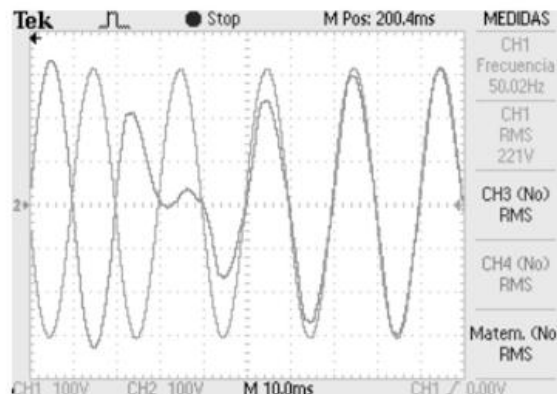
En los lugares de raíces presentados en la Figura 3-49, se indican los valores de ganancia límite, observando que la diferencia del valor obtenido en forma experimental con respecto del obtenido del resultado de simulación, es de apenas  $0,07 \times 10^{-7}$  rad/W, lo cual valida el procedimiento propuesto en la Sección 3.3.

### 3.5.3 Resultados utilizando los controladores por curva de caída

La amplitud de la impedancia de salida con la que se presentan los siguientes resultados, es de  $2\Omega$  de acuerdo a lo establecido en la Sección 3.3 para obtener una regulación de tensión de -2% y una corriente de circulación de 6% (0,77A).

Para obtener los resultados del funcionamiento de los inversores cuando se implementan los controladores por curva de caída, se implementó el PLL diseñado en la Sección 3.4 con el objetivo de pre-sincronizar un inversor con el otro.

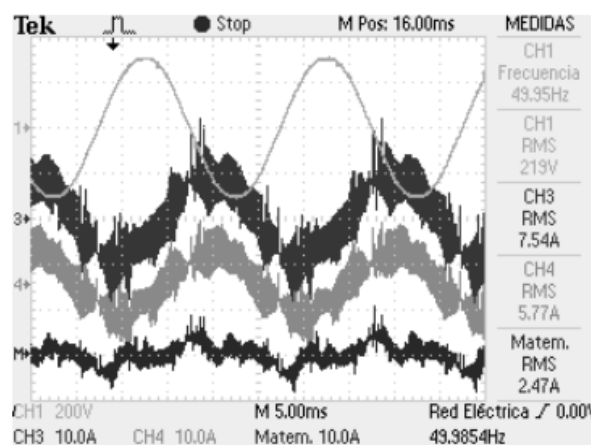
Para observar la velocidad de respuesta con la cual la tensión de salida del inversor a ser conectado en paralelo, se pone en fase con la tensión sobre la carga, en lugar de iniciar el inversor junto con el PLL como se presentó en el resultado de simulación de la Figura 3-34, se puso primero en funcionamiento el inversor empleando el controlador por curva de caída para generar su señal de referencia, para luego iniciar el PLL. El resultado de este ensayo se presenta en la Figura 3-50.



**Figura 3-50.** Tensión de salida del inversor que se encuentra alimentando la carga (CH1), y tensión de salida del inversor que se va a conectar en paralelo (CH2). Esc. de Tensión 100V/div.

Como se puede deducir del oscilograma de la Figura 3-50, el PLL se inicia aproximadamente en el segundo ciclo de la tensión de salida, durando prácticamente 3 periodos el proceso de sincronización.

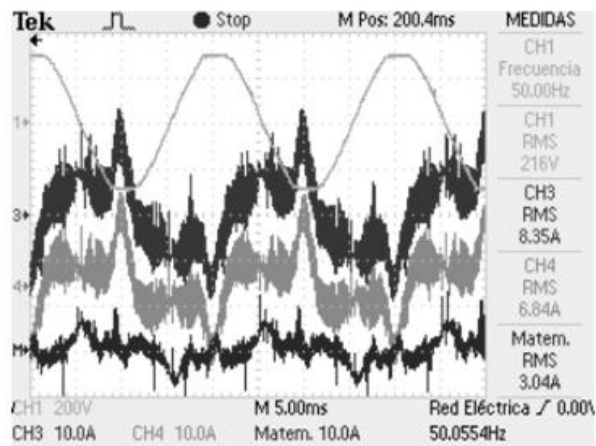
En la Figura 3-51, se presenta un resultado en régimen permanente para el caso en que ambos inversores alimentan una carga lineal resistiva nominal.



**Figura 3-51.** Tensión sobre la carga (CH1) con dos inversores conectados en paralelo utilizando una impedancia virtual  $2\Omega$ , corriente de circulación (MATH) y corrientes  $i_{L1}$  (CH3) e  $i_{L2}$  (CH4). Esc. de Tensión 200V/div. Esc. de Corriente 10A/div.

La componente fundamental de la corriente de circulación obtenida de la FFT, resulta en un valor de 0,875 A, lo cual según se observa en la Figura 3-44, se corresponde con el valor obtenido para el caso de  $k_{zv} = 2 \Omega$ . Por otro lado, la tensión de salida observada en el oscilograma de la Figura 3-51 es de 219V, valor que se encuentra dentro del -2% del valor de regulación de tensión esperado. Este resultado valida el comportamiento estático de los inversores conectados en paralelo mediante los controladores por curva de caída, ya que las características estáticas de la tensión aplicada a la carga y la corriente de circulación son similares a las obtenidas cuando los inversores utilizan la misma señal de referencia.

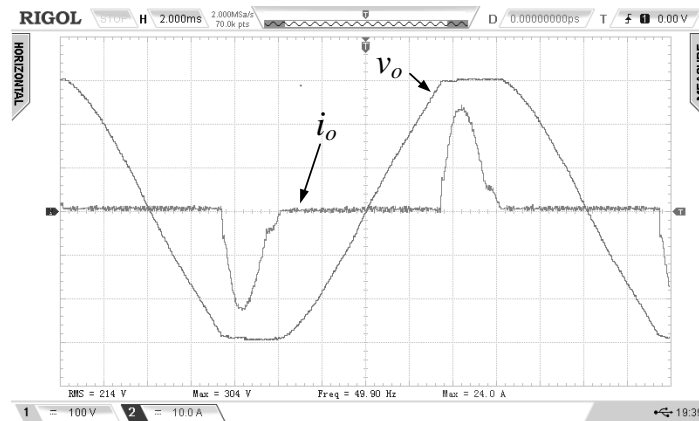
En cuanto al ensayo en régimen permanente con carga no lineal, en la Figura 3-52 se presenta el oscilograma indicando la tensión sobre la carga y las corrientes de los inductores de cada inversor, junto a la corriente de circulación.



**Figura 3-52. Tensión sobre la carga (CH1) con dos inversores conectados en paralelo utilizando una impedancia virtual  $2\Omega$ , corriente de circulación (MATH) y corrientes  $i_{L1}$  (CH3) e  $i_{L2}$  (CH4). Esc. de Tensión 200V/div. Esc. de Corriente 10A/div (CH3) y (CH4), 10A/div MATH.**

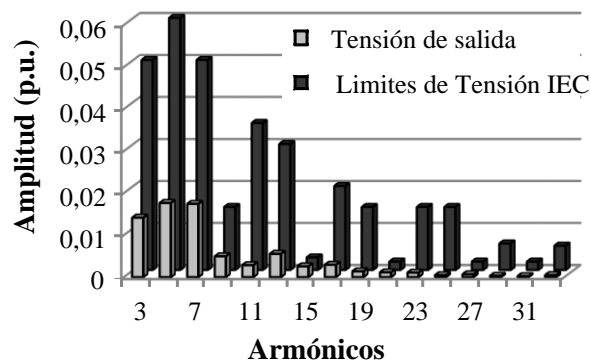
Como es posible observar en la Figura 3-52, las características estáticas de regulación de tensión y corriente de circulación no varían significativamente respecto del resultado con carga lineal. Calculando la  $THD_v$  de la tensión de salida, esta resultó de 2,24%, valor ligeramente mayor al obtenido en los resultados experimentales del Capítulo 2 para el caso de funcionamiento con un solo inversor.

Es posible observar en la Figura 3-52, el efecto que provoca el coeficiente  $m$  sobre la distorsión armónica de la tensión de salida, analizado en la Sección 3.3.3. Para observar mejor este efecto, en la Figura 3-53 se presenta la forma de onda de la tensión de salida cuando un solo inversor alimenta la carga no lineal.



**Figura 3-53. Tensión de salida y corriente de carga en régimen permanente cuando un inversor alimenta una carga no lineal utilizando  $m=0,6 \times 10^{-7}$ . Esc. Tensión 100V/div. Esc. Corriente 10 A/div.**

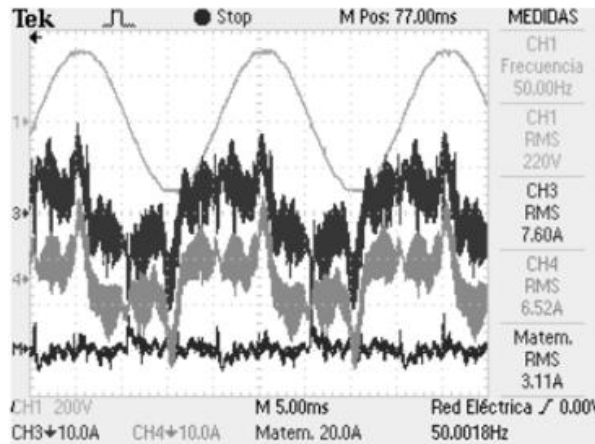
El  $THD_v$  de la tensión de salida presentada en la Figura 3-53 es de 3,045%, mientras que el contenido armónico individual se presenta en la Figura 3-54.



**Figura 3-54. Contenido armónico individual de la tensión de salida de la Figura 3-53 y límites establecidos por la norma IEC 61000-2-2.**

En la Figura 3-54 se observa que la  $THD_v$  de la tensión de salida cumple con la norma. Implementándose en el prototipo el controlador por curva de caída con un valor de  $m = 0,1 \times 10^{-7}$  rad/W, en la Figura 3-55 se presenta la tensión de salida, las corrientes en los inductores y la corriente de circulación cuando se alimenta una carga no lineal, pudiéndose comprobar que en este caso la distorsión armónica de la tensión de salida mejora considerablemente.

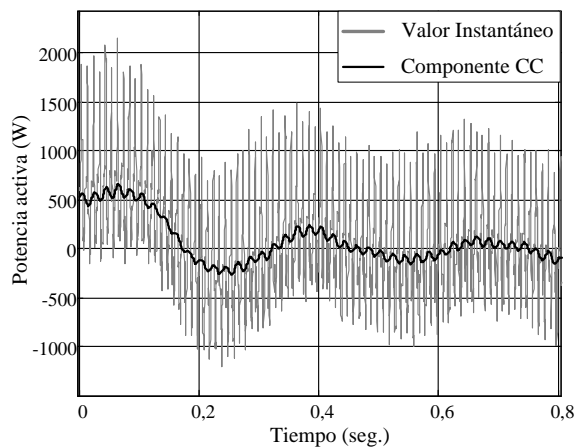
Para observar el efecto del controlador por curva de caída sobre la potencia activa instantánea, se realizó la captura de la variable interna en el DSC correspondiente al cálculo de la diferencia entre las potencias activas instantáneas, durante la transición del modo PLL al modo controlador por curva de caída con  $m = 0,6 \times 10^{-7}$  rad/W. Esta transición se realizó luego de realizarse la siguiente secuencia: 1) puesta en sincronismo de los dos inversores activando el PLL en el inversor 2; 2) cierre de la llave que coloca en paralelo al inversor 2 con el inversor 1.



**Figura 3-55. Tensión sobre la carga (CH1) con dos inversores conectados en paralelo utilizando una impedancia virtual  $2\Omega$ , corriente de circulación (MATH) y corrientes  $i_{L1}$  (CH3) e  $i_{L2}$  (CH4). Esc. de Tensión 200V/div. Esc. de Corriente 10A/div (CH3) y (CH4), 20A/div MATH.**

En función de lo descrito, durante unos segundos los inversores funcionan en paralelo sin controlador por curva de caída en el inversor 2, por lo que se mantiene una corriente de circulación significativa. Esta secuencia tuvo que ejecutarse de esta forma debido a que al momento de realizarse el ensayo, no se poseía una llave comandada por el DSC para poder realizar la transición al controlador por curva de caída en el mismo momento en que se cerraba la llave de conexión en paralelo.

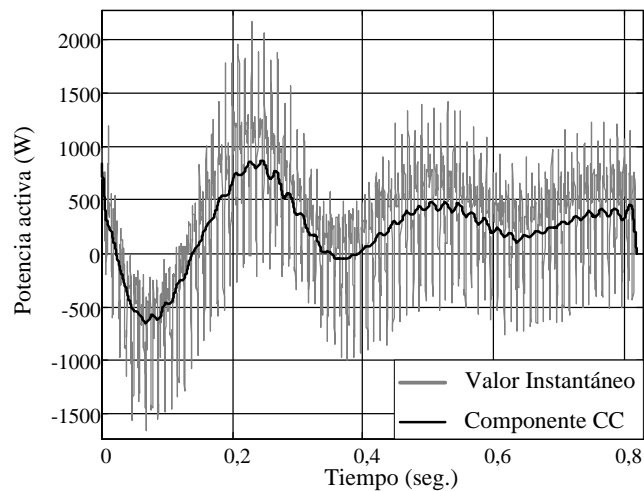
La diferencia de potencia activa se presenta en la Figura 3-56, observándose en la misma un alto contenido armónico, por lo que para obtener la componente de CC se procesó esta señal con un filtro de fase nula en MATLAB, utilizándose la función “filtfilt” con las siguientes especificaciones: frecuencia de corte de la banda de paso 50Hz, frecuencia de corte fuera de la banda de paso 90Hz, ondulación en la banda de paso 1dB, atenuación fuera de la banda de paso 60dB. El resultado de la señal filtrada se presenta superpuesta a la variable instantánea de la Figura 3-56.



**Figura 3-56. Potencia activa instantánea y su componente de CC al realizar la transición del funcionamiento con PLL al controlador por curva de caída con  $m=0,6 \times 10^{-7}$  rad/W.**

Como se puede deducir de la Figura 3-56, el comportamiento de la potencia activa tiende a cero una vez que se realizó la transición del funcionamiento con PLL al controlador por curva de caída, lo cual valida el funcionamiento de la estrategia de control.

Para observar el comportamiento de la potencia reactiva, la variable interna correspondiente se obtuvo realizándose el mismo ensayo que el descrito en los párrafos anteriores, presentándose los resultados en la Figura 3-57.

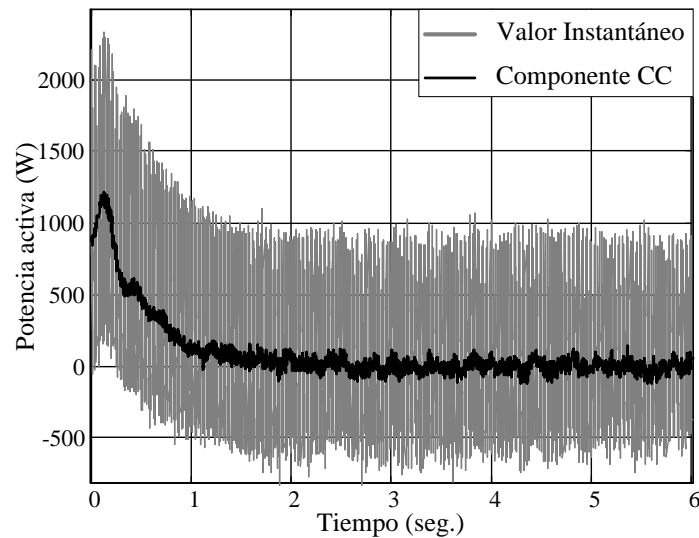


**Figura 3-57. Potencia reactiva instantánea y su componente de CC al realizar la transición del funcionamiento con PLL al controlador por curva de caída  $m=0,6 \times 10^{-7}$  rad/W.**

Como se puede observar en la Figura 3-57, luego de suceder el comportamiento transitorio al cambiar del funcionamiento con el PLL al controlador por curva de caída, el valor en régimen permanente se vuelve a establecer al valor que tenía esta variable cuando funcionaba con el PLL, debiéndose este comportamiento a que el controlador por curva de caída no puede eliminar la circulación de potencia reactiva entre los inversores.

Para evaluar la respuesta dinámica de la transición de la diferencia de potencias activa cuando se utiliza un factor  $m = 0,1 \times 10^{-7}$  rad/W, se presenta en la Figura 3-58 la diferencia de potencias activas y su componente de CC obtenida al realizarse la transición del funcionamiento con PLL al funcionamiento con controlador por curva de caída.

Al comparar el resultado experimental de la Figura 3-58 con el de la Figura 3-56, se aprecia una respuesta dinámica significativamente más lenta y con menos oscilaciones al utilizarse un coeficiente  $m = 0,1 \times 10^{-7}$  rad/W en comparación con el valor seleccionado de  $m = 0,6 \times 10^{-7}$  rad/W. A pesar de ser más lenta la respuesta, es factible utilizar este valor de  $m = 0,1 \times 10^{-7}$  rad/W ya que la demora en la reducción de la diferencia de potencias activas no representa un problema para el funcionamiento en paralelo de los inversores, y permite reducir el contenido armónico individual de la tensión de salida respecto al uso de valores de  $m$  mayores.



**Figura 3-58. Potencia activa instantánea y su componente de CC al realizar la transición del funcionamiento con PLL al controlador por curva de caída con  $m=0,1 \times 10^{-7}$  rad/W.**

### 3.6 Conclusiones

En este capítulo se propuso una estrategia de control por curva de caída con reducido número de sensores, la cual permite ajustar efectivamente la impedancia de salida a la frecuencia fundamental y obtener una reducida impedancia de salida en las frecuencias armónicas.

Además, se propuso un modelo matemático que describe la dinámica de la tensión de salida y la corriente de circulación de los inversores conectados en paralelo, siendo la referencia del lazo externo de control de tensión la misma para los dos inversores. Se demostró que tanto las dinámicas de los lazos internos de control como la de la impedancia virtual influyen en la estabilidad de la corriente de circulación.

Una característica importante observada en este análisis, y que no ha sido identificada en la literatura científica, es que no es posible implementar impedancias virtuales puramente inductivas, ya que producen un comportamiento inestable de los inversores cuando estos se conectan en paralelo.

A partir de este modelo se analizaron las características estáticas de la tensión de salida y la corriente de circulación en función de la magnitud de la impedancia de virtual, estableciendo una metodología de diseño para definir la magnitud y ángulo de la impedancia virtual, demostrando que desde el punto de vista de la regulación de tensión, es preferente una característica predominantemente inductiva.

Para determinar un modelo que permita analizar el comportamiento del sistema con los controladores por curva de caída, se demostró que es posible realizar una identificación

paramétrica sobre la envolvente de la corriente de circulación, obteniendo la información de la ubicación de los polos de la planta que relaciona la dinámica de la diferencia de potencia activa con el ángulo de la tensión de referencia. El modelo obtenido permite analizar el margen de estabilidad relativa del sistema con el controlador por curva de caída, determinando el valor límite del coeficiente de curva de caída que garantiza la estabilidad.

En cuanto al efecto del filtro pasa bajo utilizado en el controlador por curva de caída, se determinó que este no afecta prácticamente al contenido armónico de la tensión de salida y tampoco aporta a la estabilidad relativa del control de potencia. Por lo tanto, esto reduce el orden del modelo y simplifica la implementación.

Para la pre-sincronización del inversor que se va a conectar en paralelo con el resto del sistema, se propuso un método que utiliza la tensión en la carga y un PLL, indicando los límites de estabilidad para diseñar este último componente.

La metodología propuesta para diseñar la estrategia de control por curva de caída se puede resumir en dos pasos: i) la selección de la impedancia virtual en función de las especificaciones de corriente de circulación y regulación de tensión, y ii) la determinación del coeficiente por curva de caída que permita la operación estable con aceptable respuesta dinámica para eliminar la potencia activa circulante, cumpliendo con las especificaciones dadas por la norma IEC 62040-3 e IEEE 519 para la tensión de salida en régimen permanente cuando se alimentan cargas lineales y no lineales.



# Capítulo 4

## Estrategia de Control Para Inyección de Corriente de Falla

### 4.1 Introducción

Por más que una UPS tenga redundancia al tener capacidad de implementar módulos en paralelo, y elevada confiabilidad al compartir la carga sin utilizar comunicación de datos entre los inversores, si la UPS no tiene un comportamiento adecuado durante una condición de falla eléctrica, como ser cortocircuitos en las cargas o por errores humanos, la disponibilidad de energía de la UPS se verá comprometida.

Ante fallas de este tipo, una protección termomagnética o fusible debe ser capaz de detectar la sobrecorriente y separar del sistema la parte que se encuentra en falta, por lo que es necesario que los inversores tengan la capacidad de suministrar una corriente limitada frente a anomalías como las mencionadas [16, 22, 189].

Una forma de realizar esto es incorporando un limitador de la referencia de corriente generada por el lazo de control de tensión y un controlador apropiado en el lazo interno de control de corriente, siendo la corriente del inductor del filtro  $LC$  la variable que se debe realimentar en este lazo [104, 186, 191].

Las característica principal de este controlador es que logre una significativa ganancia en la trayectoria directa, pudiéndose realizarse esto con controladores lineales [104, 191, 193] o no lineales [144, 156, 194-197].

En este Capítulo se analizará la capacidad para implementar la limitación de corriente cuando se utiliza el controlador proporcional en el lazo interno. A partir de este análisis se propone incluir a la estrategia de control presentada en el Capítulo 2, múltiples controladores resonantes en el lazo interno de control de corriente, con los cuales se

consiguen en la trayectoria directa de este lazo, elevadas ganancias en la componente fundamental y armónicas.

Otra modificación que se propone en este lazo de corriente es la utilización de una realimentación de estados, con la cual es posible mejorar las características de amortiguamiento activo y robustez ante incertezas paramétricas conseguidas con el controlador proporcional.

Las modificaciones propuestas en el lazo interno de control de corriente requieren la introducción de una compensación adicional en el lazo externo de control de tensión, ya que la respuesta dinámica del sistema ante escalones de carga lineal no logra cumplir con la norma IEC 62040-3, por lo que se propone adicionar una acción de control proporcional en el lazo externo de control de tensión.

Con estas características adicionales en la estrategia de control de cada inversor, se requiere extender la metodología de diseño propuesta en el Capítulo 2, para lo cual en el presente Capítulo se agregan los análisis correspondientes.

Durante los ciclos en que el inversor opera en estado de cortocircuito o sobrecarga, se requiere de un apropiado algoritmo *anti-windup* que evite el progresivo aumento y posible saturación de las acciones de control del lazo externo [191, 193], por lo que se propone una estrategia de detección de la condición de cortocircuito y un algoritmo *anti-windup* para múltiples controladores resonantes en el lazo externo de control de tensión.

El resto de este Capítulo está organizado de la siguiente manera, en la Sección 4.2 se analiza la capacidad de implementar un limitador de corriente cuando se utiliza un controlador proporcional en el lazo interno de control, en la Sección 4.3 se presenta la estrategia de control propuesta y la metodología de diseño, en la Sección 4.4 se propone el algoritmo *anti-windup*, en la Sección 4.5 se desarrolla el modelo dinámico para analizar el funcionamiento en paralelo de los inversores que utilizan la estrategia de control propuesta en este capítulo, en la Sección 4.6 se presentan los resultados experimentales obtenidos y en la Sección 4.7 las conclusiones.

## **4.2 Determinación de la condición para operar con limitación de corriente.**

Para analizar la capacidad de implementar una limitación de corriente cuando se utiliza el controlador proporcional diseñado en el Capítulo 2, de la función de transferencia que relaciona la tensión de salida con la corriente de referencia (2.22), se despeja la función de transferencia del controlador, obteniéndose

$$G_{ci}(z) = \frac{G_{pv}(z)}{G_v(z) - G_{pv}(z)G_i(z)} \quad (4.1)$$

Reemplazando  $G_{pv}(e^{j\omega T_s})$  por el valor pico de la tensión en régimen permanente  $V_p$  sobre la corriente de referencia en régimen permanente, y considerando que no hay un desfase significativo entre la tensión de salida y la corriente de referencia (Figura 2-12), se evalúa la magnitud de (4.1) obteniéndose

$$|G_{ci}(e^{j\omega T_s})| = \left| \frac{V_p / I_{ref}}{G_v(e^{j\omega T_s}) - [V_p / I_{ref} G_i(e^{j\omega T_s})]} \right| \quad (4.2)$$

Utilizando como valor de régimen permanente para la corriente de referencia el valor de limitación que se requiere, y evaluándose  $G_v(e^{j\omega T_s})$  y  $G_i(e^{j\omega T_s})$  en la frecuencia fundamental para la condición en que se alimenta la mayor carga para la cual se diseñó el inversor, se obtiene la ganancia requerida por el controlador  $|G_{ci}(e^{j\omega T_s})|$  para tener el valor de corriente de referencia deseado.

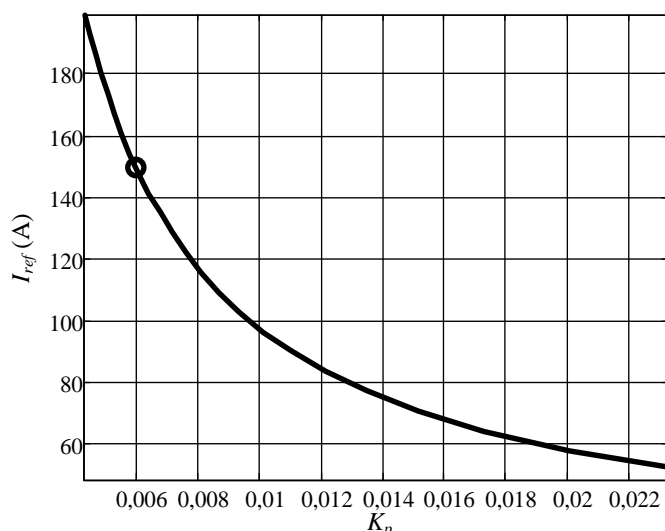
La carga citada debe ser mayor que la nominal, ya que típicamente el inversor diseñado para esta aplicación debe poder alimentar una carga del 150% respecto de la nominal durante un determinado número de ciclos, realizando esto sin perder sus características de desempeño en régimen permanente, mientras que la corriente de limitación puede llegar a especificarse en hasta un 200% durante el estado de cortocircuito.

Tomándose como valor de la carga para evaluar  $G_v(e^{j2\pi 50 T_s})$  y  $G_i(e^{j2\pi 50 T_s})$  una que consume el 150% respecto del valor de la carga nominal, y especificándose el valor de limitación  $I_{ref} = I_{cc} = 1,5I_n$ , la ganancia resulta igual a 0,0899. Esta ganancia, en el caso de utilizarse un controlador proporcional, torna inestable al sistema, ya que la ganancia máxima posible es de 0,02232 ( $3,72 \times K_p$ , siendo 3,72 el margen de ganancia de 11,4dB observado en la Figura 2-8 y  $K_p = 0,006$ ), por lo que no es posible implementar un limitador con magnitud de  $1,5I_n$ , cuando se utiliza este controlador.

Considerando el rango de valores de  $K_p$  que mantienen al sistema estable, a continuación se determina el rango implementable de valores del limitador, el cual se calcula a partir de (4.5)

$$I_{ref} = \left| \frac{V_p + V_p K_p G_i(e^{j\omega T_s})}{G_v(e^{j\omega T_s}) K_p} \right| \quad (4.3)$$

En la Figura 4-1 se presenta este rango indicando particularmente el valor del limitador para cuando se utiliza la ganancia  $K_p = 0,006$ , siendo  $I_{ref}$  en este caso 149,95 A.



**Figura 4-1. Valor del limitador para la corriente de referencia en función de  $K_p$ .**

Por lo tanto, si se utiliza la ganancia diseñada en el Capítulo 2, el valor de la corriente limitada durante un cortocircuito será prácticamente 150 A, lo cual es inadmisibles para esta aplicación porque requeriría sobredimensionar considerablemente la etapa de potencia.

De la Figura 4-1 se deduce que si bien es posible reducir el valor del limitador al aumentar la ganancia proporcional, no se consigue disminuirlo hasta el valor práctico de 200% respecto del valor nominal.

A partir de estos resultados, en la próxima Sección se propone la estrategia control y su metodología de diseño, teniendo como objetivo principal incluir los controladores resonantes en el lazo interno de control de corriente, los cuales al introducir elevadas ganancias en las frecuencias armónicas de interés, se consigue el seguimiento asintótico de la referencia en el lazo interno de control de corriente.

### **4.3 Estrategia de control y metodología de diseño para inyectar la corriente de falla.**

En la Figura 4-2 se representa mediante un diagrama de bloques de la planta y la estrategia de control propuesta para inyectar la corriente de falla.

Los bloques comunes con la estrategia de control representada en la Figura 2-5 se describen en el Capítulo 2.

La frecuencia de muestreo propuesta en este caso es de 20kHz, mientras que la frecuencia de conmutación permanece a 10kHz. De esta manera es posible actuar con mayor velocidad para limitar la corriente de cortocircuito, sin aumentar las pérdidas de conmutación del inversor.

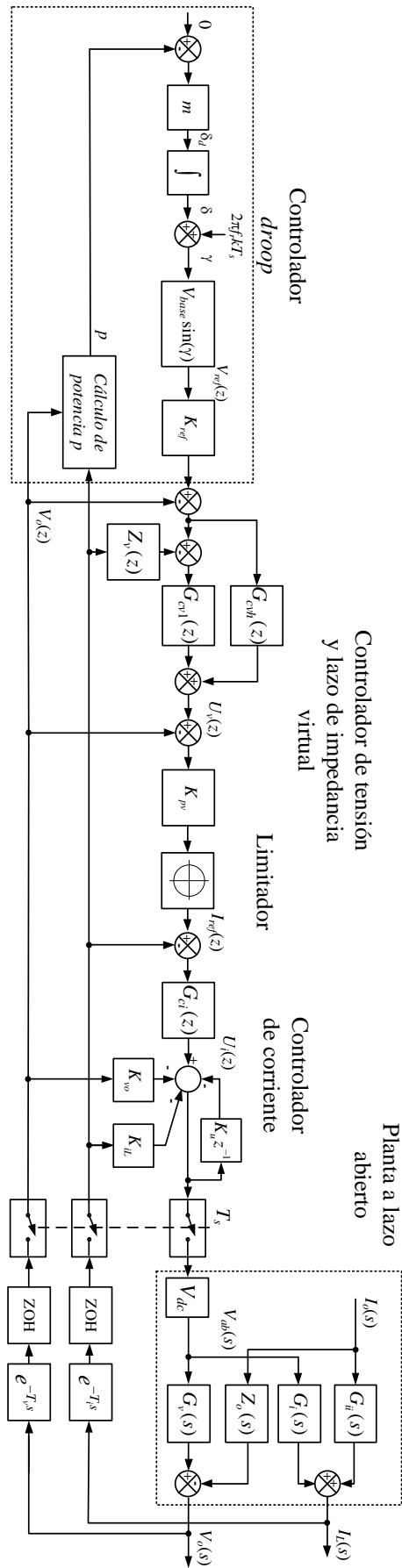


Figura 4-2. Diagrama de bloques de la estrategia de control para a inyección de corriente de falla.

El lazo interno de control de corriente está compuesto por una realimentación de estados, dada por las ganancias  $K_{vo}$ ,  $K_{iL}$  y  $K_u$ ; y múltiples controladores resonantes incluidos en la función de transferencia  $G_{ci}(z)$ . El objetivo de la realimentación de estados es introducir amortiguamiento activo en las dinámicas del filtro  $LC$  [221, 222], mientras que los múltiples controladores resonantes se diseñan para obtener seguimiento de la señal de referencia sinusoidal generada en el lazo externo de control de tensión, lográndose con esto la implementación del limitador de sobrecorriente en casos de cortocircuito.

El lazo externo de control de tensión contempla un lazo con controlador proporcional,  $K_{pv}$ , el cual tiene como objetivo mejorar la respuesta dinámica de este lazo, la cual se ve degradada por la inclusión de los múltiples controladores resonantes del lazo interno de control de corriente. En forma *plug-in* con el lazo que contiene  $K_{pv}$  se incluyen los múltiples controladores resonantes en  $G_{cv}(z)$ , los cuales tienen el objetivo de rechazar las perturbaciones de carga lineales y no lineales.

### 4.3.1 Diseño del lazo interno de control de corriente

Debido a los grados de libertad adicionales que agregan los lazos de realimentación con las ganancias  $K_{vo}$ ,  $K_{iL}$  y  $K_u$  en el controlador por realimentación de estados, este consigue reubicar los polos de la planta en lugares deseados del plano  $z$ , en los cuales puedan lograrse mejores características de amortiguamiento activo y robustez ante incertezas paramétricas que las obtenidas únicamente con el lazo de control proporcional.

Para poder determinar las ganancias de realimentación, en primer lugar se obtiene la representación en espacio de estados de la planta a lazo abierto, la cual viene dada por la siguiente ecuación:

$$\begin{aligned}
 \dot{\mathbf{x}}(t) &= \mathbf{A}\mathbf{x}(t) + \mathbf{B}u(t) \\
 \mathbf{y}(t) &= \mathbf{C}\mathbf{x}(t) + \mathbf{D}u(t) \\
 \mathbf{x} &= [i_L \quad v_o] \\
 \mathbf{A} &= \begin{bmatrix} -\frac{r_L}{L} & -\frac{1}{L} \\ \frac{1}{C} & -\frac{1}{R_c C} \end{bmatrix} & \mathbf{B} &= \begin{bmatrix} \frac{V_{cc}}{L} \\ 0 \end{bmatrix} \\
 \mathbf{C} &= [0 \quad 1] & \mathbf{D} &= 0
 \end{aligned} \tag{4.4}$$

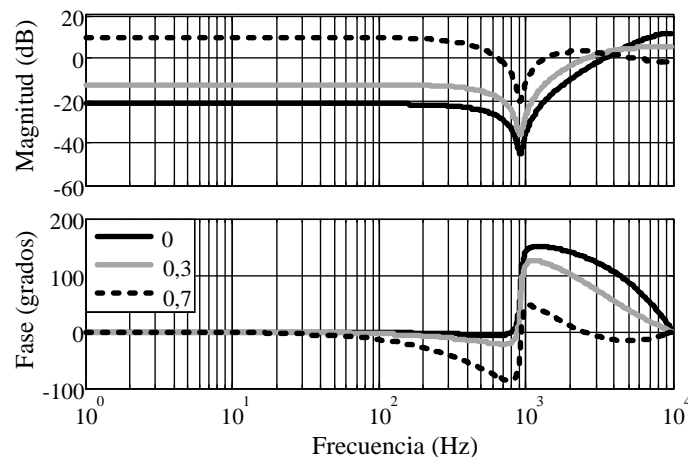
Por ser la condición de vacío la que presenta el menor amortiguamiento de los polos del sistema, se considera la planta con la resistencia  $R_c=1 \times 10^9 \Omega$  para tener en cuenta esta condición en la determinación de las ganancias.

Para obtener la representación en espacio de estados en tiempo discreto de la planta, la ecuación (4.4) se resuelve de la misma forma que la presentada en la sección 3.2.2. Como resultado, la representación de la planta en espacio de estados en tiempo discreto viene dada por la expresión (3.7) con las componentes  $\mathbf{G}$ ,  $\mathbf{H}_0$  y  $\mathbf{H}_1$  dadas en las ecuaciones (3.8), (3.9) y (3.10). Esta representación de la planta se utiliza para el diseño de las ganancias de realimentación de estados.

Para obtener el máximo amortiguamiento del sistema, los polos dominantes deben ubicarse sobre el eje real dentro del círculo unitario. Debido a que esta condición se logra con diferentes conjuntos de ganancias  $K_{vo}$ ,  $K_{iL}$  y  $K_u$ , se propone analizar la característica de amplificación de ruido que tienen estas ganancias en el desempeño del sistema. Para esto se determina la función de transferencia que relaciona el ciclo de trabajo  $V_{ab}(z)$  con la acción de control del controlador  $G_{ci}(z)$ , denominada en la Figura 4-2 como  $U_i(z)$ , obteniéndose

$$G_u(z) = \frac{V_{ab}(z)}{U_i(z)} = \frac{1}{1 + K_{iL}G_{id}(z) + K_{vo}G_{vd}(z) + K_u z^{-1}} \quad (4.5)$$

Una vez obtenidos los conjuntos de ganancias determinadas por el proyecto de reubicación de polos [215], se evalúa (4.5) para tres ubicaciones de los polos sobre el eje real del plano  $z$ : 0, 0,3 y 0,7. Los conjuntos de ganancias obtenidos para cada ubicación deseada, se presentan en la Tabla 4-1.



**Figura 4-3. Respuestas en frecuencia de las funciones de transferencia que relacionan la tensión aplicada a la planta con la acción de control  $U_i(z)$ , para las distintas reubicaciones de los polos en 0, 0,3 y 0,7.**

En la Figura 4-3 se presentan las respuestas en frecuencia de la función de transferencia (4.5) evaluadas con cada conjunto de ganancias. Como se puede observar la mayor amplificación de ruido en torno a la frecuencia de Nyquist coincide con el caso en el

que se ubican los polos al origen, mientras que esta característica disminuye cuando los polos se ubican en posiciones más cercanas a  $[1; j0]$  del plano  $z$ .

En función del análisis realizado, para evitar la amplificación de ruido en torno a la frecuencia de Nyquist se propone la ubicación de los polos en la posición  $[0,7; j0]$  del plano  $z$ .

**Tabla 4-1: Ganancias de realimentación de estados para las tres reubicaciones de polos.**

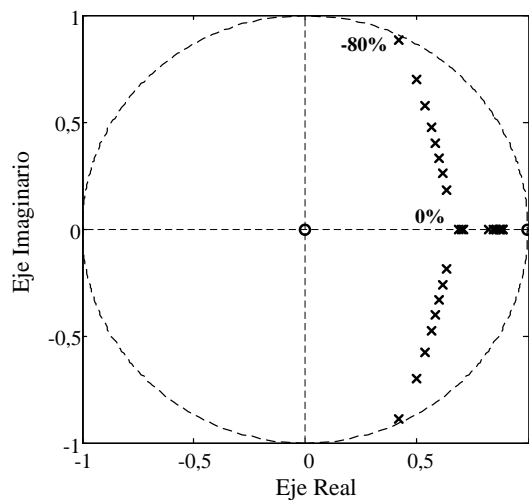
	$[0; j0]$	$[0,3; j0]$	$[0,7; j0]$
$K_{iL}$	0,057	0,0281	0,0032
$K_{vo}$	0,0229	0,0055	-0,0012
$K_u$	1,8882	0,9994	-0,2006

Antes de diseñar los múltiples controladores resonantes en el lazo interno de control de corriente, se procede a analizar la robustez del sistema con la realimentación de estados para la reubicación de polos en  $[0,7; j0]$ .

Para obtener la ubicación de los polos del sistema a lazo cerrado, se determina de la Figura 4-2 la función de transferencia que relaciona  $I_L(z)$  con la acción de control  $U_i(z)$  para  $I_o(z)=0$

$$G_{pi}(z) = \left. \frac{I_L(z)}{U_i(z)} \right|_{I_o(z)=0} = \frac{G_i(z)}{1 + K_{iL}G_i(z) + K_{vo}G_v(z) + K_u z^{-1}} \quad (4.6)$$

De los resultado obtenidos en el Capítulo 2, se observó que la estabilidad del sistema es más sensible a la variación de la inductancia del filtro  $LC$ . Obteniéndose entonces las raíces de (4.6) para una variación  $L$  en un rango de 0 a -80% del valor nominal, se presentan en la Figura 4-4 la ubicación de los polos y ceros de la función de transferencia en cuestión.



**Figura 4-4. Ubicación de polos y ceros del lazo interno de corriente con realimentación de estados en función de la inductancia del filtro  $LC$ .**



Como se puede deducir de comparar la Figura 4-4 con la Figura 2-9, el rango de robustez ante incertezas paramétricas logrado con la realimentación de estados es significativamente mayor que el obtenido con el controlador proporcional.

Como siguiente paso se diseñan los parámetros de los múltiples controladores resonantes del lazo interno de control de corriente. La función de transferencia para este controlador viene dada por

$$G_{ci}(z) = \sum_{i=1}^n \text{FOH} \left\{ K_{ri\_I} \frac{s \cos(\theta_{i\_I}) - \omega_i \sin(\theta_{i\_I})}{s^2 + 2\omega_c s + \omega_i^2} \right\} \quad (4.7)$$

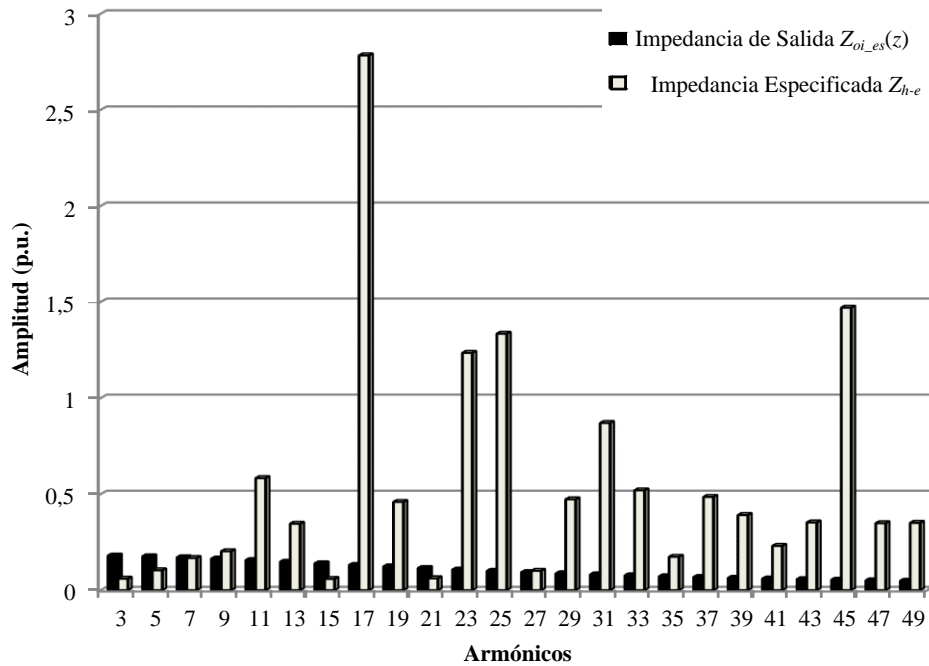
siendo FOH la aplicación de la ecuación (2.24),  $\theta_{i\_I}$  los ángulos de compensación,  $K_{ri\_I}$  las ganancias que determinan la velocidad de la respuesta dinámica de la corriente del inductor ante la aplicación de la señal de referencia  $I_{ref}(z)$ ,  $\omega_c$  y  $\omega_i$  análogos a los parámetros de la función de transferencia (2.21).

Debido a que la referencia del lazo de control de corriente proviene del lazo externo de tensión, las componentes armónicas de la señal de referencia dependerán de  $G_{cv}(z)$ , por lo que para lograr el seguimiento de  $I_{ref}(z)$  se deben incluir etapas resonantes en  $G_{ci}(z)$  en las mismas frecuencias que las utilizadas en  $G_{cv}(z)$ .

Para seleccionar las frecuencias de las etapas resonantes que se requieren en  $G_{cv}(z)$ , se utiliza la metodología de diseño desarrollada en el Capítulo 2, pero en este caso utilizándose la impedancia de salida con la realimentación de estados, obtenida a partir de la Figura 4-2 como la relación entre  $V_o(z)$  e  $I_o(z)$  con  $I_{ref}(z)=0$

$$Z_{oi\_es}(z) = \frac{K_{iL} [Z_o(z)G_i(z) - G_{ii}(z)G_v(z)] + K_u Z_o(z)z^{-1} + Z_o(z)}{[1 + K_{iL}G_i(z) + K_{vo}G_v(z) + K_u z^{-1}]} \quad (4.8)$$

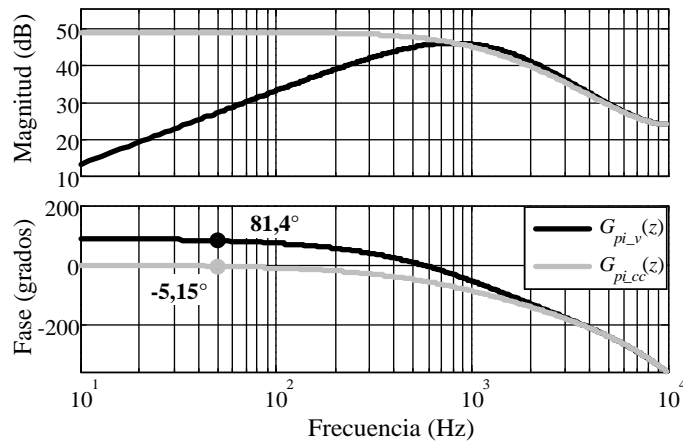
La relación entre las amplitudes de la impedancia de salida y la impedancia armónica especificada  $Z_{h-e}$ , se presentan en la Figura 4-5, en la cual se aprecia que las magnitudes de la impedancia de salida en las armónicas 3<sup>ra</sup>, 5<sup>ta</sup>, 7<sup>ma</sup>, 15<sup>ta</sup>, 21<sup>ra</sup> y 27<sup>ma</sup>, son mayores que las magnitudes de la impedancia armónica especificada en las mencionadas frecuencias; por tal motivo, resulta necesario incluir controladores resonantes en estas frecuencias. Para evitar que la 9<sup>na</sup> componente armónica se incremente, debido a la inclusión de los controladores resonantes en las frecuencias mencionadas, también se debe agregar un controlador resonante en esta frecuencia.



**Figura 4-5. Comparación entre la impedancia de salida del convertidor dada por  $Z_{oi\_es}(z)$  y la impedancia armónica especificada  $Z_{h\_e}$ .**

Una vez determinadas las frecuencias en las que se deben introducir los controladores resonantes, se procede con el diseño de los parámetros de los múltiples controladores resonantes del lazo interno de control de corriente. Se propone en primer lugar determinar los ángulos  $\theta_{i,l}$  para compensar el atraso de fase del sistema compuesto por la planta y la realimentación de estados, para luego determinar las respectivas ganancias  $K_{ri,l}$  que permitan obtener una rápida respuesta dinámica.

Como la estabilidad del sistema debe estar garantizada entre las condiciones extremas de vacío a cortocircuito, se determina  $G_{pi}(z)$  (4.6) para tales condiciones, denominándose como  $G_{pi\_v}(z)$  a la función de transferencia correspondiente a la condición de vacío, y  $G_{pi\_cc}(z)$  correspondiente a la condición de cortocircuito.



**Figura 4-6. Respuestas en frecuencia de las funciones de transferencia dadas por  $G_{pi\_v}(z)$  y  $G_{pi\_cc}(z)$  para la condición de vacío y cortocircuito, respectivamente.**

En la Figura 4-6 se presentan las respuestas en frecuencia de  $G_{pi\_v}(z)$  y  $G_{pi\_cc}(z)$ , observándose que las características de fase para cada condición de carga son significativamente distintas para un amplio rango de frecuencias. Por ejemplo, a la frecuencia de la componente fundamental de 50Hz y para la condición de vacío, la fase es de  $81,4^\circ$ , mientras que para la condición de cortocircuito es de  $-5,15^\circ$ .

En base al resultado de la Figura 4-6, se propone calcular el ángulo de compensación para cada controlador resonante, como el promedio de las dos fases, con el signo opuesto, obteniéndose

$$\theta_{i\_I} = -\frac{\angle G_{pi\_v}(e^{jT_s\omega_i}) + \angle G_{pi\_cc}(e^{jT_s\omega_i})}{2} \quad (4.9)$$

Los ángulos calculados por (4.9) se presentan en la Tabla 4-2.

**Tabla 4-2 Ángulos de compensación  $\theta_{i\_I}$  de los controladores resonantes del lazo interno de control de corriente**

$\theta_{1\_I}$	$-38,162^\circ$
$\theta_{3\_I}$	$-24,5801^\circ$
$\theta_{5\_I}$	$-11,2713^\circ$
$\theta_{7\_I}$	$1,6128^\circ$
$\theta_{9\_I}$	$13,957^\circ$
$\theta_{15\_I}$	$47,1927^\circ$
$\theta_{21\_I}$	$74,7549^\circ$

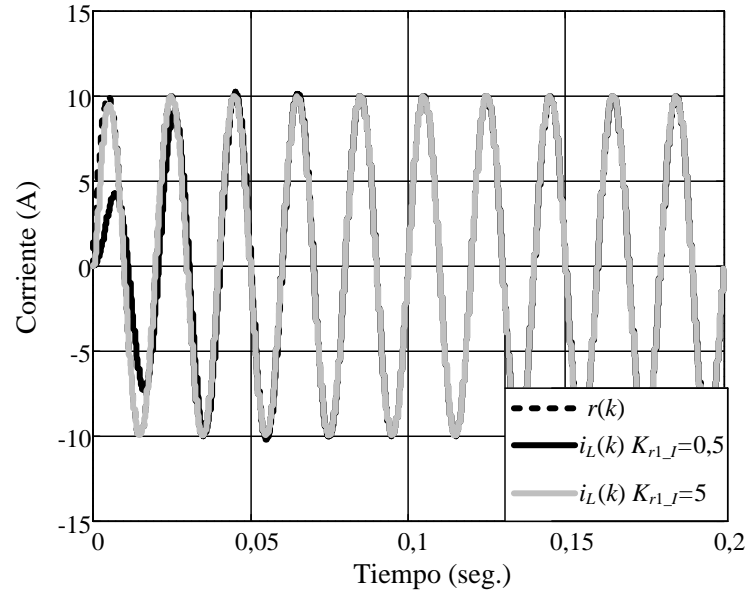
A continuación, se procede a determinar las ganancias  $K_{ri\_I}$  de los controladores resonantes. Debido a que la velocidad con la que el error converge a cero en cada componente armónica es proporcional a la ganancia de la correspondiente etapa resonante [175, 176], se propone determinar la ganancia de la etapa resonante correspondiente a la frecuencia fundamental en función de la velocidad de convergencia deseada. Determinada  $K_{r1\_I}$ , las ganancias correspondientes al resto de etapas resonantes, se calculan teniendo como objetivo igualar las velocidades de convergencia del error en las componentes armónicas con la del error de la componente fundamental.

Para evaluar esta respuesta dinámica, se determina de la Figura 4-2 la función de transferencia que relaciona  $I_L(z)$  con  $I_{ref}(z)$  para  $I_o(z)=0$  en la condición de cortocircuito, por lo que  $Z_c(s) = 0$  en la Figura 4-2, obteniendo

$$G_{i\_lc}(z) = \frac{I_L(z)}{I_{ref}(z)} \Big|_{I_o(z)=0} = \frac{G_{ci}(z)G_{pi}(z)}{1+G_{ci}(z)G_{pi}(z)} \quad (4.10)$$

Utilizando el comando *lsim* de MATLAB con esta función de transferencia, se presentan en la Figura 4-7 los resultados de simulación del sistema a lazo cerrado en estado de

cortocircuito, observándose que la corriente del inductor para el caso de  $K_{r1\_I} = 5$ , sigue a la referencia con un error prácticamente nulo en aproximadamente 5 mseg.



**Figura 4-7. Resultado de simulación: Respuestas de la corriente del inductor a una referencia sinusoidal  $i_{ref}(k)$  de 50Hz y 10A de amplitud, utilizándose diferentes valores de ganancia del controlador resonante a frecuencia fundamental.**

Para calcular las ganancias en las frecuencias armónicas de la fundamental que cumplen con el mismo tiempo de establecimiento que la respuesta dinámica a la componente fundamental, se debe igualar la ganancia de la trayectoria directa valuada en las frecuencias armónicas de la fundamental, con la ganancia de la trayectoria directa valuada en 50Hz, lo que se puede escribir

$$K_{ri\_I} |G_{pi}(e^{j\omega_i T_s})| = K_{r1\_I} |G_{pi}(e^{j2\pi 50 T_s})| \quad (4.11)$$

y finalmente, despejándose  $K_{ri\_I}$  se obtiene:

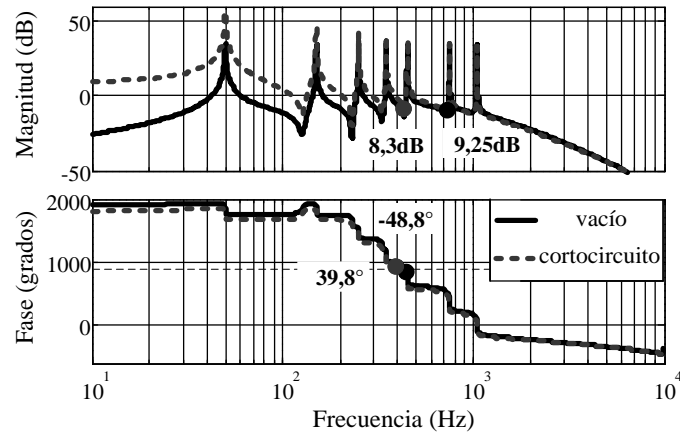
$$K_{ri\_I} = \frac{K_{r1\_I} |G_{pi}(e^{j2\pi 50 T_s})|}{|G_{pi}(e^{j\omega_i T_s})|} \quad (4.12)$$

En la Tabla 4-3 se resumen las ganancias obtenidas con el criterio propuesto.

**Tabla 4-3 Ganancias  $K_{ri\_I}$  de los controladores resonantes del lazo interno de control de corriente**

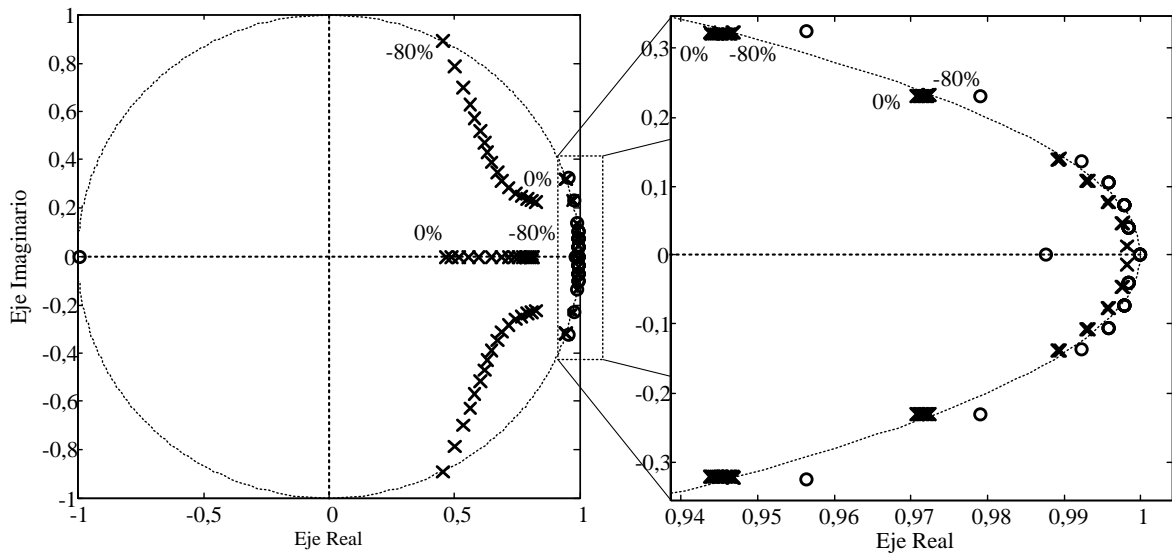
$K_{r1\_I}$	5
$K_{r3\_I}$	1,705
$K_{r5\_I}$	1,070
$K_{r7\_I}$	0,816
$K_{r9\_I}$	0,689
$K_{r15\_I}$	0,570
$K_{r21\_I}$	0,570

En la Figura 4-8 se presentan los márgenes de estabilidad relativa indicados en la respuesta en frecuencia del sistema a lazo abierto dado por  $G_{ci}(z)G_{pi}(z)$ , considerándose la planta para las condiciones extremas de carga.



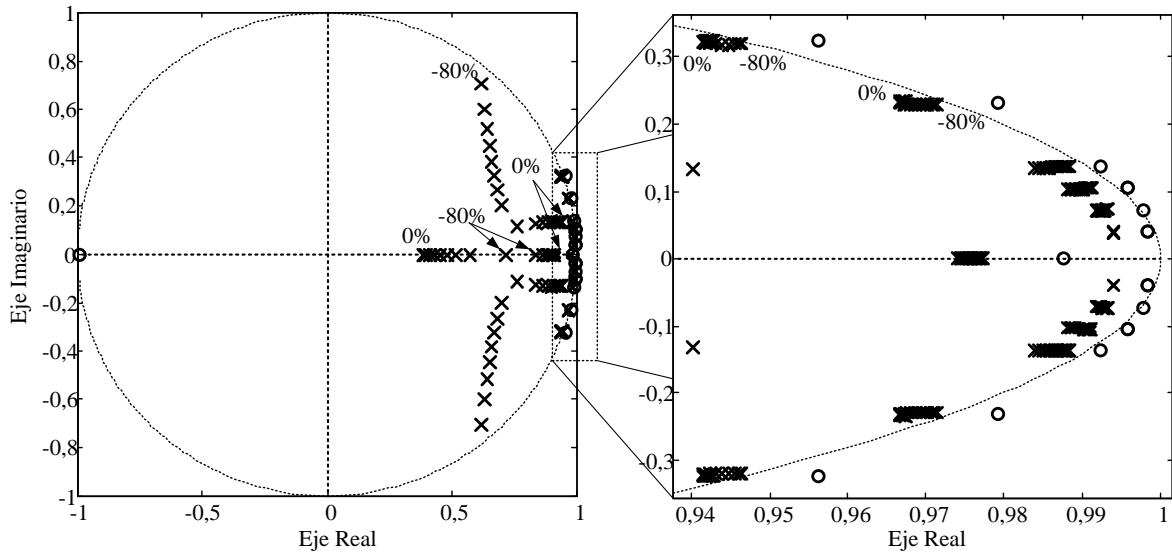
**Figura 4-8. Respuestas en frecuencia de las funciones de transferencia del sistema a lazo abierto  $G_{ci}(z)G_{pi}(z)$ , para las condiciones de vacío y cortocircuito.**

Para analizar el rango de robustez ante incertezas paramétricas del lazo interno de control de corriente, se determinan las raíces de  $G_{i-lc}(z)$  (4.10) para la variación del inductancia del filtro  $LC$  considerándose la planta en la condición de vacío, presentando la ubicación de los polos del sistema en la Figura 4-9.



**Figura 4-9. Ubicación de polos y ceros de  $G_{i-lc}(z)$  para la condición de vacío en función de la inductancia del filtro  $LC$ .**

De la misma forma pero para la condición de cortocircuito, se determinan las raíces de  $G_{i-lc}(z)$  (4.10) para la variación del inductancia del filtro  $LC$ , presentando la ubicación de los polos en la Figura 4-10.



**Figura 4-10. Ubicación de polos y ceros de  $G_{i,lc}(z)$  para la condición de cortocircuito en función de la inductancia del filtro  $LC$ .**

De estos resultados se concluye que es posible obtener rápida respuesta dinámica en la condición de cortocircuito, manteniéndose las características de robustez ante incertezas paramétricas obtenidas con la realimentación de estados.

### 4.3.2 Diseño del lazo externo de control de tensión

Una vez diseñados los controladores del lazo interno de control de corriente, se prosigue con el diseño del lazo externo de control de tensión.

Observando el esquema de la Figura 4-2 el próximo lazo a diseñar es el del controlador proporcional  $K_{pv}$ . A continuación se analiza la necesidad de incorporar este lazo de control proporcional, para lo cual se obtienen en primer lugar los ángulos de compensación para los controladores resonantes de  $G_{cv}(z)$ . En el lazo de control de tensión la función de transferencia de los múltiples controladores resonantes viene dada por

$$G_{cv}(z) = \sum_{i=1}^n \text{FOH} \left\{ K_{ri\_v} \frac{s \cos(\theta_{i\_v}) - \omega_i \sin(\theta_{i\_v})}{s^2 + 2\omega_c s + \omega_i^2} \right\} \quad (4.13)$$

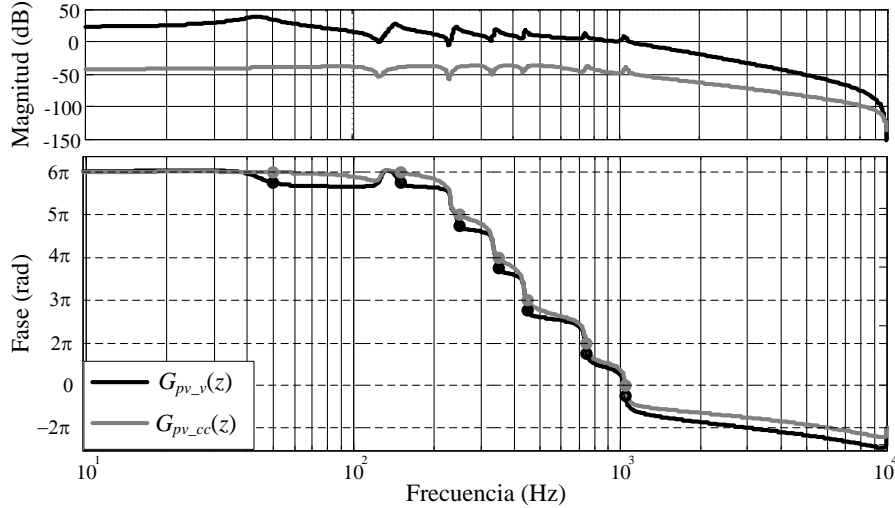
Siendo  $\theta_{i\_v}$  el ángulo de compensación y  $K_{ri\_v}$  la ganancia de cada controlador resonante.

Realizado el análisis de la característica de fase de la planta, pero en este caso para diseñar el lazo de control de tensión, se determinan los ángulos de compensación para los controladores resonantes de  $G_{cv}(z)$

La planta utilizada para el diseño del lazo externo de control de tensión se obtiene de la Figura 4-2, realizando la relación entre  $V_o(z)$  e  $I_{ref}(z)$  para  $I_o(z)=0$ , siendo la función de transferencia, la siguiente:

$$G_{pv}(z) = \frac{G_v(z)G_{ci}(z)}{1 + G_i(z)(G_{ci}(z) + K_{iL}) + G_v(z)K_{vo} + K_u z^{-1}} \quad (4.14)$$

En la Figura 4-11 se presentan las respuestas en frecuencias de (4.14) evaluadas en las condiciones de vacío y cortocircuito.



**Figura 4-11. Respuestas en frecuencia de las funciones de transferencia de la planta para el diseño del lazo externo de control de tensión en condiciones de vacío  $G_{pv_v}(z)$  y cortocircuito  $G_{pv_{cc}}(z)$ .**

Adoptándose el mismo criterio dado por la ecuación (4.9) para el cálculo de los ángulos de compensación de los controladores resonantes del lazo externo de control de tensión, se analiza la respuesta transitoria del sistema ante una perturbación en escalón de carga lineal, considerándose distintos valores de ganancia  $K_{r1_v}$ .

Para determinar la respuesta transitoria mencionada, la tensión de salida vendrá dada por

$$V_o(z) = G_{v-lc}^*(z)V_{ref}(z) - Z_{ov}^*(z)I_o(z) \quad (4.15)$$

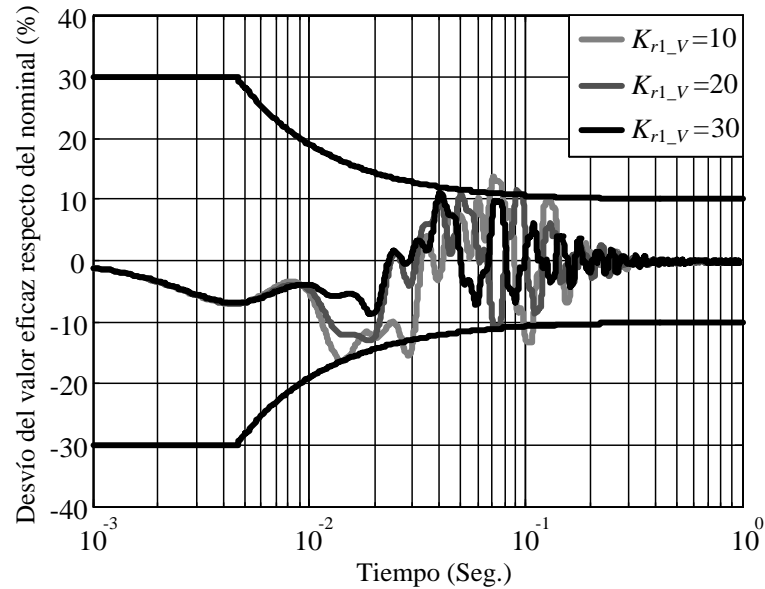
siendo  $G_{v-lc}^*(z)$  y  $Z_{ov}^*(z)$  denominadas con asterisco para diferenciarlas de las funciones de transferencia que contemplan al lazo con controlador proporcional  $K_{pv}$ , pudiéndose escribir

$$G_{v-lc}^*(z) = \left. \frac{V_o(z)}{V_{ref}(z)} \right|_{I_o(z)=0} = \frac{G_{pv}(z)G_{cv}(z)}{1 + G_{pv}(z)G_{cv}(z)} \quad (4.16)$$

$$Z_{ov}^*(z) = \left. \frac{V_o(z)}{I_o(z)} \right|_{V_{ref}(z)=0} = \frac{Z_o(z)G_i(z)G_{ci}(z) - G_{ii}(z)G_{ci}(z)G_v(z) + K_{iL}Z_o(z)G_i(z)}{1 + G_i(z)(G_{ci}(z) + K_{iL}) + G_v(z)K_{vo} + K_u z^{-1} + G_{ci}(z)G_{cv}(z)G_v(z)} + \frac{-K_{iL}G_{ii}(z)G_v(z) + K_u z^{-1}Z_o(z) + Z_o(z)}{1 + G_i(z)(G_{ci}(z) + K_{iL}) + G_v(z)K_{vo} + K_u z^{-1} + G_{ci}(z)G_{cv}(z)G_v(z)} \quad (4.17)$$

Obteniéndose la respuesta transitoria de (4.15) por simulación numérica utilizando la función *lsim* de MATLAB®, siendo la perturbación a aplicar una corriente que

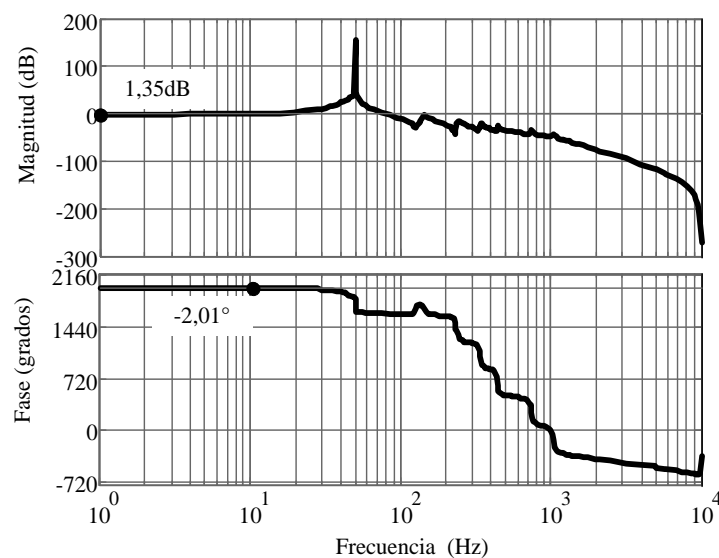
represente a la corriente consumida por una variación de carga del 20% al 100% del valor de carga nominal, se presentan las respuestas transitorias junto a las cotas establecidas por la norma IEC 62040-3 en la Figura 4-12.



**Figura 4-12.** Desvío del valor eficaz de la tensión de salida obtenida al aplicar (4.15), respecto del valor nominal para distintos valores de  $K_{r1_V}$ .

Como es posible observar en la Figura 4-12, a pesar de lograrse una respuesta transitoria adecuada con  $K_{r1_V} = 30$ , el desvío del valor eficaz respecto del valor nominal presenta oscilaciones antes de lograr el régimen permanente.

Para analizar la estabilidad relativa obtenida con  $K_{r1_V} = 30$ , en la Figura 4-13 se presenta la respuesta en frecuencia del sistema a lazo abierto en la cual se indican los márgenes de estabilidad.



**Figura 4-13.** Respuesta en frecuencia de las funciones de transferencia de la planta para el análisis de la estabilidad del lazo externo de control de tensión con múltiples controladores resonantes y  $K_{r1_V} = 30$ .

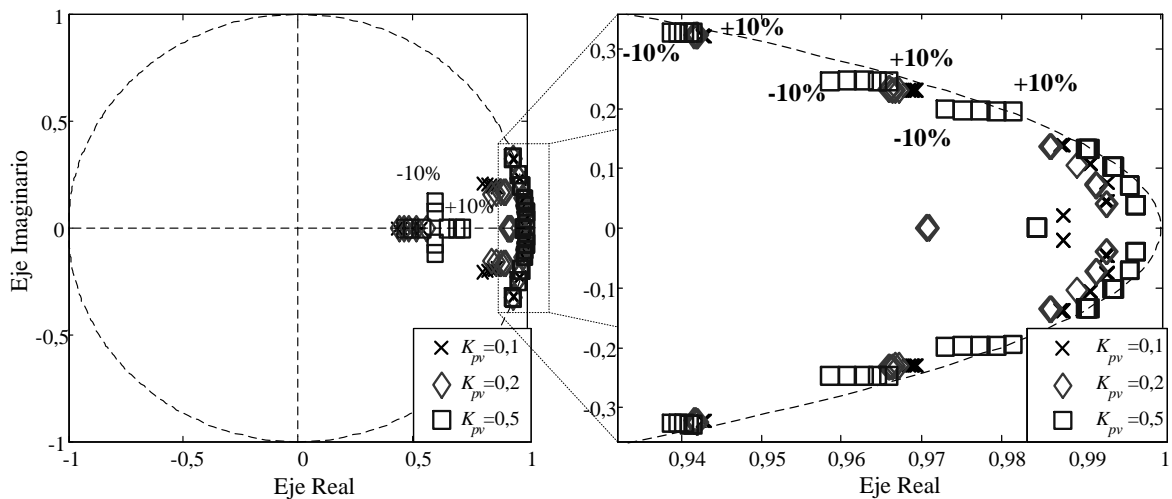


Se deduce de la Figura 4-13, que no es posible aumentar la ganancia ni agregar controladores resonantes en las frecuencias armónicas de la fundamental, por lo que se propone incluir el lazo de control proporcional  $K_{pv}$ , el cual puede analizarse desde el punto de vista de las estrategias de control *plug-in* [174, 223]. Este controlador proporcional, cubre la función del compensador utilizado para estabilizar el sistema, para luego introducir el controlador basado en el PMI.

Para poder definir la ganancia de este lazo, se propone analizar la ubicación de los polos del sistema para una variación paramétrica de la inductancia del filtro  $LC$ , para lo cual a continuación se determina la función de transferencia correspondiente al sistema cuando se cierra el lazo de control proporcional  $K_{pv}$ . A partir de la Figura 4-2, haciendo la relación entre  $V_o(z)$  y  $U_v(z)$  para  $I_o(z)=0$  se obtiene

$$G_{v-lc-Kp}(z) = \left. \frac{V_o(z)}{U_v(z)} \right|_{I_o(z)=0} = \frac{G_{pv}(z)K_{pv}}{1 + G_{pv}(z)K_{pv}} \quad (4.18)$$

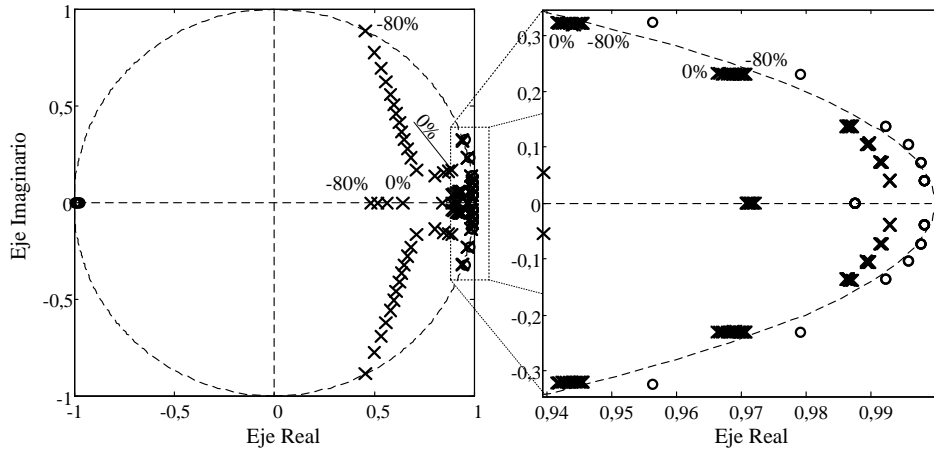
En la Figura 4-14 se muestra la ubicación de los polos de la función de transferencia dada por (4.18) para tres valores de  $K_{pv}$ , para un rango de variación del valor de la inductancia del filtro  $LC$  de  $\pm 10\%$ , el cual como ya se mencionó en el Capítulo 2, es el rango de variación paramétrica típico en aplicaciones de UPS [207].



**Figura 4-14. Lugar de las raíces de  $G_{v-lc-Kpv}(z)$  para tres valores de  $K_{pv}$  en un rango de variación del  $\pm 10\%$  de inductancia del filtro  $LC$ .**

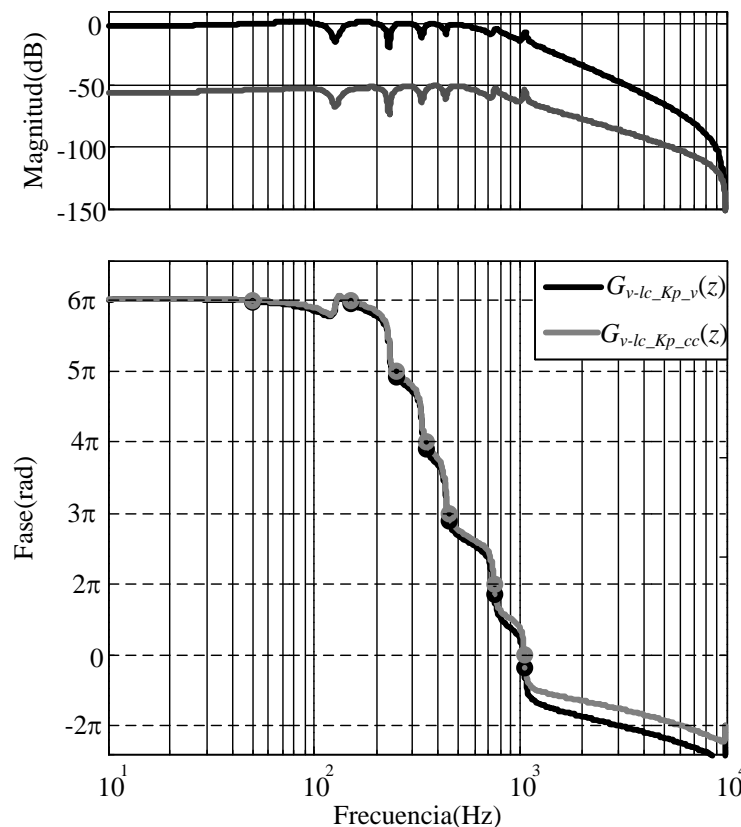
Como se puede apreciar en la Figura 4-14, para  $K_{pv} = 0,5$  la estabilidad del sistema se ve comprometida cuando la variación de la inductancia es de  $+10\%$ .

Escogiendo  $K_{pv} = 0,2$  y utilizando el mismo análisis de robustez con un mayor rango de variación de parámetros, se presenta en la Figura 4-15 la ubicación de los polos de  $G_{v-lc-Kpv}(z)$ .



**Figura 4-15.** Lugar de las raíces de  $G_{v-lc\_Kpv}(z)$  para  $K_{pv}=0,2$  en un rango de variación del 0 a-80% de la inductancia del filtro LC.

Como se puede observar en la Figura 4-15, con  $K_{pv} = 0,2$  la estabilidad del sistema queda garantizada para una variación del valor de inductancia de hasta -80%. Como se demostrará a continuación, este valor de  $K_{pv}$  es suficiente para obtener una respuesta dinámica satisfactoria para los ensayos de carga en escalón especificados por la norma IEC 62040-3.



**Figura 4-16.** Respuestas en frecuencia de las funciones de transferencia de la planta para el diseño del lazo externo de control de tensión con múltiples controladores resonantes y la ganancia  $K_{pv}$  en condiciones de vacío  $G_{v-lc\_Kpv_v}(z)$  y cortocircuito  $G_{v-lc\_Kpv_cc}(z)$ .

En la Figura 4-16 se presenta la respuesta en frecuencia de  $G_{v-lc\_Kpv}(z)$  para una ganancia  $K_{pv} = 0,2$  en las condiciones de vacío y de cortocircuito, observándose que la

diferencia de fase entre las dos características no es significativa, lo cual posibilita escoger el ángulo de compensación a partir de la característica de fase de  $G_{v-lc-Kpv}(z)$  en la condición de vacío.

Obteniéndose los ángulos de compensación a partir de la característica de fase de  $G_{v-lc-Kpv}(z)$ , en la Tabla 4-4 se resumen los  $\theta_{i_v}$  de los controladores resonantes del lazo externo de control de tensión.

**Tabla 4-4: Ángulos de compensación  $\theta_{i_v}$**

$\theta_{1_v}$	5,4091°
$\theta_{3_v}$	15,8407°
$\theta_{5_v}$	38,5292°
$\theta_{7_v}$	75,3477°
$\theta_{9_v}$	112,0373°
$\theta_{15_v}$	149,4840°
$\theta_{21_v}$	186,3399°

Para determinar el desempeño dinámico ante un escalón de carga lineal en función de la ganancia  $K_{r1_v}$ , la tensión de salida vendrá dada por

$$V_o(z) = G_{v-lc}(z)V_{ref}(z) - Z_{ov}(z)I_o(z) \quad (4.19)$$

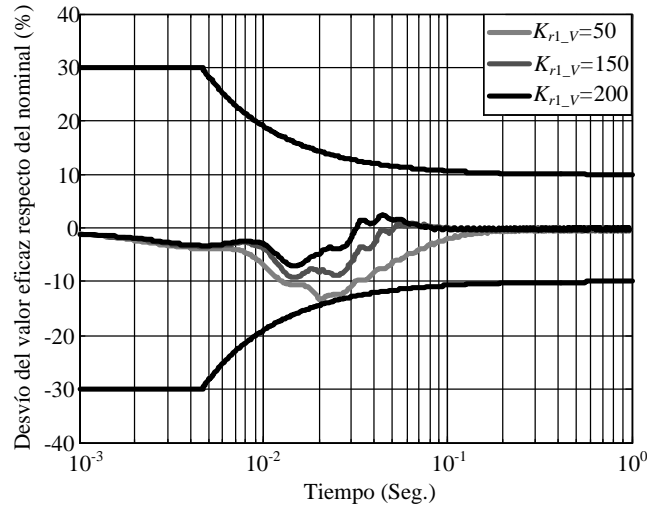
siendo

$$G_{v-lc}(z) = \left. \frac{V_o(z)}{V_{ref}(z)} \right|_{I_o(z)=0} = \frac{G_{v-lc-Kp}(z)G_{cv}(z)}{1 + G_{v-lc-Kp}(z)G_{cv}(z)} = \frac{G_{pv}(z)K_{pv}G_{cv}(z)}{1 + G_{pv}(z)K_{pv}[1 + G_{cv}(z)]} \quad (4.20)$$

$$Z_{ov}(z) = \left. \frac{V_o(z)}{I_o(z)} \right|_{V_{ref}(z)=0} = \frac{Z_o(z)G_i(z)G_{ci}(z) - G_{ii}(z)G_{ci}(z)G_v(z) + K_{iL}Z_o(z)G_i(z) - K_{iL}G_{ii}(z)G_v(z)}{1 + G_i(z)[G_{ci}(z) + K_{iL}] + G_v(z)K_{vo} + K_u z^{-1} + G_{ci}(z)K_{pv}G_v(z)(G_{cv}(z) + 1)} + \frac{K_u z^{-1}Z_o(z) + Z_o(z)}{1 + G_i(z)[G_{ci}(z) + K_{iL}] + G_v(z)K_{vo} + K_u z^{-1} + G_{ci}(z)K_{pv}G_v(z)[G_{cv}(z) + 1]} \quad (4.21)$$

Las respuestas transitorias del desvío del valor eficaz respecto del valor nominal para tres valores de ganancias se representan en la Figura 4-17. Como se puede observar con  $K_{r1_v} = 50$  se garantiza el cumplimiento de la norma, disminuyéndose el valor del desvío a medida que esta ganancia se incrementa. Para la implementación del controlador resonante a frecuencia fundamental se escogió  $K_{r1_v} = 150$ .

Para determinar las ganancias de los controladores resonantes en las frecuencias armónicas de la fundamental, se calculan las ganancias a partir de la expresión de la impedancia de salida siguiendo la metodología propuesta en el Capítulo 2.



**Figura 4-17. Desvío del valor eficaz de la tensión de salida respecto del valor nominal para distintos valores de  $K_{r1_v}$ .**

Remplazando  $G_{cv}(z)$  en (4.21) por cada controlador resonante con su ganancia  $K_{ri_v}G_{ri}^*(z)$ , y despejando  $K_{ri_v}$  para calcularla en cada frecuencia armónica se obtiene

$$\begin{aligned}
 K_{ri_v} = & \left| \frac{Z_o(z)G_i(z)G_{ci}(z) - G_{ii}(z)G_{ci}(z)G_v(z) + K_{iL}Z_o(z)G_i(z)}{Z_{ov}(z)G_{ci}(z)G_{ri}^*(z)K_{pv}G_v(z)} \right. \\
 & + \frac{-K_{iL}G_{ii}(z)G_v(z) + K_u z^{-1}Z_o(z) + Z_o(z) - Z_{ov}(z) - G_{ci}(z)G_i(z)Z_{ov}(z)}{Z_{ov}(z)G_{ci}(z)G_{ri}^*(z)K_{pv}G_v(z)} \\
 & \left. - \frac{K_{iL}G_i(z)Z_{ov}(z) + K_{vo}G_v(z)Z_{ov}(z) + K_u z^{-1}Z_{ov}(z) + K_{pv}Z_{ov}(z)G_{ci}(z)G_v(z)}{Z_{ov}(z)G_{ci}(z)G_{ri}^*(z)K_{pv}G_v(z)} \right| \quad (4.22)
 \end{aligned}$$

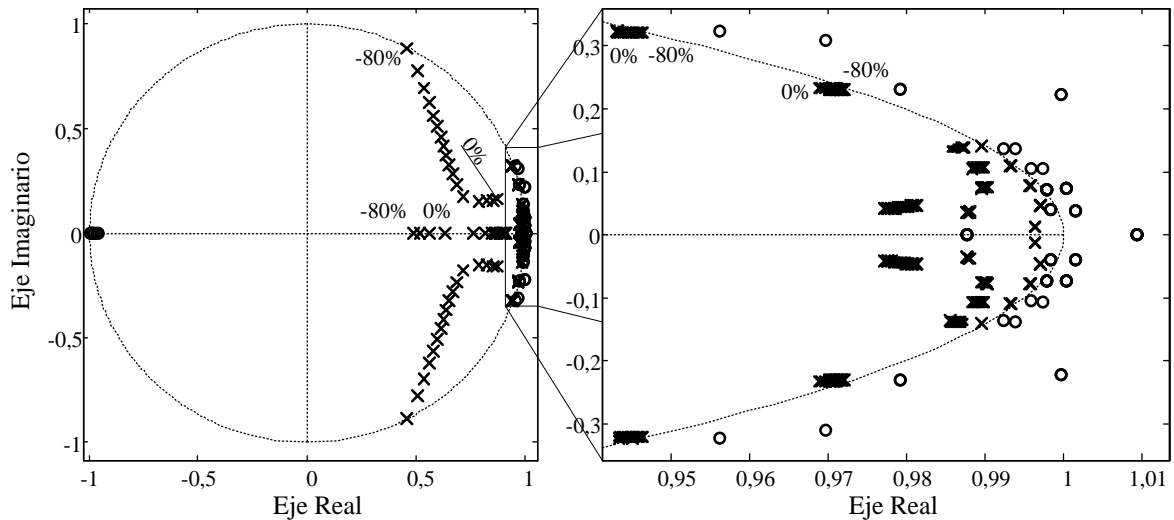
Al evaluarse en cada frecuencia armónica la expresión (4.22), la impedancia de salida  $Z_{ov}(e^{j\omega_i T_s})$  se calcula mediante la selección de  $F_{ac}$  de manera de garantizar que se cumpla la relación  $Z_{ov}(e^{j\omega_i T_s}) < Z_{h-e}$ . Como se analizó en el Capítulo 2, el valor de  $F_{ac}$  puede escogerse para reducir el  $THD_v$  hasta un valor mínimo, el cual estará sujeto a los controladores resonantes introducidos y a los valores de la impedancia armónica, pudiéndose determinar el  $THD_v$  en función de  $F_{ac}$  de la misma forma que se propuso en el Capítulo 2.

Para implementar la estrategia de control se utilizó  $F_{ac} = 0,1$  con lo que los valores calculados de las ganancias de los controladores resonantes en las frecuencias armónicas de la fundamental, se resumen en la Tabla 4-5.

**Tabla 4-5: ganancias  $K_{ri_v}$  obtenidas con  $F_{ac}=0,1$**

$K_{r1_v}$	150
$K_{r3_v}$	68,478
$K_{r5_v}$	40,3793
$K_{r7_v}$	25,7928
$K_{r9_v}$	21,7530
$K_{r15_v}$	70,9329
$K_{r21_v}$	68,1423

Finalmente, para verificar la robustez del sistema ante variaciones en la inductancia del filtro  $LC$ , se presenta en la Figura 4-18 la ubicación de los polos y ceros de  $G_{v-lc}(z)$  para una variación paramétrica de la inductancia del filtro  $LC$  en un -80%.



**Figura 4-18.** Ubicación de los polos y ceros de  $G_{v-lc}(z)$  en un rango de variación del 0 a -80% de la inductancia del filtro  $LC$ .

Como se puede deducir de la Figura 4-18, el rango de robustez ante incertezas paramétricas se mantiene igual que las características de robustez obtenidas con los otros lazos de control, por lo que es posible concluir que en esta estrategia de control al igual que en la estrategia de control del Capítulo 2, las características de robustez ante incertezas paramétricas dependen predominantemente del controlador que realiza el amortiguamiento activo de las dinámicas del filtro  $LC$ .

## 4.4 Algoritmo *Anti-windup*

Para evitar que durante un cortocircuito o sobrecarga del inversor, la acción de control generada por el controlador del lazo externo de tensión continúe aumentando hasta un posible desborde de los acumuladores del procesador digital, se propone un algoritmo *anti-windup* para la acción de control del controlador resonante a frecuencia fundamental, además de la puesta a cero de las acciones de los controladores resonantes en las frecuencias armónicas de la fundamental. Esto evita que luego de separar la falla del sistema, la tensión de salida experimente una respuesta transitoria con sobretensión, o posible mal funcionamiento del inversor; consiguiéndose transiciones moderadas entre los dos modos de operación.

El algoritmo *anti-windup* consta de dos partes: en la primera se determina el estado de operación del inversor: cortocircuito u operación normal. En caso de determinarse la operación normal, aún es posible que el inversor este en estado de sobrecarga, por lo que

para cada uno de los estados determinados, cortocircuito o normal, se define un valor de saturación utilizado para el limitador de la acción de control del lazo externo de control de tensión. En la segunda parte en caso de sobrepasar el valor de saturación, se recalcula la acción de control correspondiente al controlador resonante a frecuencia fundamental, y se ponen a cero las acciones de control de los controladores resonantes correspondientes a las armónicas.

Para la primer parte del algoritmo *anti-windup*, la determinación del estado de operación consta de evaluar dentro de un umbral el valor pico de la tensión de salida  $v_o(k)$ . Para esto se propone determinar una componente en cuadratura de  $v_o(k)$ , denominada como  $v_{o_\beta}(k)$ , conformando un vector instantáneo con el par  $[v_o(k), v_{o_\beta}(k)]$  del cual se evalúa su módulo para determinar el valor pico de la tensión, según se expresa con la siguiente ecuación

$$V_{o\_p}(k) = \sqrt{v_o(k)^2 + v_{o_\beta}(k)^2} \quad (4.23)$$

Para determinar la componente en cuadratura  $v_{o_\beta}(k)$ , se utiliza el mismo filtro pasa todo utilizado en (3.2) para realizar la impedancia virtual, prescindiendo en este caso, de  $k_{zv}$ . La frecuencia  $\omega_f$  se escoge como  $2\pi 50$  rad/s, de manera que el filtro produzca un desfase de  $90^\circ$  de la señal  $v_o(k)$  en esta frecuencia, obteniéndose a su salida,  $v_{o_\beta}(k)$ .

Determinado el módulo  $V_{o\_p}(k)$ , se evalúa si esta magnitud está por debajo o por arriba de un valor de umbral, el cual representará un porcentaje del valor nominal de la tensión de salida. En caso de que  $V_{o\_p}(k)$  se encuentre por debajo del umbral se considera al inversor operando en cortocircuito, estableciéndose en consecuencia el valor de saturación  $U_{sat\_cc}$  que será utilizado en el limitador de la referencia. En caso contrario, se considera al inversor en operación normal, y se define  $U_{sat}$  correspondiente al caso de operación en sobrecarga, de manera tal que en caso superar la carga nominal pero sin entrar en cortocircuito, se limite la acción del controlador resonante a frecuencia fundamental para mantener la corriente de falla.

Con el objetivo de garantizar una corriente de referencia sinusoidal, durante el tiempo en que el inversor se encuentra en estado de cortocircuito, se deben mantener en cero las acciones de control de los controladores resonantes a frecuencias armónicas de la fundamental.

Para determinar el valor de saturación  $U_{sat\_cc}$  en el estado de cortocircuito, se debe tener en cuenta que se desea que el lazo interno de control de corriente siga una referencia sinusoidal con el valor de pico de la corriente de cortocircuito, por lo tanto para cumplir

este requerimiento se debe saturar en un determinado valor la acción de control generada por  $G_{cv}(z)$ . Para calcular dicho valor se deduce de la Figura 4-2 que la corriente de referencia viene dada por la siguiente expresión

$$i_{ref}(k) = [u_v(k) - v_o(k)] K_{pv} \quad (4.24)$$

donde  $u_v(k)$  es la acción de control proveniente de  $G_{cv}(z)$ . Despejando  $u_v(k)$  de (4.24) se obtiene

$$u_v(k) = \frac{i_{ref}(k)}{K_{pv}} + v_o(k) \quad (4.25)$$

En estado de cortocircuito  $v_o(k)$  es prácticamente cero, por lo que el valor pico de la acción de control está dada por la siguiente relación

$$U_{sat\_cc} = \frac{I_{cc}}{K_p} \quad (4.26)$$

siendo  $I_{cc}$  el valor pico de la corriente de cortocircuito.

En cuanto al valor de saturación de la acción de control para la condición normal sobrecarga, se debe establecer este como el valor pico de  $u_v(k)$  cuando se alimenta el 150% del valor de la carga nominal. Para esto, a partir de la Figura 4-2 se puede obtener la relación entre  $U_v(z)$  y  $V_{ref}(z)$ , la cual se puede expresar por

$$\frac{U_v(z)}{V_{ref}(z)} = \frac{G_{cv}(z) [1 + K_{pv} G_{pv}(z)]}{1 + K_{pv} G_{pv}(z) + K_{pv} G_{pv}(z) G_{cv}(z)} \quad (4.27)$$

donde  $G_{pv}(z)$  está definida para la condición de 150% de la carga nominal.

Evalúandose (4.27) en la frecuencia fundamental, el valor de saturación para la condición de sobrecarga,  $U_{sat\_sc}$ , viene dado por

$$U_{sat\_sc} = \left| \frac{U_v(e^{j2\pi 50T_s})}{V_{ref}(e^{j2\pi 50T_s})} \right| V_p \quad (4.28)$$

siendo  $V_p$  el valor de la tensión de salida cuando se alimenta la carga que representa al 150% de la carga nominal.

Para determinar el valor de  $V_p$ , se evalúa la ganancia de la función de transferencia de lazo cerrado considerándose el lazo de impedancia virtual en la estrategia de control. Es posible demostrar a partir del diagrama de bloques de la Figura 4-2, que la relación entre  $V_o(z)$  y  $V_{ref}(z)$  para  $I_o(z) = 0$  incluyendo el lazo de impedancia virtual, y teniendo en cuenta la (4.20), viene dada por

$$G_{v-lc-zv}(z) = \frac{G_{v-lc}(z)G_v(z)}{G_v(z) + Z_v(z)G_i(z)} \quad (4.29)$$

a partir de la cual  $V_p$  es

$$V_p = \left| G_{v-lc-zv}(e^{j2\pi 50T_s}) \right| V_{base} \quad (4.30)$$

siendo  $V_{base}$  el valor nominal de la señal de referencia. Reemplazando (4.30) en (4.28) se obtiene finalmente

$$U_{sat\_sc} = \left| \frac{U_v(e^{j2\pi 50T_s})}{V_{ref}(e^{j2\pi 50T_s})} \right| \left| G_{v-lc-zv}(e^{j2\pi 50T_s}) \right| V_{base} \quad (4.31)$$

A continuación se describe la segunda parte del algoritmo *anti-windup*.

Si se produce la limitación de  $u_v(k)$  con los valores de saturación mencionados según sea el estado de operación del inversor, la forma de onda de la corriente de referencia sería trapezoidal. Por lo tanto, para obtener una forma de onda sinusoidal se propone en primer lugar, utilizar solamente la acción de control del controlador resonante a frecuencia fundamental  $u_{r1}(k)$ , y en segundo lugar limitar esta señal de tal forma que siempre se sintetice una forma de onda sinusoidal, ya que es la principal responsable de la síntesis de la corriente de cortocircuito y para la cual están diseñados los dispositivos de protección de equipamientos eléctricos.

Para cumplir este requerimiento, lo que se limitará es la norma euclidiana del vector instantáneo compuesto por  $u_{r1}(k)$  y su componente en cuadratura,  $u_{r1\beta}(k)$ , determinada de la misma forma que  $v_{o\beta}(k)$ . Cabe mencionar que este limitador es similar al utilizado en sistemas trifásicos [188, 191] para lograr saturadores sin distorsión.

La norma euclidiana del vector vendrá dada por

$$|\mathbf{u}_{r1}(k)| = \sqrt{u_{r1}(k)^2 + u_{r1\beta}(k)^2} \quad (4.32)$$

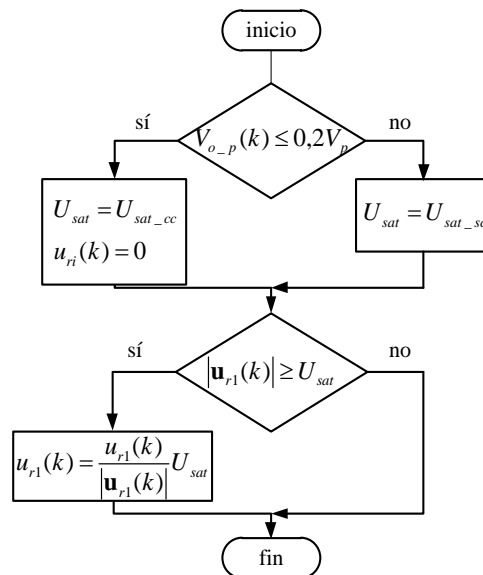
Al evaluarse si el módulo de este vector está por encima del valor de saturación,  $U_{sat}$ , para el caso afirmativo se procede a normalizar las componentes del vector  $[u_{r1}(k), u_{r1\beta}(k)]$  y escalarlas por el valor límite permitido, escribiéndose el algoritmo para  $u_{r1}(k)$  de la siguiente forma:

$$u_{r1}(k) = \begin{cases} u_{r1}(k) & \forall \quad |\mathbf{u}_{r1}(k)| < U_{sat} \\ \frac{u_{r1}(k)}{|\mathbf{u}_{r1}(k)|} U_{sat} & \forall \quad |\mathbf{u}_{r1}(k)| \geq U_{sat} \end{cases} \quad (4.33)$$

Ídem para  $u_{r1\beta}(k)$ .



En la Figura 4-19 se presenta el diagrama de flujo que describe al algoritmo *anti-windup* propuesto.



**Figura 4-19 Diagrama de flujo del algoritmo *anti-windup*.**

La ecuación  $u_{ri}(k) = 0$  representa la operación de poner en cero todas las acciones de control de los controladores resonantes a frecuencias armónicas de la fundamental.

Nótese en la Figura 4-19, que el valor de umbral para la determinación del estado de operación del inversor, se definió como el 20% del valor de pico de la tensión nominal.

La implementación del algoritmo aquí propuesto garantiza para el estado de sobrecarga la inyección de una corriente de falla entre 150 y 200% del valor de carga nominal, siendo la impedancia de la carga para la cual se garantizan estos valores de corriente de falla, la correspondiente a la que consume el 200% de la corriente de carga nominal a tensión nominal. Este rango de variación de la corriente de falla se debe la utilización del esquema *plug-in* en el lazo de control de tensión, en el cual no se limita directamente la referencia del lazo de control de corriente, sino la acción de control del controlador resonante a la frecuencia fundamental.

En cuanto al estado de cortocircuito, el algoritmo garantiza la inyección de una corriente de falla del 200% del valor de la corriente nominal.

## 4.5 Modelado de los inversores conectados en paralelo.

A continuación, se extiende el modelo dinámico de los inversores conectados en paralelo cuando se utiliza la estrategia de control propuesta en este capítulo.

Las ecuaciones de estado del sistema vienen dadas por (3.7), (3.8), (3.9) y (3.10).

Del esquema de la Figura 4-2, la acción de control correspondiente a la realimentación de estados del lazo interno de control de corriente puede escribirse como

$$\mathbf{u}(k) = \underbrace{\begin{bmatrix} u_{i1}(k) \\ u_{i2}(k) \end{bmatrix}}_{\mathbf{u}_i(k)} - \underbrace{\begin{bmatrix} K_{iL} & 0 & K_{vo} & K_u & 0 \\ 0 & K_{iL} & K_{vo} & 0 & K_u \end{bmatrix}}_{\mathbf{K}} \mathbf{x}_p(k) \quad (4.34)$$

Combinando (4.34) con (3.7) y redefiniendo las matrices de estado puede obtenerse

$$\mathbf{x}_p(k+1) = \underbrace{(\mathbf{G}_p - \mathbf{H}_p \mathbf{K})}_{\mathbf{G}_{p,i}} \mathbf{x}_p(k) + \mathbf{H}_p \mathbf{u}_i(k) \quad (4.35)$$

Para incorporar el controlador resonante a la frecuencia fundamental en el lazo interno de control de corriente de cada inversor, se escribe (3.14) considerando las variables del lazo corriente

$$\mathbf{x}_{r,i}(k+1) = \underbrace{\begin{bmatrix} 0 & 1 \\ a_{2,i} & a_{1,i} \end{bmatrix}}_{\mathbf{A}_{r,i}} \begin{bmatrix} x_{r1,i}(k) \\ x_{r2,i}(k) \end{bmatrix} + \begin{bmatrix} 0 \\ 1 \end{bmatrix} e_i(k) \quad (4.36)$$

donde,  $x_{r1,i}(k)$  y  $x_{r2,i}(k)$  son los estados internos del controlador resonante del lazo interno de control de corriente, mientras que  $e_i(k)$  es la señal de error del controlador. La ecuación de salida del controlador resonante viene dada por

$$i_{ref}(k) = \begin{bmatrix} b_{2,i} - a_{2,i} b_{0,i} & b_{1,i} - a_{1,i} b_{0,i} \end{bmatrix} \begin{bmatrix} x_{r1,i}(k) \\ x_{r2,i}(k) \end{bmatrix} + b_{0,i} e_i(k) \quad (4.37)$$

Para incorporar finalmente al modelo de la planta en tiempo discreto, las dinámicas de los controladores resonantes a la frecuencia fundamental, se realiza la combinación lineal de las ecuaciones que representan al modelo obtenido hasta el momento dado por (4.35) con las ecuaciones de los controladores resonantes a la frecuencia fundamental de cada inversor. Escribiéndose entonces la ecuación de estados que representa a estos últimos, con la señal de error  $e_i(k)$  expresada en función de las señales de referencia de las variables de salida de los respectivos los lazos internos de cada inversor, o sea, las corrientes de los inductores, resulta la siguiente expresión:

$$\mathbf{x}_{r,i}(k+1) = \underbrace{\begin{bmatrix} \mathbf{A}_{r,i} & \mathbf{0}_{2 \times 2} \\ \mathbf{0}_{2 \times 2} & \mathbf{A}_{r,i} \end{bmatrix}}_{\mathbf{G}_{r,i}} \mathbf{x}_{r,i}(k) + \underbrace{\begin{bmatrix} 0 & 0 \\ 1 & 0 \\ 0 & 0 \\ 0 & 1 \end{bmatrix}}_{\mathbf{H}_r} \mathbf{e}_i(k) \quad (4.38)$$

$$\mathbf{e}_i(k) = \mathbf{i}_{ref}(k) - \mathbf{C}_i \mathbf{x}_p(k)$$

siendo  $\mathbf{C}_i$  la matriz de salida del lazo interno de corriente, dada por

$$\mathbf{C}_i = \begin{bmatrix} 1 & 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 & 0 \end{bmatrix} \quad (4.39)$$

Para la ecuación de salida, se tiene

$$\mathbf{u}_i(k) = \underbrace{\begin{bmatrix} b_{2-i}-a_{2-i}b_{0-i} & b_{1-i}-a_{1-i}b_{0-i} & 0 & 0 \\ 0 & 0 & b_{2-i}-a_{2-i}b_{0-i} & b_{1-i}-a_{1-i}b_{0-i} \end{bmatrix}}_{\mathbf{C}_{r-i}} \mathbf{x}_{r-i}(k) + \underbrace{\begin{bmatrix} b_{0-i} & 0 \\ 0 & b_{0-i} \end{bmatrix}}_{\mathbf{D}_{r-i}} \mathbf{e}_i(k) \quad (4.40)$$

Combinando (4.38) y (4.40) con (4.35) se obtiene la siguiente ecuación de estados del sistema

$$\begin{bmatrix} \mathbf{x}_p(k+1) \\ \mathbf{x}_{r-i}(k+1) \end{bmatrix} = \underbrace{\begin{bmatrix} \mathbf{G}_{p-i} & \mathbf{H}_{r-i}\mathbf{C}_{r-i} \\ \mathbf{0}_{4 \times 5} & \mathbf{G}_{r-i} \end{bmatrix}}_{\mathbf{G}_{p-v}^*} \underbrace{\begin{bmatrix} \mathbf{x}_p(k) \\ \mathbf{x}_{r-i}(k) \end{bmatrix}}_{\mathbf{x}_{c-i}(k)} + \underbrace{\begin{bmatrix} \mathbf{H}_p\mathbf{D}_{r-i} \\ \mathbf{H}_r \end{bmatrix}}_{\mathbf{H}_{p-v}^*} \mathbf{e}_i(k) \quad (4.41)$$

Siendo el vector de estados de la (4.41) dado por:

$$\mathbf{x}_{c-i}(k) = [i_{L1}(k) \ i_{L2}(k) \ v_o(k) \ u_{d1}(k) \ u_{d2}(k) \ x_{r1-i-1}(k) \ x_{r2-i-1}(k) \ x_{r1-i-2}(k) \ x_{r2-i-2}(k)]^T.$$

Escribiendo el error  $\mathbf{e}_i(k)$  en función de la acción del controlador proporcional, el cual a su vez, es función del controlador resonante del lazo externo de control de tensión y de la realimentación de la tensión de salida, se tiene lo siguiente:

$$\begin{aligned} \mathbf{e}_i(k) &= \mathbf{i}_{ref}(k) - \mathbf{C}_i \mathbf{x}_{c-i}(k) = \mathbf{K}_{pv-u} \mathbf{u}_v(k) - \mathbf{K}_{pv-x} \mathbf{x}_{c-i}(k) \\ \mathbf{K}_{pv-u} &= \begin{bmatrix} K_{pv} & 0 \\ 0 & K_{pv} \end{bmatrix} \\ \mathbf{K}_{pv-x} &= \begin{bmatrix} 1 & 0 & K_{pv} & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 1 & K_{pv} & 0 & 0 & 0 & 0 & 0 & 0 \end{bmatrix} \end{aligned} \quad (4.42)$$

Reemplazando (4.42) en (4.41)

$$\mathbf{x}_{c-i}(k+1) = \underbrace{(\mathbf{G}_{p-v}^* - \mathbf{H}_{p-v}^* \mathbf{K}_{pv-x})}_{\mathbf{G}_{p-v}} \mathbf{x}_{c-i}(k) + \underbrace{\mathbf{H}_{p-v}^* \mathbf{K}_{pv-u}}_{\mathbf{H}_{p-v}} \mathbf{u}_v(k) \quad (4.43)$$

Para incluir las ecuaciones dinámicas del controlador resonante del lazo externo de control de tensión, se tiene:

$$\mathbf{x}_{r-v}(k+1) = \underbrace{\begin{bmatrix} \mathbf{A}_{r-v} & \mathbf{0}_{2 \times 2} \\ \mathbf{0}_{2 \times 2} & \mathbf{A}_{r-v} \end{bmatrix}}_{\mathbf{G}_{r-v}} \mathbf{x}_{r-i}(k) + \underbrace{\begin{bmatrix} 0 & 0 \\ 1 & 0 \\ 0 & 0 \\ 0 & 1 \end{bmatrix}}_{\mathbf{H}_r} \mathbf{e}_{v-zv}(k) \quad (4.44)$$

$$\mathbf{A}_{r-v} = \begin{bmatrix} 0 & 1 \\ a_{2-v} & a_{1-v} \end{bmatrix}$$

$$\mathbf{e}_{v-zv}(k) = \mathbf{e}_v(k) - \mathbf{u}_{zv}(k)$$

y para la ecuación de salida

$$\mathbf{u}_v(k) = \underbrace{\begin{bmatrix} b_{2-v} - a_{2-v} b_{0-v} & b_{1-v} - a_{1-v} b_{0-v} & 0 & 0 \\ 0 & 0 & b_{2-v} - a_{2-v} b_{0-v} & b_{1-v} - a_{1-v} b_{0-v} \end{bmatrix}}_{\mathbf{C}_{r-v}} \mathbf{x}_{r-v}(k) + \underbrace{\begin{bmatrix} b_{0-v} & 0 \\ 0 & b_{0-v} \end{bmatrix}}_{\mathbf{D}_{r-v}} \mathbf{e}_{v-zv}(k) \quad (4.45)$$

En estas últimas ecuaciones se observa que las señales de entradas están en función de las señales de error del lazo externo de control de tensión y las acciones producidas por el lazo de la impedancia virtual.

Combinándose linealmente (4.45) y (4.44) con (4.43) se tiene:

$$\begin{bmatrix} \mathbf{x}_{c-i}(k+1) \\ \mathbf{x}_{r-v}(k+1) \end{bmatrix} = \underbrace{\begin{bmatrix} \mathbf{G}_{p-v} & \mathbf{H}_{p-v} \mathbf{C}_{r-v} \\ \mathbf{0}_{4 \times 7} & \mathbf{G}_{r-v} \end{bmatrix}}_{\mathbf{G}_{p-v-t}} \underbrace{\begin{bmatrix} \mathbf{x}_{c-i}(k) \\ \mathbf{x}_{r-v}(k) \end{bmatrix}}_{\mathbf{x}_{c-v}(k)} + \underbrace{\begin{bmatrix} \mathbf{H}_{p-v} \mathbf{D}_{r-v} \\ \mathbf{H}_r \end{bmatrix}}_{\mathbf{H}_{p-v-t}} \mathbf{e}_{v-zv}(k) \quad (4.46)$$

Siendo el vector de estados de la (4.46) dado por:

$$\mathbf{x}_{c-v}(k) = [i_{L1}(k) \ i_{L2}(k) \ v_o(k) \ u_{d1}(k) \ u_{d2}(k) \ x_{r1-i-1}(k) \ x_{r2-i-1}(k) \ x_{r1-i-2}(k) \ x_{r2-i-2}(k) \ x_{r1-v-1}(k) \ x_{r2-v-1}(k) \ x_{r1-v-2}(k) \ x_{r2-v-2}(k)]^T$$

Como paso siguiente se incluye la impedancia virtual en el modelo, por lo que combinando (3.23) con (4.46) se escribe esta última en función de  $\mathbf{e}_v(k)$  y  $\mathbf{u}_{zv}(k)$

$$\mathbf{x}_{c-v}(k+1) = \mathbf{G}_{p-v-t} \mathbf{x}_{c-v}(k) + \mathbf{H}_{p-v-t} [\mathbf{e}_v(k) - \mathbf{u}_{zv}(k)] \quad (4.47)$$

Reemplazando (3.23) en (4.47) y agrupando términos

$$\mathbf{x}_{c-v}(k+1) = [\mathbf{G}_{p-v-t} + \mathbf{H}_{p-v-t} \mathbf{D}_{zv} \mathbf{C}_{p-v-t}] \mathbf{x}_{c-v}(k) - \mathbf{H}_{p-v-t} \mathbf{C}_{zv} \mathbf{x}_{zv}(k) + \mathbf{H}_{p-v-t} \mathbf{e}_v(k) \quad (4.48)$$

Agrupando los estados de (3.22) con (4.48) se puede escribir

$$\begin{bmatrix} \mathbf{x}_{c_v}(k+1) \\ \mathbf{x}_{zv}(k+1) \end{bmatrix} = \underbrace{\begin{bmatrix} \mathbf{G}_{p-v-t} - \mathbf{H}_{p-v-t} \mathbf{D}_{zv} \mathbf{C}_{p-v-t} & -\mathbf{H}_{p-v-t} \mathbf{C}_{zv} \\ \mathbf{H}_{zv} \mathbf{C}_{p-v-t} & \mathbf{G}_{zv} \end{bmatrix}}_{\mathbf{G}_{p-zv}} \underbrace{\begin{bmatrix} \mathbf{x}_{c_v}(k) \\ \mathbf{x}_{zv}(k) \end{bmatrix}}_{\mathbf{x}_{c-zv}(k)} + \underbrace{\begin{bmatrix} \mathbf{H}_{p-v-t} \\ \mathbf{0}_{2 \times 2} \\ \mathbf{H}_{p-zv} \end{bmatrix}}_{\mathbf{H}_{p-zv}} \mathbf{e}_v(k) \quad (4.49)$$

Siendo el vector de estados de (4.49) dado por:

$$\mathbf{x}_{c-zv}(k) = [i_{L1}(k) \ i_{L2}(k) \ v_o(k) \ u_{d1}(k) \ u_{d2}(k) \ x_{r1-i_1}(k) \ x_{r2-i_1}(k) \ x_{r1-i_2}(k) \ x_{r2-i_2}(k) \\ x_{r1-v_1}(k) \ x_{r2-v_1}(k) \ x_{r1-v_2}(k) \ x_{r2-v_2}(k) \ x_{zv1}(k) \ x_{zv2}(k)]^T$$

La ecuación (4.49) es la representación en espacio de estados a lazo abierto de ambos inversores incluyendo todos los lazos de control de cada inversor. Para poder analizar la regulación de tensión, la corriente de circulación y la estabilidad del sistema, deben obtenerse las dinámicas del sistema a lazo cerrado, cuando se conectan ambos en paralelo, con una referencia común a los dos inversores. Para ello, se reescribe la señal de error del lazo externo de control de tensión en función de la referencia y la tensión de salida. Además se requiere al pasar de un sistema que tiene dos entradas de referencia a una sola referencia, redefinir  $\mathbf{H}_{p-zv}$  para este caso particular. Realizando estas dos modificaciones se obtiene

$$\begin{aligned} \mathbf{x}_{c-zv}(k+1) &= \mathbf{G}_{p-zv} \mathbf{x}_{c-zv}(k) + \mathbf{H}_{p-zv-ref} v_{ref}(k) - \mathbf{H}_{p-zv-x} \mathbf{C}_{p-zv-v} \mathbf{x}_{c-zv}(k) \\ \mathbf{C}_{p-zv-v} &= [0 \ 0 \ 1 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0] \end{aligned} \quad (4.50)$$

Siendo

$$\mathbf{H}_{p-zv-ref} = \begin{bmatrix} \mathbf{H}_{p-j} \mathbf{D}_{r-ref} \\ \mathbf{H}_{r-ref} \\ \mathbf{0}_{2 \times 1} \end{bmatrix} \quad \mathbf{D}_{r-ref} = \begin{bmatrix} b_0 K_{ref} \\ b_0 K_{ref} \end{bmatrix} \quad \mathbf{H}_{r-ref} = \begin{bmatrix} 0 \\ K_{ref} \\ 0 \\ K_{ref} \end{bmatrix} \quad (4.51)$$

observándose la incorporación de la constante  $K_{ref}$  dada en (3.4) para corregir la ganancia a frecuencia fundamental de cada inversor a lazo cerrado.

En cuanto a la matriz  $\mathbf{H}_{p-zv-x}$ , se debe incorporar en esta las ganancias de los sensores, siendo cada una de estas  $\mathbf{H}_{v1}$  y  $\mathbf{H}_{v2}$ , obteniéndose

$$\mathbf{H}_{p-zv-x} = \begin{bmatrix} \mathbf{H}_{p-j} \mathbf{D}_{r-x} \\ \mathbf{H}_{r-x} \\ \mathbf{0}_{2 \times 1} \end{bmatrix} \quad \mathbf{D}_{r-x} = \begin{bmatrix} b_0 H_{v1} \\ b_0 H_{v2} \end{bmatrix} \quad \mathbf{H}_{r-x} = \begin{bmatrix} 0 \\ H_{v1} \\ 0 \\ H_{v2} \end{bmatrix} \quad (4.52)$$

Agrupando términos en (4.50) se obtiene finalmente

$$\mathbf{x}_{c-zv}(k+1) = \underbrace{(\mathbf{G}_{p-zv} - \mathbf{H}_{p-zv-x} \mathbf{C}_{p-zv-v})}_{\mathbf{G}_{p-zv-cl}} \mathbf{x}_{c-zv}(k) + \mathbf{H}_{p-zv-ref} v_{ref}(k) \quad (4.53)$$

Para poder analizar la regulación de tensión del sistema, se obtiene la función de transferencia que relaciona la tensión de salida con la referencia común a ambos inversores, aplicando la relación entre espacio de estados y función de transferencia [215]

$$\frac{V_o(z)}{R(z)} = G_{lc\_v}(z) = \mathbf{C}_{p\_zv\_v} (z\mathbf{I}_{11 \times 11} - \mathbf{G}_{p\_zv\_cl})^{-1} \mathbf{H}_{p\_zv\_ref} \quad (4.54)$$

A partir de la relación (3.33), la función de transferencia que relaciona a la corriente de circulación con la referencia, viene dada por

$$\begin{aligned} \frac{I_{cir}(z)}{R(z)} = G_{lc\_cir}(z) &= \mathbf{C}_{p\_cir} (z\mathbf{I}_{11 \times 11} - \mathbf{G}_{p\_zv\_cl})^{-1} \mathbf{H}_{p\_zv\_ref} \\ \mathbf{C}_{p\_cir} &= [1/2 \quad -1/2 \quad 0 \quad 0 \quad 0 \quad 0 \quad 0 \quad 0] \end{aligned} \quad (4.55)$$

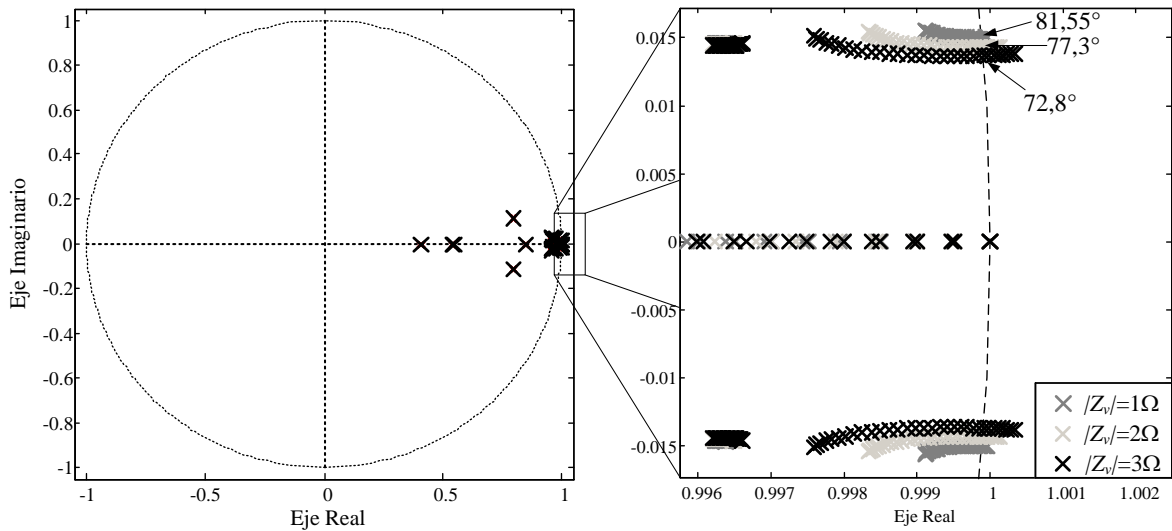
Evaluando las respuestas en frecuencia de las funciones de transferencia dadas en (3.32), (3.33) y (3.34) en la frecuencia de 50Hz, se pueden obtener la tensión de salida y la corriente de circulación en régimen permanente para distintos valores de  $k_{zv}$ .

Debido a que la regulación de tensión sobre la carga y magnitud de la corriente de circulación dependen de las características de la impedancia virtual, el comportamiento de estas variables en régimen permanente, es el mismo que el analizado para la estrategia de control del Capítulo 3. Por este motivo, son válidas la Figura 3-11, Figura 3-12 y Figura 3-13 para seleccionar la característica de la impedancia virtual a utilizar en la estrategia de control propuesta en el presente Capítulo.

#### **4.5.1 Estabilidad de los inversores conectados en paralelo con la estrategia de control para inyectar corriente de falla.**

Para analizar la influencia de las características de la impedancia virtual sobre la estabilidad de los inversores conectados en paralelo controlados con la estrategia de control propuesta en este Capítulo, se utiliza la función de transferencia dada en (4.55) evaluada para tres magnitudes de impedancia virtual, con ángulos en el rango de 0 a 90°, graficando la ubicación de los polos del sistema en la Figura 4-20.

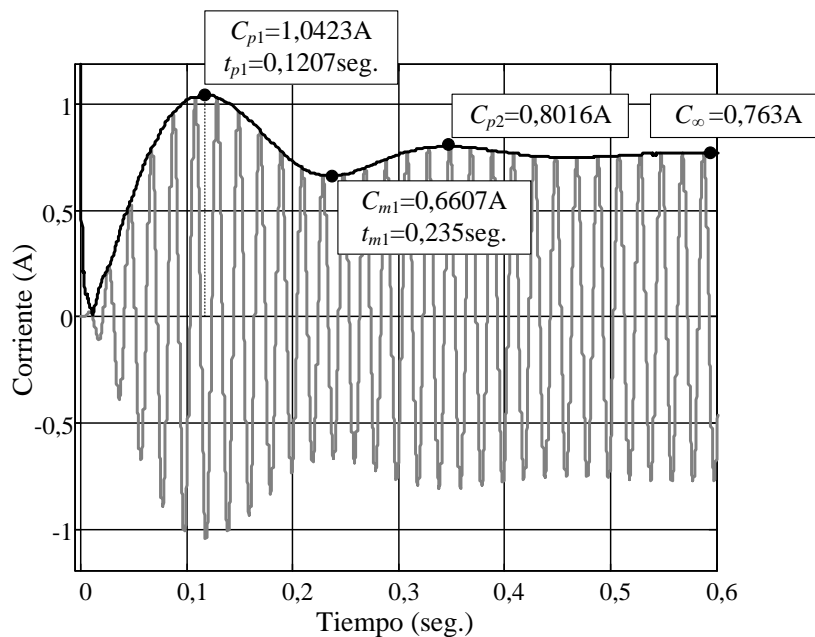
Los ángulos que garantizan la estabilidad del sistema se indican en la Figura 4-20 para cada una de las tres magnitudes de la impedancia virtual, los cuales al compararlos con los obtenidos con la estrategia de control del capítulo anterior (Figura 3-7), se observa una leve reducción. Estas diferencias se deben a que, como se analizó en el Capítulo 3, las dinámicas de los controladores de los lazos internos también tienen influencia en la estabilidad de los inversores conectados en paralelo.



**Figura 4-20. Ubicación de los polos de  $G_{lc\_cir}(z)$  en función del ángulo de la impedancia virtual, considerando tres magnitudes de esta impedancia.**

Otra diferencia que se observa al comparar la Figura 4-20 con la Figura 3-7, es que en la Figura 4-20 la ubicación de los polos dominantes se encuentran en lugares más cercanos a  $1+j0$ . Esta diferencia se debe principalmente a la frecuencia de muestreo utilizada en el presente Capítulo, para la cual la variable  $z$  para 20 kHz de frecuencia de muestreo representa dinámicas diferentes a las que representa la variable  $z$  para 10kHz.

Considerando el caso particular de  $k_{zv}=2$  y  $\theta = 60^\circ$ , en la Figura 4-21 se presenta la respuesta de la corriente de circulación y su envolvente, obtenida esta última a partir de aplicar la transformada de Hilbert sobre  $i_{cir}$  en el procedimiento detallado en la Sección 3.3.1.



**Figura 4-21. Respuesta dinámica de la corriente de circulación, su envolvente y los puntos característicos para la obtención del modelo del sistema.**

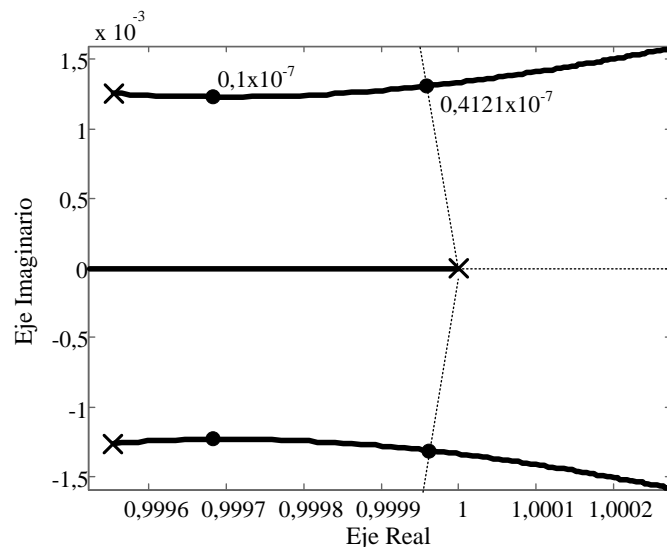
Aplicando las ecuaciones (3.39), (3.40) y (3.41) con los puntos característicos de la Figura 4-21, y calcular la ganancia dada por y (3.49), la planta que representa la relación entre potencia activa y el ángulo de la señal de referencia viene dada por

$$G_p(s) = \frac{1,75 \times 10^7}{(s^2 + 17,4s + 831,2)} \quad (4.56)$$

A partir de la discretización de (4.56) considerando el atraso de una muestra entre el instante de muestreo y la actualización de la acción de control, se incluye el integrador del controlador por curva de caída con el objetivo de analizar los límites de estabilidad, obteniéndose  $G_{la-p}(z)$ :

$$G_{la-p}(z) = m \frac{G_p(z)}{z-1} \quad (4.57)$$

En la Figura 4-25 se presenta el lugar de raíces de  $G_{la-p}(z)$ , indicándose el valor límite de la ganancia  $m$  y la ubicación de los polos cuando  $m=0,1 \times 10^{-7}$  rad/W.



**Figura 4-22. Lugar de las raíces indicándose el valor de  $m$  que deja al sistema en el límite de estabilidad y la ubicación de los polos para  $m=0,1 \times 10^{-7}$  rad/W.**

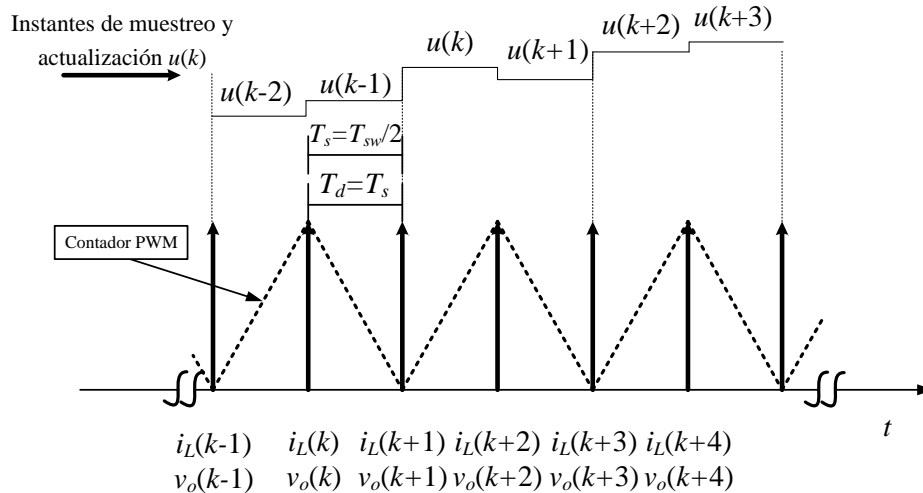
Como se puede observar, al compararse la Figura 4-22 con la Figura 3-49, la ganancia límite para el caso analizado en este Capítulo es significativamente menor en comparación con el analizado en el Capítulo 3, debiéndose esta diferencia principalmente a las frecuencias de muestreo utilizadas en cada caso.

## 4.6 Resultados Experimentales

Para validar experimentalmente la estrategia de control propuesta en este Capítulo, se la implementó en el prototipo de laboratorio.



En la Figura 4-23 se presenta un diagrama temporal donde se visualiza el esquema con el que se realiza el muestreo y la actualización de la acción de control, siendo el objetivo poder muestrear a 20kHz y conmutar las llaves semiconductoras a 10kHz.



**Figura 4-23. Diagrama temporal indicando los instantes de muestreo y actualización de la acción de control en la implementación digital de la estrategia de control de cada inversor.**

El tiempo total de cálculo del algoritmo de control se midió en 37,6  $\mu\text{seg}$ , considerándose los tiempos de ejecución de los controladores por curva de caída y de los lazos de control de tensión y corriente.

#### 4.6.1 Resultados con un solo inversor

Con el objetivo de validar el análisis y diseño realizados de los lazos de control de corriente y de control de tensión de cada inversor, se obtuvieron los resultados experimentales, sin el lazo de impedancia virtual.

En la Figura 4-24 se presenta la respuesta en régimen transitorio de la tensión de salida para una variación de carga del 20 al 100 % del valor de carga nominal, mientras que la Figura 4-25 corresponde al ensayo de variación de carga del 100 al 20 % del valor de carga nominal, siendo estas las especificadas en la norma IEC 62040-3 [1] para el ensayo de respuesta transitoria con carga lineal.

En la Figura 4-26 se presentan los desvíos del valor RMS de la tensión de salida respecto de su valor nominal, evaluado sobre la respuesta transitoria presentada en la Figura 4-24 y la Figura 4-25. La correspondencia entre la Figura 4-17 y la Figura 4-26 valida el criterio de selección de la ganancia del controlador resonante a frecuencia fundamental,  $K_{r1_V} = 150$ .

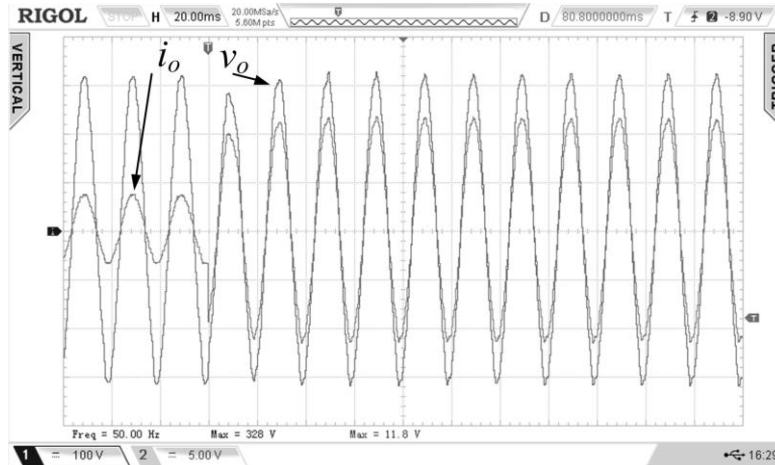


Figura 4-24 Respuesta transitoria de la tensión de salida y corriente de carga para una variación del 20% al 100% de carga nominal. Esc. Tensión 100V/div. Esc. Corriente 5 A/div.

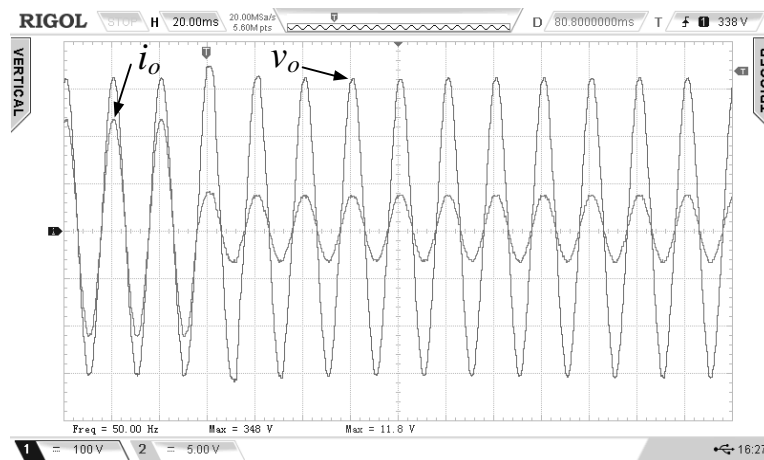


Figura 4-25. Respuesta transitoria de la tensión de salida y corriente de carga para una variación del 100% al 20% de carga nominal. Esc. Tensión 100V/div. Esc. Corriente 5 A/div.

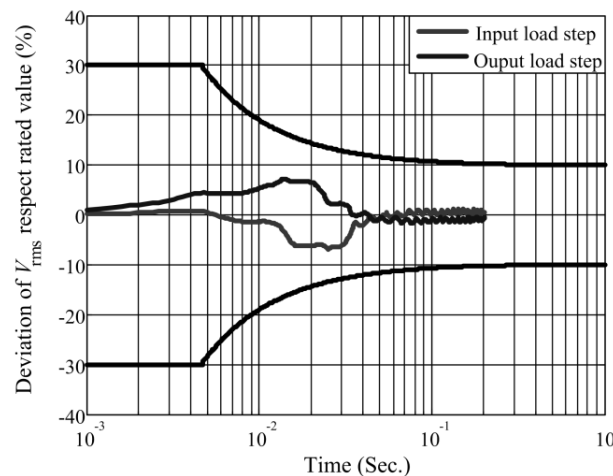
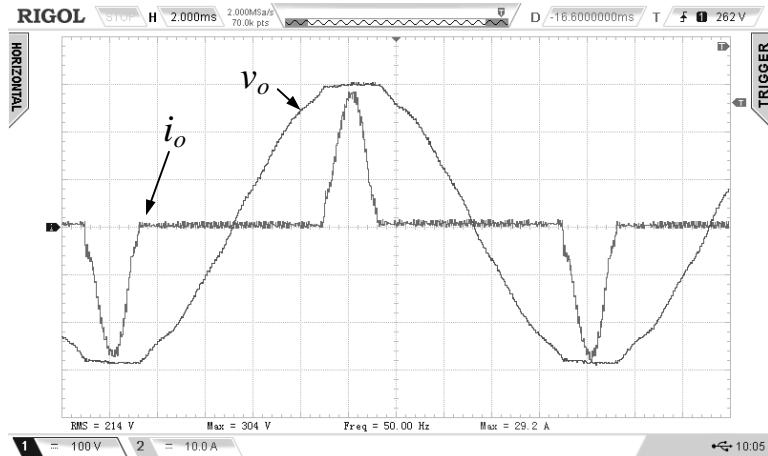


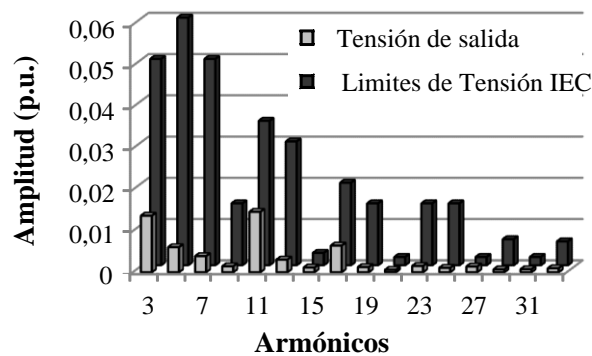
Figura 4-26. Desvío del valor eficaz de la tensión de salida respecto del valor nominal para entrada y salida de carga, y cotas establecidas por la clasificación 1 de la norma IEC 62040-3.

En cuanto a la operación en régimen permanente del inversor, en la Figura 4-27 se presenta la tensión de salida y la forma de onda de la corriente de carga cuando el inversor alimenta una carga no lineal, resultando la tensión con una  $THD_v = 2,32\%$ , lo que garantiza satisfactoriamente el cumplimiento de la norma IEEE 519 [206].



**Figura 4-27 Tensión de salida y corriente de carga en régimen permanente alimentando la carga no lineal. Esc. Tensión 100V/div. Esc. Corriente 10 A/div.**

En la Figura 4-28 se presenta el contenido armónico individual de la tensión de salida cuando se alimenta la carga no lineal, junto con los límites de contenido armónico individual de tensión dados por la norma IEC 61000-2-2.



**Figura 4-28. Contenido armónico individual de la tensión de salida de la Figura 4-27 y límites establecidos por la norma IEC 61000-2-2.**

Para demostrar la capacidad del inversor de inyectar corriente sinusoidal a la salida ante un cortocircuito en los terminales de la carga, en la Figura 4-29 se presenta la respuesta transitoria de la tensión y la corriente de salida, observándose la rápida respuesta dinámica del lazo interno de control de corriente. Puede apreciarse que el inversor sintetiza una forma de onda sinusoidal de la corriente en el inductor luego de transcurridos aproximadamente 20 mseg, con un valor de pico en régimen permanente de 25 A, que es el valor considerado en el algoritmo *anti-windup*.

En la Figura 4-30 se presenta la respuesta transitoria de la tensión de salida y la corriente del inductor cuando se separa el cortocircuito del resto del sistema. Como se puede observar la tensión vuelve a ser controlada sin presentar una sobretensión significativa, verificando el correcto funcionamiento del algoritmo *anti-windup* propuesto.

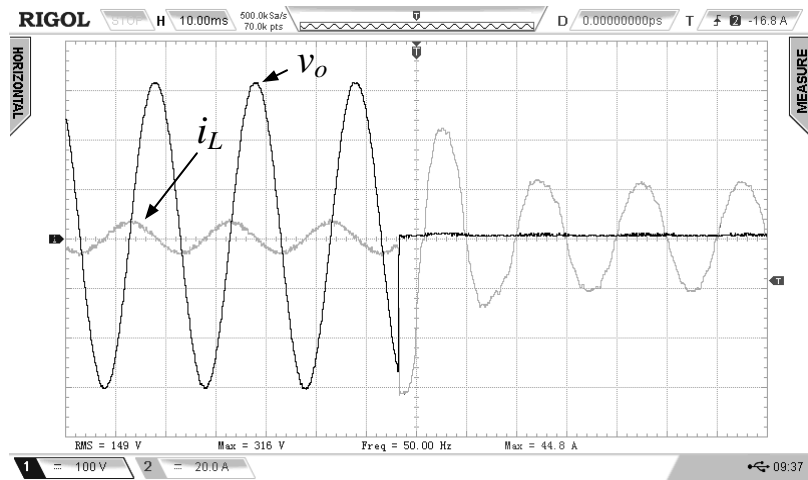


Figura 4-29 Tensión de salida y corriente del inductor durante un ensayo de vacío a cortocircuito. Esc. Tensión 100V/div. Esc. Corriente 20 A/div.

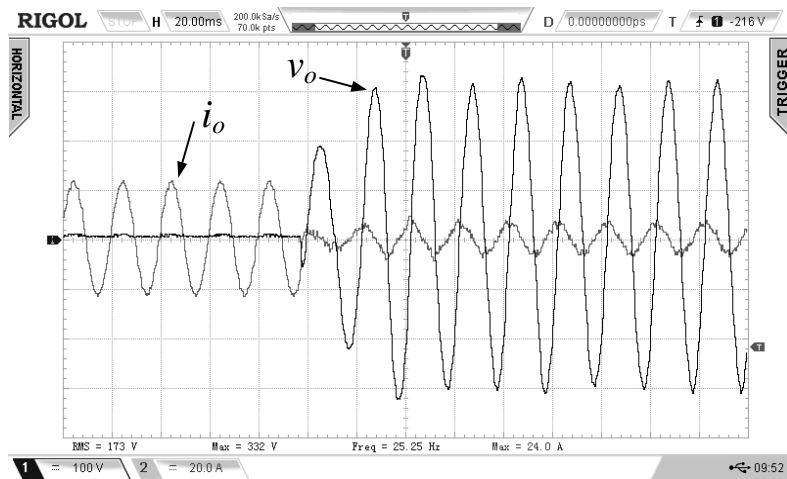


Figura 4-30. Tensión de salida y corriente del inductor durante un ensayo de cortocircuito a vacío. Esc. Tensión 100V/div. Esc. Corriente 20 A/div.

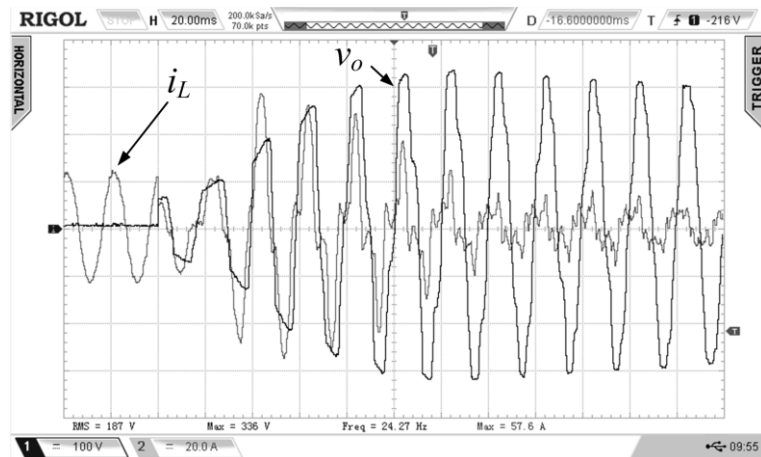


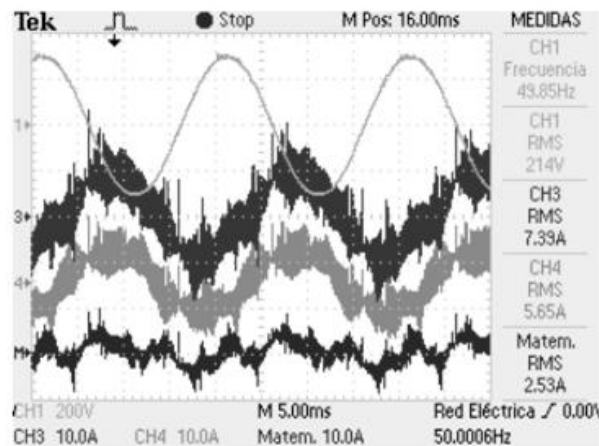
Figura 4-31. Tensión de salida y corriente del inductor durante un ensayo de cortocircuito a carga no lineal. Esc. Tensión 100V/div. Esc. Corriente 20 A/div.

En cuanto al caso de alimentar una carga no lineal, se realizó un cortocircuito sobre los bornes del capacitor del filtro  $LC$ , y se capturó la respuesta transitoria de la tensión de salida y la corriente del inductor cuando se separa el cortocircuito del resto del sistema, presentándose este oscilograma en la Figura 4-31. En este caso se observa que la tensión de salida se restituye con una respuesta dinámica más lenta, y su nivel de distorsión armónica disminuye a medida que se establece el régimen normal de operación.

#### 4.6.2 Resultados con los inversores conectados en paralelo

Para los ensayos de los inversores conectados en paralelo se implementó el esquema completo de la Figura 4-2. Para el lazo de impedancia virtual las características utilizadas fueron  $k_{zv} = 2\Omega$  y un ángulo de  $60^\circ$ , mientras que el coeficiente de caída utilizado fue  $m = 0,1 \times 10^{-7}$  rad/W.

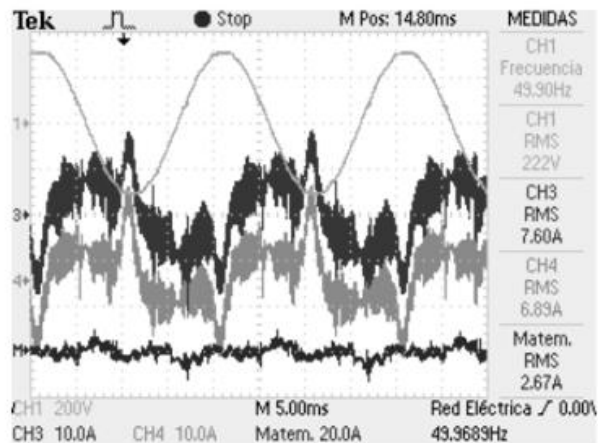
Como resultado del funcionamiento en régimen permanente de los dos inversores con el controlador por curva de caída diseñado en este capítulo, se presenta en la Figura 4-32 el oscilograma que muestra el desempeño en régimen permanente de la tensión de salida, las corrientes de los inductores de cada inversor y la corriente de circulación, cuando los inversores alimentan carga lineal. El comportamiento se corresponde con el valor RMS esperado de tensión de regulación y corriente de circulación, para el valor de impedancia virtual utilizado.



**Figura 4-32.** Tensión sobre la carga lineal (CH1) con dos inversores conectados en paralelo utilizando una impedancia virtual  $2\Omega$ , corriente de circulación (MATH) y corrientes  $i_{L1}$  (CH3) e  $i_{L2}$  (CH4). Esc. de Tensión 200V/div. Esc. de Corriente 10A/div.

Para el caso de alimentar una carga no lineal de 2kW, el oscilograma que muestra el desempeño de la tensión de salida, las corrientes de los inductores de cada inversor y la corriente de circulación se presenta en la Figura 4-33, verificándose la reducida distorsión armónica de la tensión de salida, lograda por los controladores resonantes en las

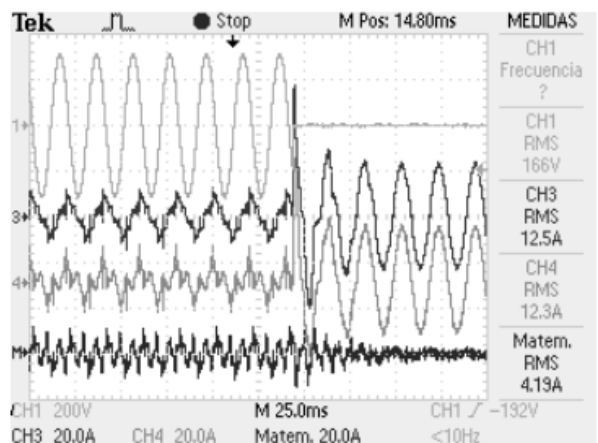
frecuencias armónicas de la fundamental, manteniéndose la corriente de circulación dentro del comportamiento esperado.



**Figura 4-33. Tensión sobre la carga no lineal (CH1) con dos inversores conectados en paralelo utilizando una impedancia virtual  $2\Omega$ , corriente de circulación (MATH) y corrientes  $i_{L1}$  (CH3) e  $i_{L2}$  (CH4). Esc. de Tensión 200V/div. Esc. de Corriente 20A/div.**

Finalmente, se presentan a continuación los resultados de los inversores conectados en paralelo cuando se produce un cortocircuito sobre el PCC, así como también cuando se elimina esta falla.

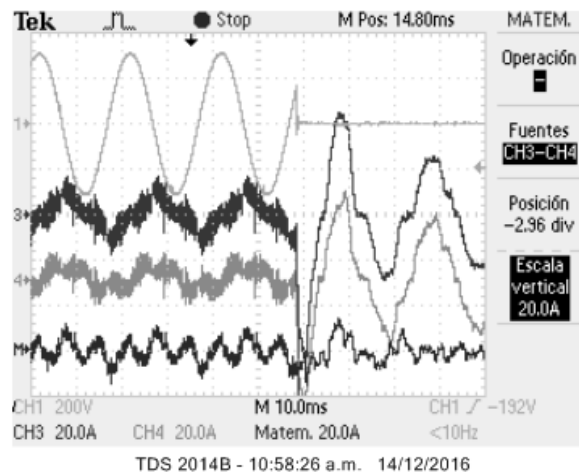
En la Figura 4-34 se presenta la respuesta transitoria de la tensión sobre la carga, las corrientes de los inductores de cada inversor y la corriente de circulación, al realizar un cortocircuito sobre el PCC.



**Figura 4-34. Ensayo de cortocircuito. Tensión sobre la carga (CH1) con dos inversores conectados en paralelo utilizando una impedancia virtual de  $2\Omega$ , corriente de circulación (MATH) y corrientes  $i_{L1}$  (CH3) e  $i_{L2}$  (CH4). Esc. de Tensión 200V/div. Esc. de Corriente 20A/div.**

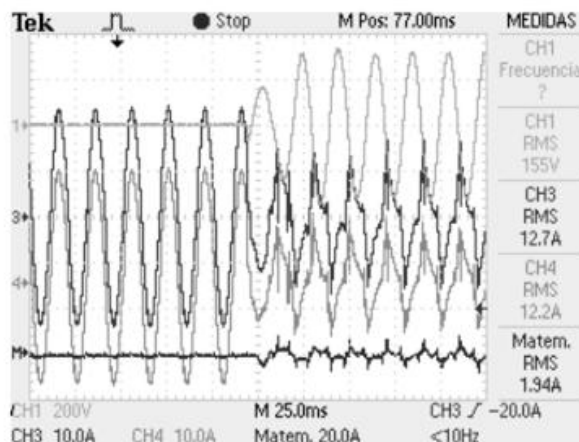
En la Figura 4-34 se puede apreciar una significativa reducción de la corriente de circulación luego de producirse el cortocircuito, lo cual se verifica que durante este estado los ángulos de las señales de referencia permanecen fijos en el último valor antes de producirse el cortocircuito, ya que no hay flujo de potencia activa entre los inversores y la carga.

Para observar el mismo resultado en una escala de tiempo más reducida y así apreciar con mayor detalle el transitorio, se presenta en la Figura 4-35 el oscilograma capturado al producirse el cortocircuito en el PCC



**Figura 4-35. Ensayo de cortocircuito. Tensión sobre la carga (CH1) con dos inversores conectados en paralelo utilizando una impedancia virtual de  $2\Omega$ , corriente de circulación (MATH) y corrientes  $i_{L1}$  (CH3) e  $i_{L2}$  (CH4). Esc. de Tensión 200V/div. Esc. de Corriente 20A/div.**

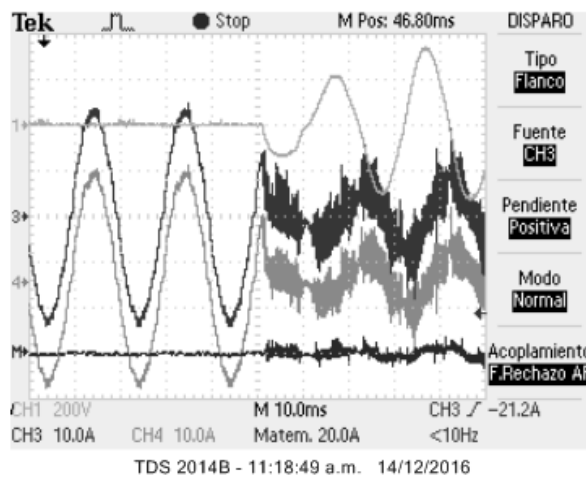
En la Figura 4-36 se presenta la respuesta transitoria de la tensión sobre la carga, las corrientes de los inductores de cada inversor y la corriente de circulación, al separar el cortocircuito del PCC.



**Figura 4-36. Ensayo de separación de cortocircuito. Tensión sobre la carga (CH1) con dos inversores conectados en paralelo utilizando una impedancia virtual de  $2\Omega$ , corriente de circulación (MATH) y corrientes  $i_{L1}$  (CH3) e  $i_{L2}$  (CH4). Esc. de Tensión 200V/div. Esc. de Corriente 20A/div.**

Es importante notar que al salir del estado de cortocircuito, la corriente de circulación entre los inversores no presenta una sobrecorriente, lo cual verifica la viabilidad práctica de la estrategia de control propuesta para el funcionamiento en paralelo de los inversores.

Para observar el mismo resultado en más detalle, se presenta en la Figura 4-37 el resultado del mismo ensayo pero utilizando una escala de tiempo más reducida.



**Figura 4-37. Ensayo de separación de cortocircuito. Tensión sobre la carga (CH1) con dos inversores conectados en paralelo utilizando una impedancia virtual de  $2\Omega$ , corriente de circulación (MATH) y corrientes  $i_{L1}$  (CH3) e  $i_{L2}$  (CH4). Esc. de Tensión 200V/div. Esc. de Corriente 20A/div.**

## 4.7 Conclusiones

La estrategia de control propuesta en este Capítulo, con dos lazos de control, uno externo de tensión y otro interno de corriente, utilizando en cada lazo múltiples controladores resonantes diseñados en el dominio del tiempo discreto, ha demostrado ser efectiva para el control de la tensión de salida en régimen transitorio y permanente, cumpliendo con las normas internacionales para UPS y sistemas de distribución de baja tensión, así como también para controlar la corriente de cortocircuito del inversor, y responder satisfactoriamente cuando el cortocircuito es separado del resto del sistema.

La metodología de diseño propuesta para los controladores que forman parte de la estrategia de control, resulta en una extensión de la propuesta realizada en el Capítulo 2, agregándose criterios para: (i) determinar las ganancias de realimentación de estados para obtener un mejor amortiguamiento activo de las dinámicas del sistema, considerando el efecto de la ubicación de los polos sobre la amplificación de ruido en torno a la frecuencia de Nyquist, (ii) determinar los ángulos de compensación y las ganancias para los múltiples controladores resonantes en el lazo interno de control de corriente, y (iii) determinar la ganancia proporcional en el lazo externo de control de tensión para poder obtener los ángulos de compensación de los controladores resonantes del lazo externo de tensión.

En cuanto al algoritmo *anti-windup* propuesto, este resulta de simple implementación, evita la realización del controlador resonante con dos integradores, permite sintetizar una forma de onda sinusoidal para la corriente de cortocircuito y consigue operar correctamente en todo el rango de variación de carga.



Para el análisis del funcionamiento de los inversores conectados en paralelo controlados con la estrategia propuesta en este Capítulo, se extendió el modelo propuesto en el Capítulo 3 de manera de incluir las ganancias de realimentación de estados, la dinámica del controlador resonante del lazo interno de control de corriente y la ganancia proporcional del lazo externo de control de tensión.

Los resultados experimentales del funcionamiento de los inversores conectados en paralelo y controlados por la estrategia de control propuesta, verificaron la viabilidad práctica para realizar un cortocircuito en el PCC, con transiciones suaves entre los modos de operación y sin producirse una corriente de circulación excesiva durante las transiciones.

# Capítulo 5

## Discusiones, Conclusiones y Propuestas de Trabajos Futuros

### 5.1 Discusión y Conclusiones

En el desarrollo de esta tesis se propusieron, diseñaron y validaron estrategias de control para inversores conectados en paralelo, particularmente para el caso en que no se utiliza comunicación entre los inversores, teniendo como objetivo la obtención de un sistema con redundancia al que se pueden agregar otros inversores manteniendo siempre las cargas alimentadas. Esta característica es esencial en fuentes ininterrumpidas de energía o UPS; aplicación que es el objeto de análisis de esta tesis.

A continuación se discuten los resultados obtenidos y se enumeran las principales conclusiones del trabajo, presentándose las contribuciones realizadas en cada Capítulo.

#### 5.1.1 Metodología de diseño de controladores resonantes para UPS

Con el objetivo de cumplir con los requerimientos de calidad de energía establecidos en normas de desempeño para UPS y como así también, en normas de desempeño para sistemas de distribución de baja tensión, se propuso una metodología de diseño para los controladores resonantes, implementados en una estrategia de control de múltiples lazos de realimentación, utilizándose en el lazo interno de control de corriente un simple controlador proporcional, mientras que en el lazo externo de control de tensión se utilizaron los múltiples controladores resonantes.

La metodología tiene como característica principal ser de simple aplicación, utilizando herramientas clásicas de análisis, como ser diagramas de respuesta en

frecuencia, lugar de raíces y análisis de respuesta transitoria. El objetivo de esta metodología es el de poder analizar de forma simple y rápida la relación de compromiso entre estabilidad relativa y ganancia del sistema a frecuencia fundamental en la trayectoria directa, para determinar el desempeño dinámico ante perturbaciones de carga, y además, la ganancia resultante en cada frecuencia armónica que determina el rechazo a perturbaciones periódicas para cargas no lineales.

La metodología propuesta se fundamenta en los requerimientos de las normas de desempeño para UPS y las normas de sistemas eléctricos de distribución en baja tensión.

En lo que respecta al diseño para régimen permanente, con base en esta metodología se propuso el concepto de impedancia armónica; que determina los límites de la magnitud de la impedancia de salida en cada frecuencia armónica de la fundamental. Estas impedancias armónicas, se diseñan de manera tal de garantizar que el contenido armónico individual de la tensión de salida en las frecuencias de interés, esté por debajo de los límites aceptados por las normas, y en consecuencia también, la distorsión armónica total de la tensión de salida. Mientras que respecto al diseño para régimen transitorio, el diseño de la ganancia del controlador resonante a frecuencia fundamental posibilitó cumplir con los requerimientos más exigentes de la norma para UPS ante perturbaciones en escalón, de entrada y retirada de carga.

Se demostró mediante la aplicación de la metodología de diseño propuesta en esta tesis, que la robustez del sistema ante incertezas paramétricas depende fundamentalmente del diseño del lazo interno de control de corriente, obteniéndose con el controlador proporcional un amplio rango de robustez ante incertezas paramétricas.

### **5.1.2 Estrategia de control por curva de caída con reducido número de sensores.**

Cuando los inversores se conectan entre sí, en paralelo, la reducida impedancia de salida a la frecuencia fundamental obtenida con los controladores resonantes diseñados en el Capítulo 2, torna al conjunto de inversores, sensible a la circulación de corriente entre los mismos. Por lo tanto, para reducir la magnitud de esta corriente de circulación a valores operativos, se requiere incorporar a la estrategia de control ~~inicialmente propuesta~~ analizada en el Capítulo 2, un lazo de impedancia virtual que logre ajustar la impedancia de salida de cada inversor.

Como ya se mencionó, la impedancia de salida a frecuencia fundamental es la que domina el comportamiento de la corriente de circulación, por lo que se propuso agregar el

lazo de impedancia virtual diseñado para actuar solamente en la frecuencia fundamental de la tensión de salida. Otra característica distintiva del lazo de impedancia virtual propuesto, es que a diferencia de otras propuestas, requiere la realimentación de la corriente del inductor en lugar de la corriente de la carga, lográndose así reducir el número de sensores que se utilizan en este tipo de estrategias.

Para determinar la relación de compromiso entre corriente de circulación y regulación de tensión para distintas características de la impedancia de salida, se propuso un modelo dinámico para dos inversores conectados en paralelo, que al utilizar el enfoque por variables de estado puede ser extendido en forma simple a casos de más de dos inversores.

Se demostró a partir de los resultados obtenidos con el modelo propuesto, que impedancias de salida con características predominantemente inductivas permiten obtener mejor regulación de tensión en comparación con impedancias predominantemente resistivas, resultando para una misma magnitud de la impedancia de salida el mismo valor de corriente de circulación en régimen permanente.

Para poder efectuar el reparto de potencias entre los inversores de acuerdo a la capacidad de cada uno sin utilizar comunicación de datos entre ellos, de los métodos analizados se propuso la utilización de los controladores por curva de caída. Para su diseño se estableció un procedimiento que permite determinar la relación entre la respuesta dinámica de la diferencia de potencias activas entre los inversores cuando se varía el ángulo de la señal de referencia de los mismos, y la corriente de circulación entre los dos inversores. A partir de este, se determinó que la envolvente de la corriente de circulación representa justamente la dinámica de la diferencia entre las potencias activas. Este resultado permitió, mediante una identificación paramétrica para sistemas subamortiguados aplicada a la respuesta dinámica de la corriente de circulación obtenida del modelo propuesto, determinar fácilmente y con muy buena precisión el modelo del sistema dinámico requerido para el diseño de los controladores por curva de caída. La planta obtenida de esta forma evita tener que operar con el modelo no lineal, y sobre todo, simplifica la obtención de los límites de estabilidad del sistema de inversores en paralelo controlado por la estrategia de curva de caída.

Para el sincronismo del inversor a conectar en paralelo con el inversor que se encuentra alimentando a la carga, se propuso utilizar un PLL que presenta una rápida respuesta dinámica en la sincronización de ambas tensiones de salida y una reducida corriente de circulación al momento de la conexión.

### 5.1.3 Estrategia de control para inyección de corriente de falla.

Para controlar la corriente entregada por los inversores en casos de fallas, tales como cortocircuitos o sobrecargas, se propuso agregar a la estrategia de control propuesta en el Capítulo 3, los controladores resonantes en el lazo interno de control de corriente. Además, con el fin de conseguir grados de libertad adicional en el ajuste de los márgenes de estabilidad y extender los rangos de robustez ante variaciones paramétricas, se suma a la acción de los controladores resonantes, la realimentación de los estados de la planta modelada en tiempo discreto.

Los análisis de estabilidad y robustez del sistema han podido abordarse en forma simple aplicándose la metodología de diseño propuesta en el Capítulo 2, la cual se extiende agregándosele criterios para: (i) determinar las ganancias de realimentación de los estados que logran buenos márgenes de estabilidad y no amplifican significativamente el ruido en torno a la frecuencia de Nyquist, (ii) determinar los ángulos de compensación y las ganancias para los múltiples controladores resonantes en el lazo interno de control de corriente, y (iii) determinar la ganancia proporcional en el lazo externo de control de tensión para mejorar la respuesta dinámica ante perturbaciones de carga y la estabilidad relativa del sistema con ambos lazos de control; estabilidad que se degrada al incluirse los controladores resonantes en el lazo interno de control de corriente.

La estrategia de control ha demostrado ser efectiva para el control de la tensión de salida en régimen transitorio y permanente, cumpliendo con las normas internacionales para UPS y sistemas de distribución de baja tensión, así como también para controlar la corriente de cortocircuito del inversor, y responder satisfactoriamente cuando el cortocircuito es separado del resto del sistema, tanto en el caso de inversores en aislados como en paralelo.

La estrategia de control en su conjunto propuesta en el capítulo 4, ha demostrado ser efectiva para el control de la tensión de salida, tanto en régimen transitorio como en régimen permanente, cumpliendo apropiadamente con las normas internacionales para UPS y sistemas de distribución de baja tensión. A la vez, esta estrategia presenta una solución eficiente para inyectar una corriente de falla causada por un cortocircuito o una sobrecarga, controlándola en un valor seguro para el inversor hasta tanto la falla sea aislada del resto del sistema. Esta solución se obtiene mediante la propuesta de un algoritmo de limitación con efecto *anti-windup*, que en conjunto con el controlador resonante a frecuencia fundamental permite inyectar una corriente sinusoidal en un valor limitado

determinado por la capacidad de corriente de los semiconductores. Además, es menester resaltar que esta solución propuesta, funciona correctamente tanto en el caso de la operación de los inversores en forma aislada como en paralelo.

## **5.2 Propuestas para trabajos futuros**

Los trabajos futuros que pueden realizarse se encuentran en torno a los dos ejes en los que se desarrolló esta tesis, la metodología de diseño para controladores resonantes y la estrategia de control de inversores en paralelo por curva de caída.

### **5.2.1 Estrategia de control para inversores de UPS conectadas a red**

La extensión de la metodología de diseño de controladores resonantes para el caso de inversores de UPS del tipo interactivas con la línea, puede resultar en el diseño simple de los controladores utilizados para este caso en particular, siendo la inductancia de la línea del sistema de distribución de baja tensión, el parámetro principal que influye en la robustez del sistema. Por lo tanto, el incluir la incerteza paramétrica para esta aplicación permitiría extender la metodología de diseño de los controladores resonantes para esta aplicación en particular.

### **5.2.2 Mejora en las características de respuesta transitoria de la estrategia de control por curva de caída**

A partir del modelo propuesto para la planta que relaciona la diferencia entre las potencias activas con el ángulo de la señal de referencia, es posible investigar el efecto de incluir acciones proporcionales y derivativas al controlador por curva de caída, teniendo como objetivo mejorar la respuesta dinámica al momento de realizar la conexión en paralelo de los inversores con esta estrategia de control.

### **5.2.3 Estrategia de control por curva de caída utilizando inyección de señales en el bus de alimentación**

Como se describió en la Sección 1.2.2, Tuladhar *et al.* [87] propusieron modificar la estrategia de control por curva de caída agregando una técnica de inyección de señal en bus crítico de CA. Esta propuesta no ha tenido variantes a su propuesta original, posiblemente por las dificultades técnicas al momento de implementar la estrategia, estando dentro de estas dificultades, la selección de la frecuencia en la que se realiza la inyección de la señal y la magnitud de la señal a inyectar.

Con el conocimiento obtenido al determinar la impedancia armónica a partir de las normas para UPS, el armónico de menor frecuencia que presenta mejores características para tolerar la inyección de una componente armónica es la 11<sup>ra</sup>. Otra posibilidad sería el armónico 17<sup>mo</sup>, debiéndose evaluar al mismo tiempo, el efecto de la resolución del módulo PWM sobre la calidad de la tensión de salida.

Extender la metodología de diseño para esta estrategia de control podría abrir el campo de aplicación de dicha estrategia, obteniéndose como principal ventaja la eliminación de la componente de la corriente de circulación que no logra eliminarse con el controlador por curva de caída.

#### **5.2.4 Análisis del impacto de las componentes armónicas de la corriente de circulación en el rendimiento de los inversores conectados en paralelo**

Si bien se logró validar la propuesta de obtener una magnitud de la impedancia de salida a frecuencia fundamental que logre el funcionamiento en paralelo con controlador por curva de caída; como así también una magnitud de la impedancia significativamente menor en las frecuencias armónicas de la fundamental respecto de la impedancia armónica obtenida por norma, se demostró en el Capítulo 3 que existe una dependencia de las componentes armónicas de la corriente de circulación con la magnitud de la impedancia de salida en estas armónicas. Por lo tanto, debe evaluarse el efecto de estas componentes en el rendimiento de los inversores en paralelo, de manera tal de que en caso de ser necesario, se establezcan criterios para incrementar la magnitud de la impedancia en las frecuencias armónicas, permitiendo sin dejar de cumplir con las normas, disminuir el efecto de la corriente de circulación sobre el rendimiento del sistema.

Para lograr esto sería posible extender los modelos en espacio de estados propuestos de los inversores conectados en paralelo, con el objetivo de incluir las dinámicas de los controladores resonantes en las frecuencias armónicas de la fundamental, e investigar la relación de la corriente de circulación con los parámetros de los controladores resonantes en las frecuencias armónicas de la fundamental.

#### **5.2.5 Estrategias de control con tolerancias a fallas en la comunicación**

Como se analizó en la Sección 1.2.3, es posible implementar una estrategia de control tolerante a fallas en el sistema de comunicación, combinando las estrategias de

control que utilizan comunicación de datos entre los convertidores con las estrategias de control por curva de caída.

Las características que se pretenden conseguir con esta combinación son, obtener una rápida respuesta dinámica y muy buena regulación de las tensiones de salida cuando se dispone del enlace de comunicación y, en caso de fallas o atrasos en las señales comunicadas entre los inversores, se propone pasar el control a una estrategia por curva de caída que permita continuar operando al sistema sin perjudicar significativamente su desempeño. Para lograr esto es necesario realizar una transición adecuada entre ambos métodos de control.

Estrategias de control con estas características y que utilicen la propuesta presentada en el Capítulo 3 aún no se han publicado en la literatura, debiendo analizarse la factibilidad y posibles mejoras que se pueden obtener al aplicarse este tipo de esquemas.



# Apéndice A

## Configuraciones del DSP y circuitos de medición utilizados

En este Apéndice se describen las configuraciones realizadas en el DSP TMS320F28335 para la implementación de los controladores diseñados en esta tesis, además de los circuitos de medición utilizados para realimentar las variables.

### A.1 Principales características del programa y descripción de las configuraciones realizadas.

En cada proyecto en el que se alojan los algoritmos de control desarrollados en esta tesis, se utilizan los siguientes archivos .h (headers files) provistos por el fabricante: DSP2833x\_common y DSP2833x\_headears. En el primer archivo están definidas todas las etiquetas que se pueden utilizar para la configuración de cada módulo, mientras que en DSP2833x\_headears están definidas las estructuras que contemplan a cada registro de configuración con sus respectivos bits.

Para poder trabajar con las funciones que transforman números en punto flotante a números en punto fijo, se utilizó el archivo IQmathLib.h, mientras que para poder realizar operaciones matemáticas, como por ejemplo: raíz cuadrada, se incluyó math.h.

Para la configuración inicial de los distintos módulos del DSP se incluyen los siguientes archivos .c al proyecto:

- DSP2833x\_ADC.c
- DSP2833x\_ADC\_cal.asm
- DSP2833x\_CodeStartBranch.asm
- DSP2833x\_CpuTimers.c

DSP2833x\_DefaultIsr.c  
DSP2833x\_Epwm.c  
DSP2833x\_GlobalVariableDefs.c  
DSP2833x\_GPIO.c  
DSP2833x\_HeadersNonBios.cmd  
DSP2833x\_PIECtrl.c  
DSP2833x\_PIEVect.c  
DSP2833x\_SysCtrl.c  
DSP2833x\_usDelay.asm

A continuación se describe en forma general las configuraciones realizadas en los módulos utilizados del DSP, para luego presentar en detalle cada una de estas:

- Configuraciones generales [224]
  - Frecuencia del reloj interno en 150MHZ
  - *Watchdog* deshabilitado.
  - Derivación del reloj interno para los demás periféricos del DSP.
- Configuración de los GPIO [224]
  - Configuración de GPIO0-GPIO7 como salidas PWM.
  - Configuración de GPIO15 como salida digital para visualización del tiempo de duración de la subrutina de interrupción.
- Configuración del PWM [225]
  - Contador ascendente-descendente.
  - Para las estrategias de control del Capítulo 2 y Capítulo 3, la actualización del registro de comparación se realiza una vez por periodo de conmutación, en el instante en que el contador PWM es igual cero. Para la estrategia de control del Capítulo 4, la actualización del registro de comparación se realiza dos veces por periodo de conmutación, una actualización en el pico del contador y la otra cuando este es cero.
  - *Action qualifiers* se configuran para obtener un PWM simétrico.
  - Para las estrategias de control del Capítulo 2 y Capítulo 3 la habilitación del SOC (*start of conversion* – inicio de conversión) se realiza con el EPWM 3, en el instante en que el contador PWM tiene el valor pico. Para la estrategia de control del Capítulo 4, la habilitación del SOC se realiza con el EPWM 3 en el instante en que

el contador PWM tiene el valor pico, y con el EPWM2 en el instante en que el contador es 0, logrando de esta forma la frecuencia de muestreo  $f_s=2f_{sw}$ .

- Configuración del A/D [226]
  - *Clock* del A/D en 12,5Mhz.
  - Operación en modo secuencial utilizando un solo *sample and hold*.
  - Operación con secuenciadores en cascada.
  - Generación de interrupción al finalizar la conversión A/D de la secuencia seleccionada.
- Habilitación del PIE (*Peripheral Interrupt Expansion*) [224] para utilizar la interrupción del ADC, y configuración del vector del PIE para poder utilizar la subrutina de interrupción ADC.

Las configuraciones denominadas anteriormente como “generales” se realizan llamando a la función **InitSysCtrl**, la cual se aloja en el archivo .c **DSP2833x\_SysCtrl.c** incluida en el proyecto.

Para llamar a las funciones que se alojan en otros archivos debe definirse los prototipos de funciones como **extern**. A continuación se muestra como ejemplo la declaración de esta función

```
extern void InitSysCtrl(void);
```

En la función **InitSysCtrl** que se encuentra por defecto en el paquete de herramientas *Control Suite* otorgado por Texas Instruments®, se encuentra habilitado el reloj para todos los periféricos del DSP. Si bien es posible reducir el consumo del DSP deshabilitando el *clock* a los periféricos que no se van a utilizar, no se ha cambiado esta configuración.

### A.1.1 Configuración de los GPIOs

La configuración de los GPIOs utilizados se realiza en la función **Config\_GPIO**, en este caso se utilizaron del GPIO0 al GPIO7 como salidas PWM y el GPIO15 para señalar los tiempos de cálculo en las subrutina de interrupción utilizada. A continuación se presenta el código utilizado en la función que configura los GPIOs, describiéndose cada línea con comentarios.

```
void Config_GPIO(void)
{
    EALLOW; //Permiso para escribir
    GpioCtrlRegs.GPAMUX1.all=0x00000000; //Se define todos los pines que el
    GPAMUX1 //controla como I/O de propósito general.
```

```

GpioCtrlRegs.GPAMUX1.bit.GPIO0 = 1; //ConFigura GPIO0 como salida PWM ePWM1A
GpioCtrlRegs.GPAMUX1.bit.GPIO1 = 1; //ConFigura GPIO1 como salida PWM ePWM1B
GpioCtrlRegs.GPAMUX1.bit.GPIO2 = 1; //ConFigura GPIO2 como salida PWM ePWM2A
GpioCtrlRegs.GPAMUX1.bit.GPIO3 = 1; //ConFigura GPIO3 como salida PWM ePWM2B
GpioCtrlRegs.GPAMUX1.bit.GPIO4 = 1; //ConFigura GPIO4 como salida PWM ePWM3A
GpioCtrlRegs.GPAMUX1.bit.GPIO5 = 1; //ConFigura GPIO5 como salida PWM ePWM3B
GpioCtrlRegs.GPAMUX1.bit.GPIO6 = 1; //ConFigura GPIO6 como salida PWM ePWM4A
GpioCtrlRegs.GPAMUX1.bit.GPIO7 = 1; //ConFigura GPIO7 como salida PWM ePWM4B

GpioCtrlRegs.GPAMUX1.bit.GPIO15 = 0; //para señalar tiempo de la subrutina
de interrupción
GpioCtrlRegs.GPADIR.bit.GPIO15 = 1;

EDIS; //Deshabilita el permiso de escribir
}

```

Se puede observar en el código anterior que, a excepción de los pines que se requieren que funcionen como salidas PWM, para que un pin sea entrada o salida digital debe escribirse en el bit correspondiente al GPxDIR, el cual define a un pin como entrada o salida.

### A.1.2 Configuración de los ePWMs

Antes de comenzar con la descripción de la configuración del módulo ePWM (*enhanced PWM* – PWM mejorado), debe entenderse por módulo ePWM a cada uno de los seis ePWM: EPWM1-EPWM6, y los sub módulos son las distintas partes de cada módulo ePWM, siendo estas partes:

- *Time-Base Module*
- *Counter Compare Module*
- *Action Qualifier Module*
- *Dead-Band Generator Module*
- *PWM Chopper (PC) Module*
- *Trip Zone Module*
- *Event Trigger Module*

las cuales se representan en la Figura A-1.

Para realizar la configuración del ePWM que permita generar la señal PWM requerida por la modulación implementada, es necesario configurar los tres primeros sub módulos, mientras que el sub módulo *Dead-Band Generator* no se configura al tener tiempos muertos implementados en los drivers de los IGBTs, el sub módulo *PWM Chopper* se utiliza generalmente en disparo de tiristores, y el sub módulo *Trip Zone* se utiliza en casos de querer inhibir las señales PWM cuando ocurre una falla. Finalmente, el

sub módulo *Event Trigger* se utiliza para generar las señales de inicio de conversión, por lo que debe configurarse apropiadamente.

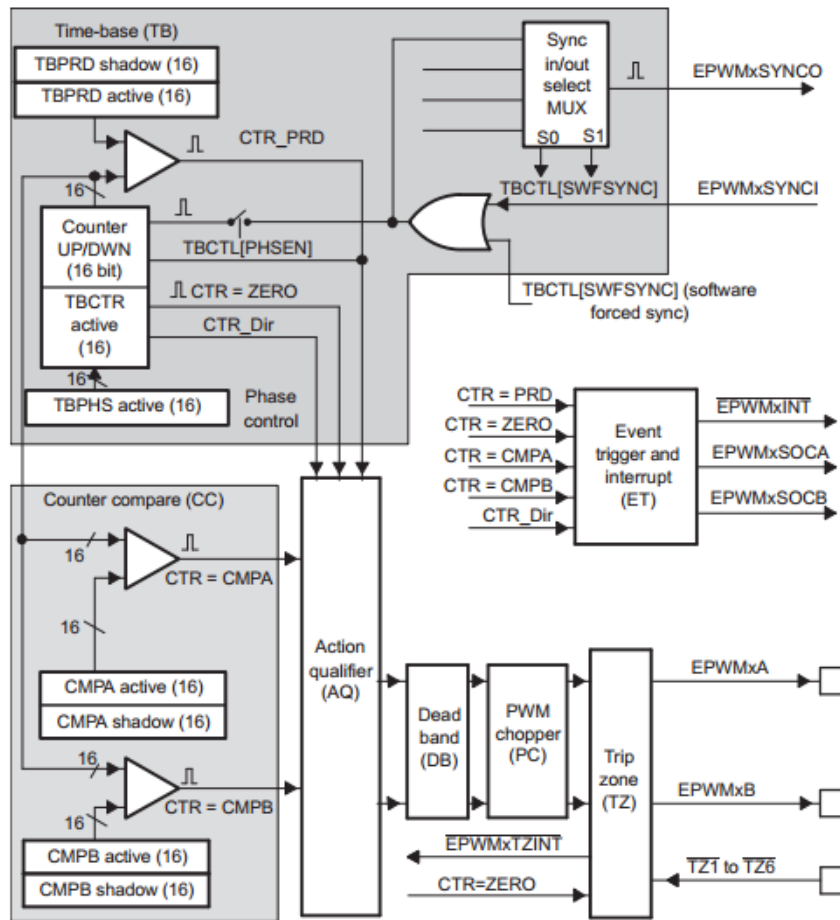


Figura A-1. Diagrama de bloques que representa los sub módulos del ePWMx, incluyendo la interconexión con las señales críticas de este módulo [225].

La configuración del módulo ePWM a utilizar se realizó en la función **InitEPwmTimer**, presentándose el código correspondiente al programa desarrollado para el Capítulo 3, siendo todos los programas presentados al final de este Apéndice.

```
void InitEPwmTimer(void)
{
    EALLOW;
    SysCtrlRegs.PCLKCR0.bit.TBCLKSYNC = 0;    // Stop all the TB clocks
    EDIS;

    //=====
    //    EPWM Module 1
    //=====

    //=====
    //    Time Base Module
    //=====
    EPwm1Regs.TBCTL.bit.CLKDIV = 0;    //Divide por uno la frecuencia de
    reloj.
```

```

    EPwm1Regs.TBCTL.bit.HSPCLKDIV = 0; //Divide por uno la frecuencia de
reloj.
    EPwm1Regs.TBCTL.bit.CTRMODE = 2; //Configura el contador ascendente-
descendente.
    EPwm1Regs.TBCTL.bit.FREE_SOFT = 3; //Free Running en modo debugger.

    EPwm1Regs.TBPRD
                                =
                                PWMTPR;
//NumeroMaxContador=0.5*RelojSistema/(FrecuenciaRequerida*HSPCLKDIV*CLKDIV)

//=====
//    Action Qualifier Module
//=====
EPwm1Regs.AQCTLA.bit.CAU = 1;
EPwm1Regs.AQCTLA.bit.CAD = 2;

EPwm1Regs.AQCTLB.bit.CAU = 2; // Para el complemento
EPwm1Regs.AQCTLB.bit.CAD = 1;

//=====
//    Counter Compare Module
//=====

EPwm1Regs.CMPCTL.bit.LOADAMODE = 0; // Actualiza el PWM, cuando el
contador está en cero (si la sombra está habilitada).
EPwm1Regs.CMPCTL.bit.SHDWAMODE = 0; // Habilitamos la sombra para
actualización del PWM en forma controlada.

EPwm1Regs.CMPCTL.bit.LOADBMODE = 0; // Actualiza el PWM, cuando el
contador está en cero (si la sombra está habilitada).
EPwm1Regs.CMPCTL.bit.SHDWBMODE = 0; // Habilitamos la sombra para
actualización del PWM en forma controlada.

//=====
//    EPWM Module 2 config
//=====

//=====
//    Time Base Module
//=====

EPwm2Regs.TBCTL.bit.CLKDIV = 0; //Divide por uno la frecuencia de
reloj.
EPwm2Regs.TBCTL.bit.HSPCLKDIV = 0; //Divide por uno la frecuencia de
reloj.
EPwm2Regs.TBCTL.bit.CTRMODE = 2; //Configura el contador ascendente-
descendente.
EPwm2Regs.TBCTL.bit.FREE_SOFT = 3; //Free Runing en modo debugger.

    EPwm2Regs.TBPRD
                                =
                                PWMTPR;
//NumeroMaxContador=0.5*RelojSistema/(FrecuenciaRequerida*HSPCLKDIV*CLKDIV)

//=====
//    Action Qualifier Module
//=====
EPwm2Regs.AQCTLA.bit.CAU = 1;
EPwm2Regs.AQCTLA.bit.CAD = 2;

EPwm2Regs.AQCTLB.bit.CAU = 2; // Para el complemento
EPwm2Regs.AQCTLB.bit.CAD = 1;

```

```

//=====
//      Counter Compare Module
//=====
EPwm2Regs.CMPCTL.bit.LOADAMODE = 0; // Actualiza el PWM, cuando el
contador está en cero (si la sombra está habilitada).
EPwm2Regs.CMPCTL.bit.SHDWAMODE = 0; // Habilitamos la sombra para
actualización del PWM en forma controlada.

EPwm2Regs.CMPCTL.bit.LOADBMODE = 0; // Actualiza el PWM, cuando el
contador está en cero (si la sombra está habilitada).
EPwm2Regs.CMPCTL.bit.SHDWBMODE = 0; // Habilitamos la sombra para
actualización del PWM en forma controlada.

//=====
//      EPWM Module 3
//=====

//=====
//      Time Base Module
//=====
EPwm3Regs.TBCTL.bit.CLKDIV = 0; //Divide por uno la frecuencia de
reloj.
EPwm3Regs.TBCTL.bit.HSPCLKDIV = 0; //Divide por uno la frecuencia de
reloj.
EPwm3Regs.TBCTL.bit.CTRMODE = 2; //Configura el contador ascendente-
descendente.
EPwm3Regs.TBCTL.bit.FREE_SOFT = 3; //Free Running en modo debugger.

EPwm3Regs.TBPRD = PWMTBPRD;
//NumeroMaxContador=0.5*RelojSistema/(FrecuenciaRequerida*HSPCLKDIV*CLKDIV)

//=====
//      Action Qualifier Module
//=====
EPwm3Regs.AQCTLA.bit.CAU = 1;
EPwm3Regs.AQCTLA.bit.CAD = 2;

EPwm3Regs.AQCTLB.bit.CAU = 2; // Para el complemento
EPwm3Regs.AQCTLB.bit.CAD = 1;

//=====
//      Counter Compare Module
//=====

EPwm3Regs.CMPCTL.bit.LOADAMODE = 0; // Actualiza el PWM, cuando el
contador está en cero (si la sombra está habilitada).
EPwm3Regs.CMPCTL.bit.SHDWAMODE = 0; // Habilitamos la sombra para
actualización del PWM en forma controlada.

EPwm3Regs.CMPCTL.bit.LOADBMODE = 0; // Actualiza el PWM, cuando el
contador está en cero (si la sombra está habilitada).
EPwm3Regs.CMPCTL.bit.SHDWBMODE = 0; // Habilitamos la sombra para
actualización del PWM en forma controlada.

//=====
//      EPWM Module 4
//=====

```

```

//=====
//      Time Base Module
//=====
EPwm4Regs.TBCTL.bit.CLKDIV = 0;      //Divide por uno la frecuencia de
reloj.
EPwm4Regs.TBCTL.bit.HSPCLKDIV = 0; //Divide por uno la frecuencia de
reloj.
EPwm4Regs.TBCTL.bit.CTRMODE = 2; //Configura el contador ascendente-
descendente.
EPwm4Regs.TBCTL.bit.FREE_SOFT = 3; //Free Running en modo debugger.

EPwm4Regs.TBPRD                    =                    PWMTBPRD;
//NumeroMaxContador=0.5*RelojSistema/(FrecuenciaRequerida*HSPCLKDIV*CLKDIV)

//=====
//      Action Qualifier Module
//=====
EPwm4Regs.AQCTLA.bit.CAU = 1;
EPwm4Regs.AQCTLA.bit.CAD = 2;

EPwm4Regs.AQCTLB.bit.CAU = 2; // Para el complemento
EPwm4Regs.AQCTLB.bit.CAD = 1;

//=====
//      Counter Compare Module
//=====

EPwm4Regs.CMPCTL.bit.LOADAMODE = 0; // Actualiza el PWM, cuando el
contador está en cero (si la sombra está habilitada).
EPwm4Regs.CMPCTL.bit.SHDWAMODE = 0; // Habilitamos la sombra para
actualización del PWM en forma controlada.

EPwm4Regs.CMPCTL.bit.LOADBMODE = 0; // Actualiza el PWM, cuando el
contador está en cero (si la sombra está habilitada).
EPwm4Regs.CMPCTL.bit.SHDWBMODE = 0; // Habilitamos la sombra para
actualización del PWM en forma controlada.

//=====
//      Event Trigger Module
//=====

//Configuración de la generación del SOC con el PWM
EPwm1Regs.ETSEL.bit.SOCAEN = 1;
EPwm1Regs.ETSEL.bit.SOCASEL = 2; // Enable event time-base counter equal
to PRD
EPwm1Regs.ETPS.bit.SOCACNT = 0; //contador numero de eventos
EPwm1Regs.ETPS.bit.SOCAPRD = 1; // envia SOC al primer evento

EALLOW;
SysCtrlRegs.PCLKCR0.bit.TBCLKSYNC = 1; // Start all the timers synced
EDIS;}

```



Cada módulo ePWMx se configura de la misma forma, realizando la configuración del sub módulo *Event Trigger* sobre el final de la función.

La hoja de datos indica los siguientes pasos a seguir:

- 1) *Enable ePWM module clocks in the PCLKCR1 register.*
- 2) *Set TBCLKSYNC to 0.*
- 3) *Configure prescaler values and ePWM modes.*
- 4) *Set TBCLKSYNC to 1.*

El primer paso ya se encuentra realizado en el **InitSysCtrl**, por lo que no aparece en **InitEPwmTimer**.

El segundo paso es poner TBCLKSYNC a cero es lo primero que se realiza en la función **InitEPwmTimer**, siendo el objetivo inicializar todos los *timers* de los módulos ePWMx para que comiencen a contar al mismo tiempo. Al final de la función se observa que TBCLKSYNC se pone en 1, iniciándose el proceso de conteo de todos los *timers* PWM utilizados.

Las siguientes dos líneas corresponden a la configuración de los bits TBCTL[CLKDIV] y TBCTL[HSPCLKDIV], los cuales son *prescalers* para el contador siendo en este caso puestos a 0, lo que significa que se divide por 1 en la ecuación que define el número máximo del *timer* PWM.

La siguiente línea configura el TBCTL[CTRMODE] para que el *timer* sea ascendente-descendente

Los bits en el TBCTL[FREE\_SOFT] son seteados con 0x11 con el objetivo de que al momento de parar la ejecución del programa cuando se hace el *debugging*, el PWM siga funcionando. Lo que logra esto es que se siga enviando señal PWM en los GPIOs correspondientes, siendo la señal generada a partir de lo último que se cargó en el CMPx, dependiendo además de lo configurado en los *action qualifiers*. Otras posibilidades para estos bits son 0x00, con lo que el módulo ePWM no envía más señal luego del siguiente incremento o decremento del *timer*, y con 0x01 no envía más señal hasta después de completarse el periodo PWM, lo cual depende del modo de conteo seleccionado.

El siguiente registro que se configura es el correspondiente al TBPRD, definiendo aquí la frecuencia del PWM, calculándose a partir de [225]

$$TBPRD = \frac{1}{2} \frac{F_{SYSLOCKOUT}}{F_{PWM} (CLKDIV \times HSPCLKDIV)}. \quad (A.1)$$

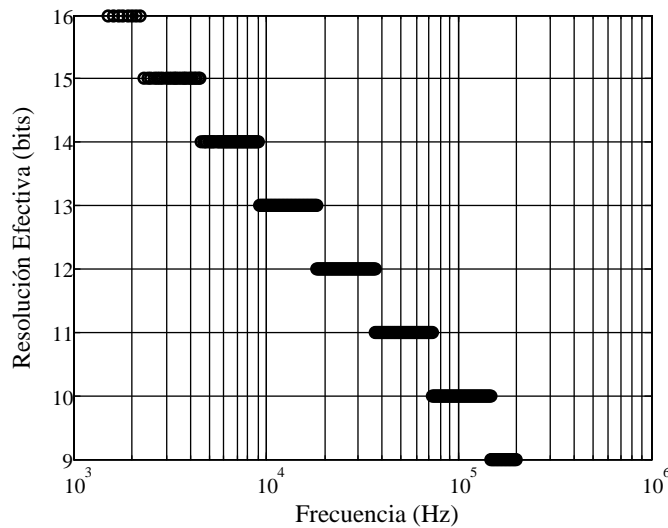
Para una frecuencia PWM de 10kHz se obtiene un TBPRD de 7500, lo que significa que para representar el valor máximo del contador PWM se necesitan 13 bits, lo

cual es la resolución efectiva del PWM. Esta resolución puede calcularse a partir de la siguiente ecuación

$$\text{Nbits} = \text{floor} \left( \frac{\log_{10} TBPRD}{\log_{10} 2} \right) + 1. \quad (\text{A.2})$$

donde *floor* es una función que redondea hacia abajo.

En la Figura A-2 se presenta un gráfico de la resolución efectiva en función de la frecuencia del PWM, en caso de usar contador ascendente descendente y un  $F_{SYSLOCKOUT}$  de 150MHz.



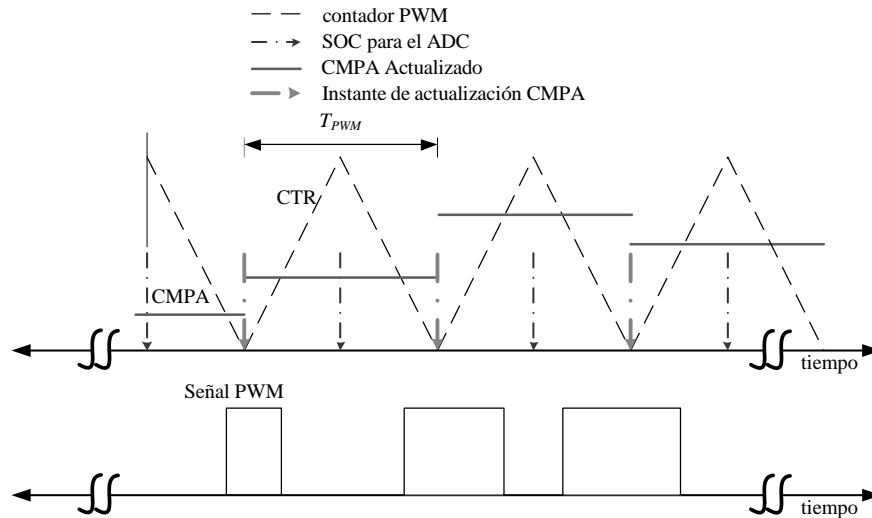
**Figura A-2. Resolución efectiva del PWM a medida que aumenta la frecuencia PWM, cuando se utiliza contador ascendente descendente y  $F_{SYSLOCKOUT}=150\text{MHz}$ , sin prescaler del  $SYSCLKOUT$ .**

Los siguientes registros que se configuran son los *action qualifiers*, los cuales se setearon para producir una señal PWM que aumente con el aumento del valor en CMPA, siendo AQCTL[CAU] =1 (clear) para que con CMPA=CTR y conteo ascendente y el pulso baje y AQCTL[CAD] =2 (set) para que con CMPA=CTR y conteo descendente el pulso suba.

Las siguientes líneas configuran el bit CMPCTL[SHDWAMODE], con lo que se habilita la actualización del CMPA en el instante deseado, siendo este instante configurado en el bit CMPCTL[LOADAMODE] con las siguientes opciones: CTR=0 o CTR=TPRD, o en los dos instantes (*PWM with double updates*). Para implementar el muestreo y la actualización con atraso de tiempo de  $T_s/2$ , se realizó la configuración de CMPCTL[LOADAMODE] en CTR=0.

En la Figura A-3 se presenta un diagrama temporal indicando el contador PWM, los valores del CMPA, la actualización del CMPA y la señal SPWM generada. También es

posible observar los instantes en que el PWM envía el SOC para el módulo ADC, siendo esta configuración explicada a continuación.



**Figura A-3. Resolución efectiva del PWM a medida que aumenta la frecuencia PWM, cuando se utiliza contador ascendente descendente y  $F_{SYSLOCKOUT}=150\text{MHz}$ .**

Cada módulo PWM puede generar dos SOC, SOCA y SOCB, los cuales en el modo *dual sequencer* disparan la conversión del secuenciador 1 del A/D (SEQ1) y del secuenciador 2 (SEQ2) respectivamente, o en caso de configurar como modo cascada cualquiera de los dos dispara la conversión del A/D. En este caso se observa que se habilita el envío del SOCA con el módulo ePWM1 en el instante en que el contador llega al valor de pico.

### A.1.3 Configuración del A/D

En la Figura A-4 se presenta un diagrama de bloques simplificado del conversor A/D del TMS320F28335, detallando las partes que lo integran.

Como se observa Figura A-4, el módulo A/D del TMS320F28335 posee 16 entradas analógicas (canales), dos S/H y un conversor de 12 bits. Dos grupos de secuenciadores controlan la conexión entre los canales y los S/H, pudiendo hacerse dos secuencias de conversión por separado (*dual sequencer mode*) mediante señales SOCA y SOCB respectivamente, o por software, e inclusive el secuenciador 1 puede recibir una señal externa de disparo.

Cada secuenciador puede iniciar una secuencia de hasta 7 conversiones en el modo independiente. También es posible unir los dos secuenciadores para formar uno solo (*cascade mode*), con lo cual se puede armar secuencias de hasta 16 conversiones.

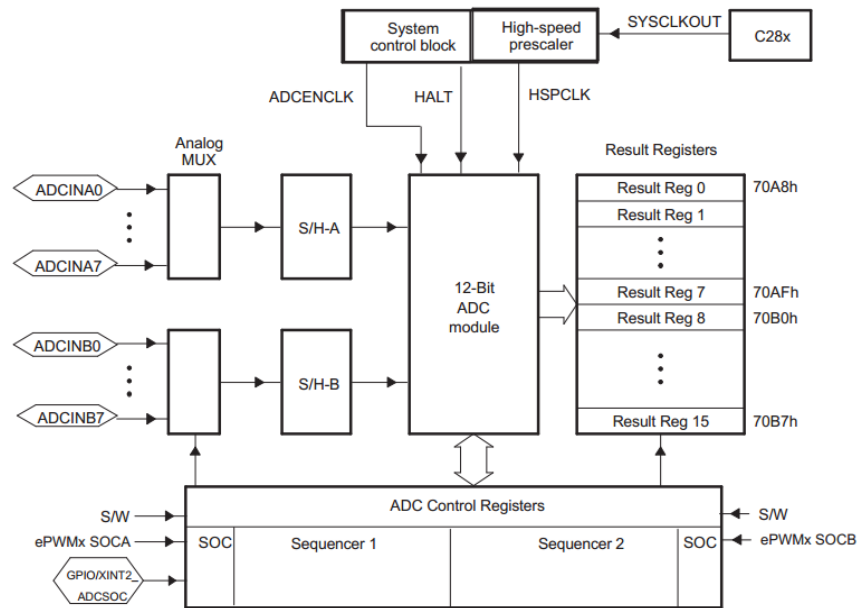


Figura A-4. Diagrama de bloques del convertor A/D del TMS320F28335 [226].

La configuración del módulo convertor A/D se realizó en la función **ConfiguraADC**, la cual se presenta a continuación.

```

void ConfiguraADC(void)
{
    EALLOW;
    SysCtrlRegs.HISPCP.all = 3; // HSPCLK = SYSCLKOUT/2*ADC_MODCLK2 =
150/(2*3) = 25.0 MHz
    EDIS;

    AdcRegs.ADCTRL1.bit.CPS = 1; // The prescaler is applied to divided device
peripheral clock HSPCLK (ADCTRL1[7] ).

    AdcRegs.ADCTRL3.bit.ADCCLKPS = 0; // HSPCLK/[2*(ADCTRL1[7] + 1)], ADCTRL1[7] =0
// Configure ADC
    AdcRegs.ADCTRL1.bit.ACQ_PS = 9; //Con 13 tenemos una ventana de 10 veces el
periodo del reloj.

    AdcRegs.ADCTRL3.bit.SMODE_SEL = 0; //modo de muestreo secuencial (1 solo canal)
    AdcRegs.ADCTRL1.bit.CONT_RUN = 0; // configura la conversión modo start-stop

    AdcRegs.ADCTRL1.bit.SEQ_CASC = 1; //operación con secuenciadores en cascada
    AdcRegs.ADCTRL2.bit.INT_ENA_SEQ1 = 1; // Enable SEQ1 interrupt
    AdcRegs.ADCTRL2.bit.RST_SEQ1 = 0x1;

    AdcRegs.ADCTRL2.bit.INT_MOD_SEQ1 = 0; // Interrumpe cuando termina la

    AdcRegs.ADCTRL2.bit.EPWM_SOCA_SEQ1 = 0x1; /* enable SOC from EPWMA trigger*/

    secuencia 1.

    AdcRegs.ADCCHSELSEQ1.bit.CONV00 = 0x0000; // Setup ADCINA0 as 1st SEQ1 conv.
    AdcRegs.ADCCHSELSEQ1.bit.CONV01 = 0x0001; // Setup ADCINA1 as 2nd SEQ1 conv.

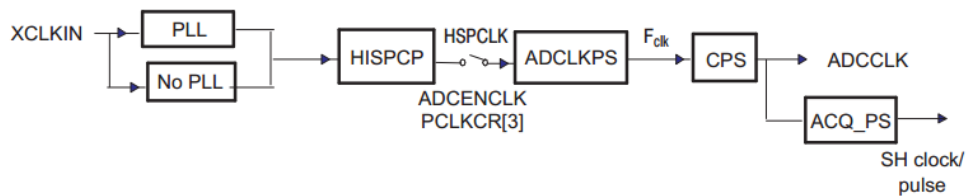
```

```

AdcRegs.ADCCHSELSEQ1.bit.CONV02 = 0x0002; // Setup ADCINA2 as 3rd SEQ1 conv.
AdcRegs.ADCCHSELSEQ1.bit.CONV03 = 0x0003; // Setup ADCINA2 as 3rd SEQ1 conv.
AdcRegs.ADCMAXCONV.bit.MAX_CONV1 = 0x0004; // Setup 4 conversiones
}

```

El primer paso en la configuración del conversor A/D es establecer la frecuencia con la que este funciona. Para esto existe una serie de *prescalers* que se utilizan de manera de reducir la frecuencia del reloj del sistema (SYSCLKOUT) hasta 12,5MHz. Esta frecuencia es la recomendada por el fabricante, con el objetivo de obtener resultados de conversión dentro del funcionamiento lineal del conversor. En Figura A-5 se presenta el flujo de la señal de reloj obtenida de un cristal externo a través de los PLL, la cual no es otra cosa que el *clock* SYSCLKOUT del sistema. Puede apreciarse que a través de distintos *prescalers* se obtiene la frecuencia a la que funciona el conversor A/D (ADCCLK).



**Figura A-5. Diagrama de bloques que muestra el flujo del *clock* derivado del cristal externo (XCLKIN) hasta llegar a generar el *clock* del A/D [226].**

El primer *prescaler* HSPCLK se setea mediante los bits HSPCLK[HSPCLK], el cual pertenece a uno de los registros de control del DSP (*system control*), pudiendo obtenerse la frecuencia según la siguiente ecuación:

$$F_{HSPCLK} = \frac{F_{SYSCLKOUT}}{(2 \text{ HSPCLK})} \quad \text{con HSPCLK}=[1,7] \quad (A.3)$$

o

$$F_{HSPCLK} = F_{SYSCLKOUT} \quad \text{si HSPCLK}=0$$

En este caso se escogió HSPCLK=3, con lo cual el reloj del sistema se dividió por 6, obteniéndose  $F_{HSPCLK} = 25\text{MHz}$ .

El siguiente *prescaler* se denomina como ADCCLKPS, y se configura en uno de los registros de control del conversor A/D (ADCTRL3). Debido a que en la ecuación que permite calcular la frecuencia obtenida al aplicar ADCCLKPS también se encuentra el *prescaler* denominado CPS, alojado en el ADCTRL1, a continuación se escribe la ecuación definitiva que determina la frecuencia  $F_{ADCLK}$ .

$$F_{ADCLK} = \frac{F_{HSPCLK}}{(2 \text{ ADCCLKPS}(\text{CPS}+1))} \quad \text{con ADCCLKPS}=[1,15]$$

o (A.4)

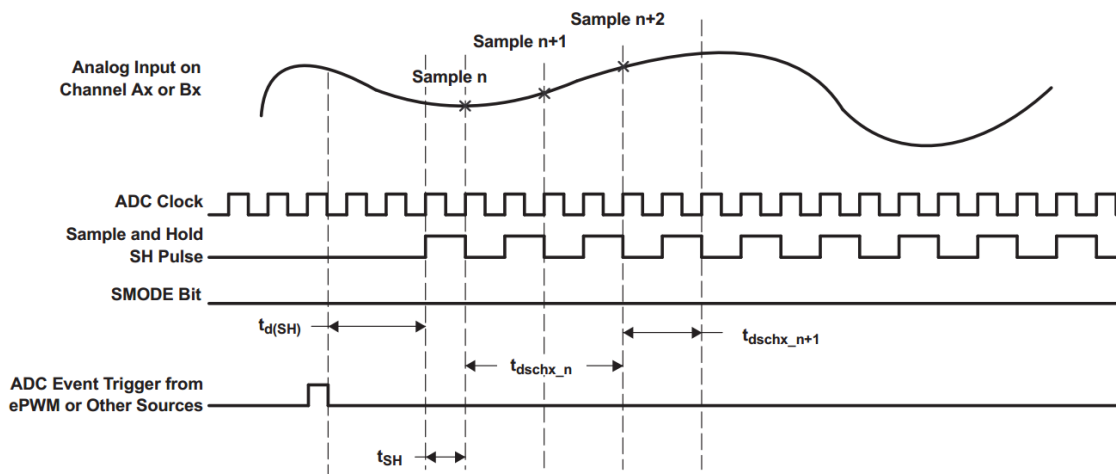
$$F_{ADCLK} = \frac{F_{HSPCLK}}{(\text{CPS}+1)} \quad \text{si ADCCLKPS}=0$$

A partir de que  $F_{HSPCLK}$  es 25MHz, haciendo ADCCLKPS=1 y CPS=0 se obtuvieron los 12,5MHz requeridos.

Las líneas de códigos que siguen configuran los bits ADCTRL1[ACQ\_PS], los cuales establecen el número de periodos de *clock* ADCLK que transcurren desde el momento en que se cerró la llave del S/H, hasta que se comienza a convertir el dato. Este tiempo puede configurarse entre 1 y 16 ciclos de ADCLK. Este valor se ajustó experimentalmente al observar los resultados de conversión obtenidos del muestreo de las señales de tensión y corriente del inversor, siendo el valor ACQ\_PS = 9 a partir del cual se tiene mejor correlación entre la variable continua y la digitalizada.

Como paso siguiente se configuró el ADCTRL3[SMODE\_SEL]=0, de manera de operar al conversor en modo muestreo secuencial. Este modo se utilizó debido a la forma en que estaban conectadas las salidas de los circuitos de medición con la placa de interfaz del DSP, donde se utilizaban solamente las entradas analógicas correspondientes al *sample and hold* A.

Para comprender la latencia en el funcionamiento del módulo conversor A/D, en la Figura A-6 se presenta un diagrama temporal correspondiente al funcionamiento de este en el modo muestreo secuencial, el cual es el nombre dado por el fabricante para hacer referencia al muestreo y conversión de a un canal en forma secuencial.



**Figura A-6. Diagrama temporal que indica el comportamiento del conversor A/D en modo secuencial al recibir la señal de SOC u otra fuente de disparo para comenzar la conversión [227].**

Como se puede observar en la Figura A-6, existe un atraso de tiempo entre el instante en que se recibe la señal SOC hasta cuando se cierra el S/H, denominado como  $t_{d(SH)}$ . El manual de datos indica que  $t_{d(SH)} = 2,5t_c(ADCCLK)$  [227].

En el ejemplo de la Figura A-6 la ventana de *sampling* es de  $1 t_c(ADCCLK)$ , por lo que  $t_{SH} = 1 t_c(ADCCLK)$ , mientras que el tiempo  $t_{dschx\_n}$  que tarda en aparecer el resultado de la primer conversión en el registro de resultado, es de  $4 t_c(ADCCLK)$ , mientras que para las sucesivas conversiones el manual de datos indica  $t_{dschx\_n+1} = (2+ACQPS)t_c(ADCCLK)$ .

Es posible observar que existe un ciclo de reloj del A/D entre el muestreo y conversión de una señal y de otra, debiéndose tener en cuenta para calcular la latencia del proceso de muestreo y conversión.

Para obtener el tiempo total que transcurre desde que se envía el SOC hasta que comienza la subrutina de interrupción del A/D, se debe tener en cuenta que luego de que se escribió el último resultado de la conversión, ocurren una pequeña cantidad de ciclos de reloj interno (SYCLKOUT) antes de generarse la señal de interrupción. Debido a esto, solamente es posible estimar el tiempo de atraso ocurrido desde el inicio de la conversión al inicio de la subrutina de interrupción. Considerando que se muestrearán 4 señales, 2 corrientes y dos tensiones en forma secuencial, la suma de los tiempos resulta

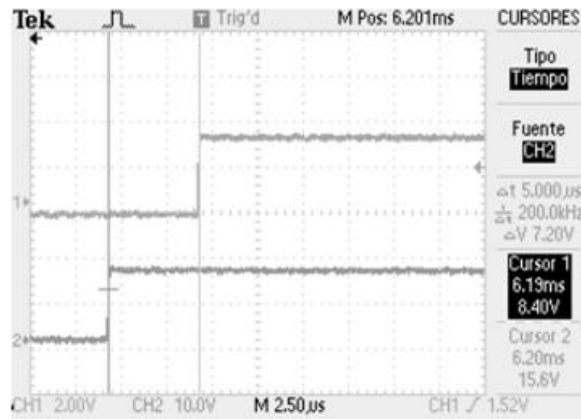
$$t_{d(SH)} + 4(t_{(SH)} + t_c) + (2,5 + 4(10+1))t_c = 3,72\mu\text{seg} \quad (\text{A.5})$$

Para corroborar este tiempo de atraso en forma experimental, se configuro el contador PWM en forma ascendente, enviando el SOC cuando el contador está en el valor pico. El ciclo de trabajo se dispuso en 50% con una frecuencia de 10kHz, procediendo a medir con el osciloscopio el GPIO0 (ePWM1A) para visualizar la señal PWM, y con otro canal del osciloscopio visualizar el GPIO15, el cual genera un pulso en alto cuando comienza la subrutina de interrupción del conversor A/D.

En la Figura A-7 se presenta el resultado obtenido, siendo el tiempo total desde que se envía el SOCA hasta que comienza la subrutina de interrupción del A/D de 5µseg.

Comparando la lectura del osciloscopio con el resultado de (A.5) se tienen unos 1,28µseg de diferencia, lo cual representa  $192 T_{SYSCLKOUT}$ .

El siguiente bit configurado corresponde a ADCTRL1[CONT\_RUN], siendo el valor 0 asignado a este bit lo que determina modo *start-stop*. En este modo el secuenciador del módulo A/D se detiene luego de finalizar la secuencia de conversión, por lo que antes del próximo SOC es necesario un *reset* en el secuenciador para volver a convertir desde la señal correspondiente a la ubicación inicial en la secuencia.



**Figura A-7: ePWM1A (CH1) indicando el inicio del SOCA y GPIO15 donde indica la duración de la subrutina de interrupción del A/D (CH2).**

Para el siguiente bit se estableció  $ADCTRL1[SEQ\_CASC] = 1$ , con lo cual se obtiene la operación de secuenciador en cascada, en el cual los secuenciadores SEQ1 y SEQ2 de 8 registros cada uno funcionan como un solo secuenciador de 16 bits.

Para habilitar las interrupciones de fin de conversión del A/D se setea el bit  $ADCTRL2[INT\_ENA\_SEQ1]$ , y mediante  $ADCTRL2[INT\_MOD\_SEQ1]=0$  se establece que el modo en que se generará la interrupción sea luego de la conversión de la primer secuencia.

Se observa que la línea siguiente resetea el secuenciador  $ADCTRL2[RST\_SEQ1]=1$ , lo cual deja preparado al conversor A/D para comenzar el muestreo y conversión desde la posición inicial del secuenciador.

Para habilitar al SOC del ePWM, la siguiente línea de código escribe en el  $ADCTRL2[EPWM\_SOCA\_SEQ1]=1$ .

Como paso final se configura las señales que estarán en el secuenciador y el número de señales a muestrear y convertir. Para esto se debe escribir en los campos  $CONVxx$  de cada registro  $ADCCHSELSEQn$  para definir la entrada  $ADCINxx$  que se quiere muestrear, siendo por ejemplo en el caso de modo secuencial, el bit más significativo el que define si el pin de entrada requerido es de los  $ADCINA$  o  $ADCINB$ , mientras que los bit menos significativo definen el número correspondiente al pin. Por ejemplo, si  $CONV00$  contiene el valor 0101b,  $ADCINA5$  es el pin que se muestreara en primer lugar de la secuencia, y si contiene el valor 1011b,  $ADCINB3$  es el pin que se muestreara en primer lugar de la secuencia.

Finalmente en para definir el número de señales que se muestrearan en la secuencia, se escribe en  $ADCMAXCONV[CONV1] = 4$  para muestrear las 2 corrientes de los inductores del filtro  $LC$ , y las dos tensiones de los capacitores.



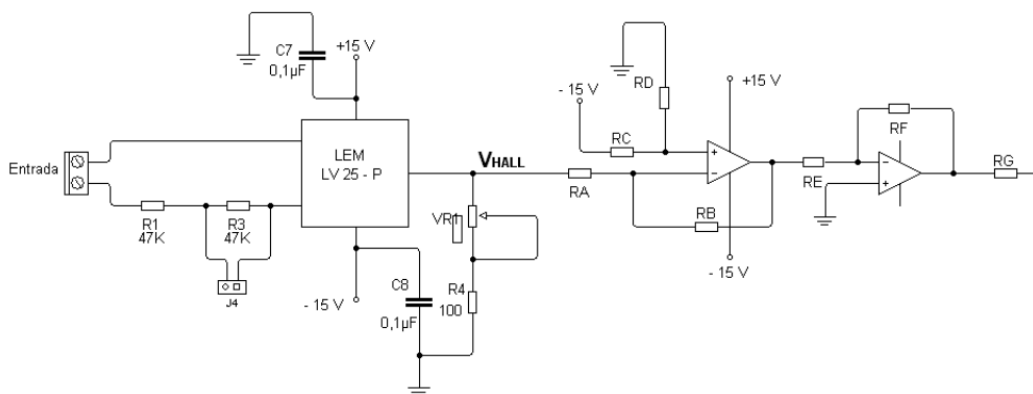
## A.2 Circuitos Medidores de Corrientes y Tensiones para Realimentación

En esta Sección se presentan los diagramas esquemáticos de los circuitos utilizados para medir las tensiones y corrientes necesarias para implementar las estrategias de control de cada inversor monofásico. Estos circuitos fueron desarrollados en [228], por lo que se hará una breve descripción de los valores que toman las señales en los distintos puntos del circuito, particularmente para el caso presentado en esta tesis.

### A.2.1 Circuito para la medición de la tensión de salida

Este circuito de medición utiliza un sensor LEM LV-25-P, el cual es un transductor de corriente que funciona por efecto Hall, teniendo en su secundario una fuente de corriente controlada, por lo que para medir tensión se debe aplicar esta señal sobre una resistencia consiguiendo una corriente proporcional que circula por el primario. La principal característica de este sensor es la aislación galvánica obtenida entre la etapa de potencia y la etapa de control.

En la Figura A-8 se presenta el diagrama esquemático del circuito utilizado para medir la tensión de salida de inversor monofásico, donde se puede observar el sensor de tensión y su circuito de acondicionamiento de señal, el cual obtiene una tensión adecuada al rango de funcionamiento del convertor A/D.



**Figura A-8: Circuito de medición de tensión de salida de cada inversor [228].**

De la Figura A-8 se deduce que la corriente de salida del sensor circula por una resistencia, produciéndose de esta forma una tensión a ser acondicionada por amplificadores operacionales,  $V_{HALL}$ , teniendo como objetivo obtener a la salida del segundo operacional una tensión en el rango de 0 a 3V.

En el primario del sensor LV 25-P se han colocado dos resistores de  $47k\Omega$ , con la posibilidad de cortocircuitar uno de estos. Para el caso particular utilizado, la resistencia del primario es de  $47k\Omega$ , por lo que considerando la corriente máxima que puede circular por el primario, 10 A RMS [229], la tensión máxima que puede medir el sensor son 664 V.

Considerando la tensión a medir de 311V, la corriente del primario será de 6,62mA, por lo que por la relación de transformación  $K_N$  la corriente del secundario será de 16,5mA. Esta corriente circulando por el resistor mínimo que se puede utilizar en el secundario del sensor,  $R_4=100\Omega$  en la Figura A-8, produce una tensión de 1,65V, lo cual sumado a los 1,5 V de *offset* obtenidos con el divisor resistivo RC-RD en la primer etapa de acondicionamiento, se obtiene una tensión de 3,15V, lo cual queda fuera del rango de funcionamiento del conversor A/D.

Debido a esto la primera etapa de acondicionamiento de señal tiene como objetivo atenuar la señal de entrada en un factor de 0,275, obteniendo una tensión a la salida de la primer etapa de acondicionamiento en 1,95V, consiguiendo así suficiente rango dinámico para realizar un ajuste del preset que logra  $V_{HALL}$ .

La segunda etapa de acondicionamiento no produce ninguna atenuación ni amplificación, utilizándose únicamente para invertir la señal de forma tal que la fase entre la tensión  $V_{HALL}$  y la tensión de salida del circuito sea nula.

En la siguiente tabla se presentan todos los componentes utilizados en la construcción de la placa para la medición de las tensiones de fase.

**Tabla A-1: Lista de componentes del circuito de medición de tensión.**

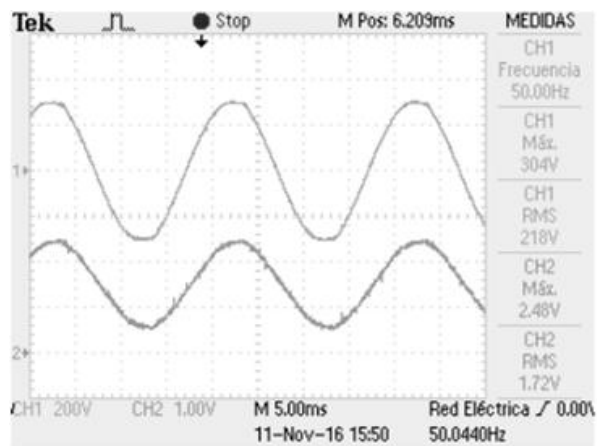
Componentes	Valor	Características
R1 y R3	$47k\Omega$	10 W
R4	$100\Omega$	1/4 W
RA	$330\Omega$	1/4 W
RB	$1,8k\Omega$	1/4 W
Preset VR1	$1k\Omega$	Preset CERMET Multivuelatas
Preset RC	$1k\Omega$	Preset CERMET Multivuelatas
RD	$82\Omega$	1/4 W
RE	$1k\Omega$	1/4 W
RF	$1k\Omega$	1/4 W
RG	$47\Omega$	1/4 W
C7 y C8	$0,1 \mu F$	Cerámico 25V
J4		Jumper
LEM 25-P		
TL082		Amplificador operacional

En la Figura A-9 se puede ver una fotografía del circuito utilizado, el cual contiene tres sensores de tensión y sus respectivas etapas de acondicionamiento de señal.

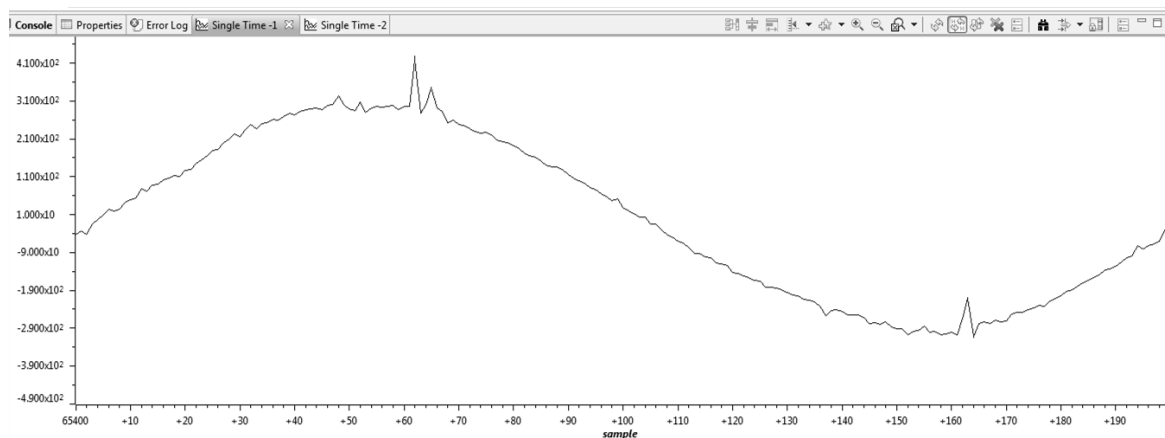


**Figura A-9: Fotografía del circuito de medición de tensión.**

Finalmente, en la Figura A-10 se presenta la tensión de salida del inversor y la señal acondicionada, mientras que en la Figura A-11 se presenta esta variable muestreada.



**Figura A-10: Tensión de salida (CH1) y señal acondicionada medida en la entrada del conversor A/D (CH2) .**



**Figura A-11: Tensión de salida muestreada.**

## A.2.2 Circuito de medición de las corrientes de los inductores:

El circuito de medición de corriente presentado en la Figura A-12 tiene la misma configuración en la etapa de acondicionamiento de señal, siendo el sensor utilizado en este caso el LEM LA 100-P, el cual funciona por efecto Hall con características similares al sensor presentado en la Sección anterior, con la principal diferencia que el LA 100-P contiene una ventana por donde atraviesa el conductor que lleva la corriente que se quiere medir.

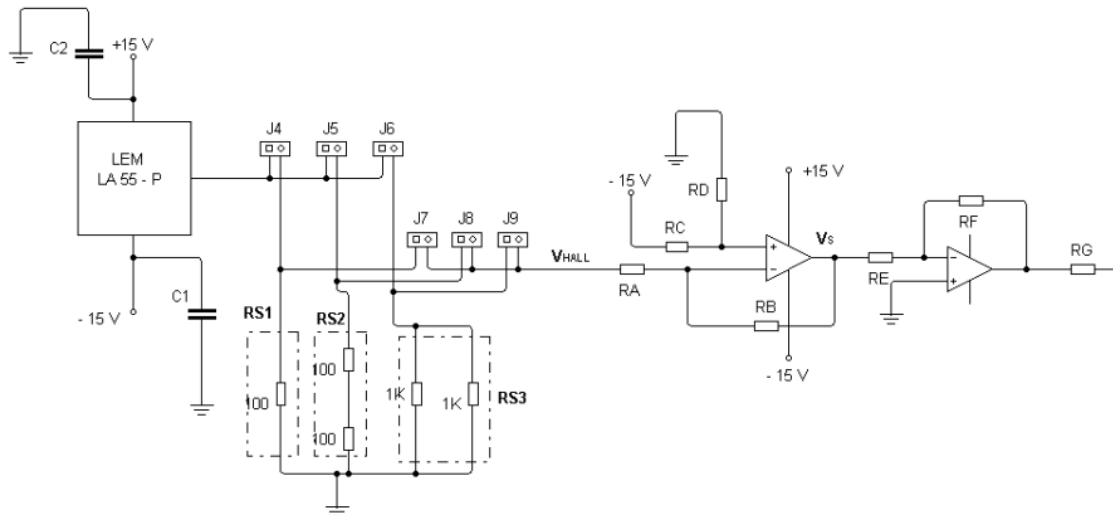


Figura A-12: Sensor de corriente del inductores [228].

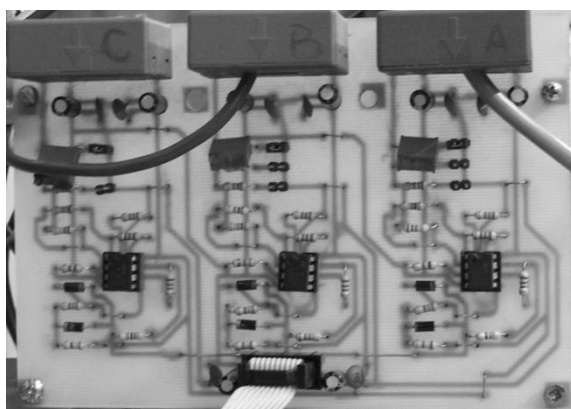
El circuito de acondicionamiento en este caso cuenta con tres resistencias seleccionables a través de jumpers. La ganancia de cada etapa es de 1 a 1, por lo que la primera se utiliza solamente para poner el *offset* de 1,5V y la segunda para que no haya diferencia de fase entre la entrada y salida del circuito de acondicionamiento de señal.

Considerando que se medirán 35A de pico durante el funcionamiento en cortocircuito de la salida del inversor, la corriente en la salida del sensor será por la relación de transformación de este (1:2000) de 17,5mA[230], por lo que con el valor de resistencia más baja observada en la Figura A-12 se obtienen 3,25V, lo que da una señal acondicionada por arriba del rango 0-3V. Debido a esto se sustituyó este resistor (RS1) por una resistencia variable de 100Ω, con la cual se puede lograr cumplir con el rango de funcionamiento del conversor A/D.

En la Tabla A-2 se presentan los componentes del circuito de medición de corriente, mientras que en la Figura A-13 se presenta una fotografía del circuito, el cual contiene tres sensores de corriente con sus respectivas etapas de acondicionamiento.

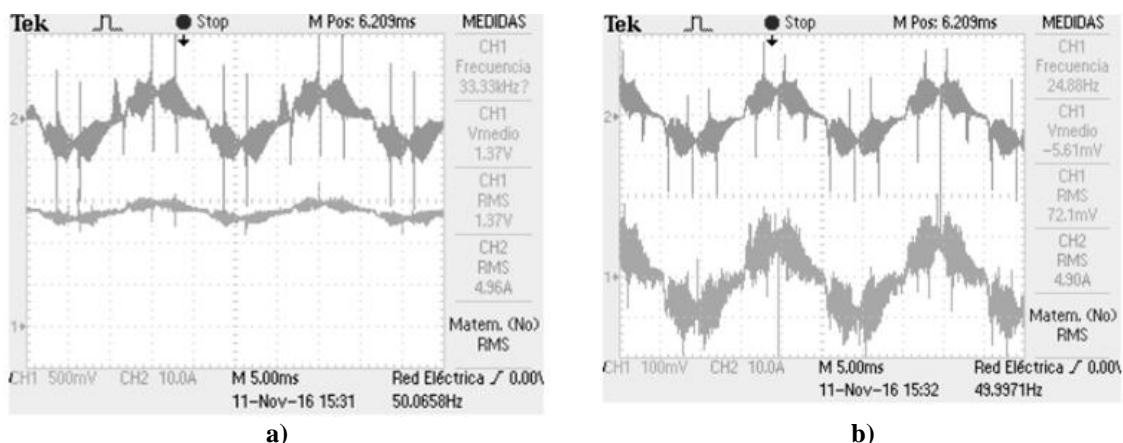
**Tabla A-2: Lista de componentes del circuito de medición de corriente.**

Componentes	Valor	Características
R1S	100Ω	Preset CERMET Multivuelatas
R4	100Ω	1/4 W
RA	330Ω	1/4 W
RB	1,8kΩ	1/4 W
Preset VR1	1kΩ	Preset CERMET Multivuelatas
Preset RC	1kΩ	Preset CERMET Multivuelatas
RD	82Ω	1/4 W
RE	1kΩ	1/4 W
RF	1kΩ	1/4 W
RG	47Ω	1/4 W
C7 y C8	0,1 μF	Cerámico 25V
J4		Jumper
LEM 100-P		
TL082		Amplificador operacional



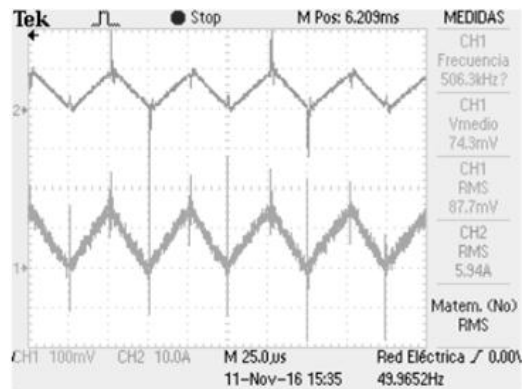
**Figura A-13: Fotografía del circuito de medición de corriente.**

Finalmente, en la Figura A-15 a) se presenta la corriente del inductor y la señal acondicionada, en la Figura A-15 b) se presentan las mismas variables pero utilizando el canal 2 sin acoplamiento en CC.



**Figura A-14: Corriente del inductor (CH2) y señal acondicionada medida en la entrada del conversor A/D (CH1). a) Canal CH1 con acoplamiento de CC para observar el offset en torno a los 1,5V. b) Canal CH1 sin acoplamiento de CA, para comparar mejor las formas de onda de la entrada y la salida del circuito de medición.**

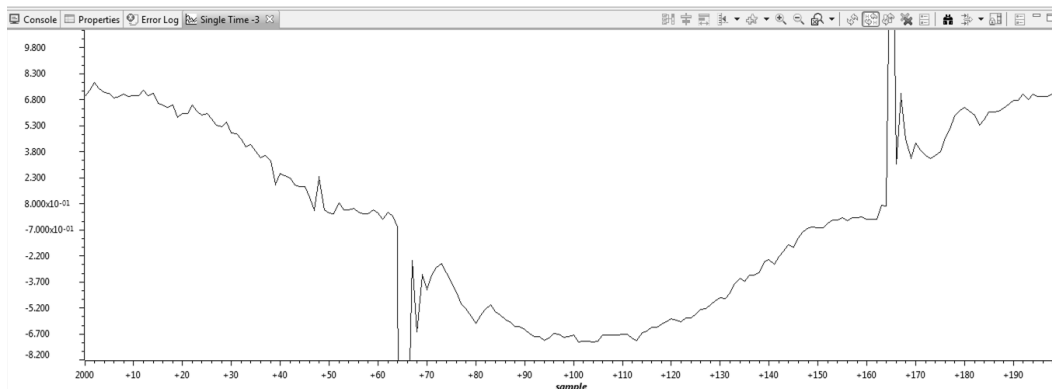
En la Figura A-15 se presenta la corriente de la Figura A-15 a) con la escala de tiempo ampliada para observar la ondulación sobre la variable.



c)

**Figura A-15: Corriente del inductor (CH2) y señal acondicionada medida en la entrada del convertor A/D (CH1). Visualización de la ondulación en la corriente para comparar las formas de onda en escalas de tiempo más pequeñas.**

Finalmente, en la Figura A-16 se presenta la corriente del inductor muestreada.



**Figura A-16: Corriente del inductor muestreada.**

### A.3 Programa para implementar la estrategia de control del Capítulo 4

Por ser el programa que reúne las características de todos los programas desarrollados para implementar las estrategias de control en esta tesis, se presenta a continuación el código en C completo, incluyendo las configuraciones del DSC, el archivo 28335\_RAM\_Ink.cmd para definir como se utilizan los espacios de memoria RAM y el archivo ganancias\_inversor.h que contiene las ganancias y parámetros utilizados.

```
#include "DSP2833x_Device.h"
#include "DSP2833x_SysCtrl.h"
#include "DSP2833x_EPWM_DEFINES.h"
#include <IQmathLib.h>
#include <math.h>
#include "ganancias_inversor.h"
```

```

void Config_GPIO(void);
extern void InitPieCtrl(void);
extern void InitPieVectTable(void);
extern void InitSysCtrl(void);
extern void InitAdc(void);
void ConfiguraADC(void);
void InitEPwmTimer(void);

interrupt void adc_isr(void);
//+++++

#define PI 3.1415926535897932384626433832795
#define Ts 1/fsm

#define fr 50 // Frecuencia de la señal a mostrar.
#define N fsm/fr // Numero de muestras.
#define Nmem 200 //máximo 1200
#define PWMTBPRD 7500000/fsw // Valor Máximo Contador del PWM

#define calfa fr*2*PI*Ts //constante para el calculo de l referencia

//Definición del espacio para almacenar pcur_v
#define Npotencias 12288
#pragma DATA_SECTION(pcur_v, "DPRAML5_6_7")
volatile int pcur_v[Npotencias];

volatile double coef_antiw1=coef_normal, coef_antiw2=coef_normal;
volatile double error_v2_1, error_1_i, error_1_i_km1=0.0, error_1_i_km2=0.0;
volatile double error_v2_2, error_2_i, error_2_i_km1=0.0, error_2_i_km2=0.0;

volatile double umi_1_1_beta=0.0, umi_1_1_beta_km1=0.0, irefbeta_1=0.0,
irefbeta_1_km1=0.0;
volatile double umi_2_1_beta =0.0, umi_2_1_beta_km1=0.0, irefbeta_2=0.0,
irefbeta_2_km1=0.0;

volatile double iref_1=0.0, iref_1_km1=0.0, modulo_umi_1_1=0.0,
modulo_iref_1=0.0;

volatile double iref_2=0.0, iref_2_km1=0.0, modulo_umi_2_1=0.0,
modulo_iref_2=0.0;

volatile double modulo_umi_1_1_i=0.0, modulo_umi_2_1_i=0.0;

volatile double ui_ss_1=0.0, ui_ss_1_km1=0.0, ui_ss_beta_1=0.0,
ui_ss_beta_1_km1=0.0;
volatile double ui_ss_2=0.0, ui_ss_2_km1=0.0, ui_ss_beta_2=0.0,
ui_ss_beta_2_km1=0.0;

volatile double umi_i_1=0.0, umi_i_2=0.0;

volatile double Xzv_p=Xzv;

volatile double vam_1_pico=0.0, vam_1_pico_filt=0.0, vam_1_pico_km1=0.0,
vam_1_pico_filt_km1=0.0;
volatile double vam_2_pico=0.0, vam_2_pico_filt=0.0, vam_2_pico_km1=0.0,
vam_2_pico_filt_km1=0.0;

```

```

volatile double pcir=0.0;
volatile int flagmi=0;

volatile double temp=0.0;

volatile double variable = 0, alfa;

volatile double upv = 0;
volatile short VCOMP1_1 = 0, VCOMP2_1 = 0, VCOMP1_2 = 0, VCOMP2_2 = 0;
volatile short va_1, ia_1, va_2, ia_2;
volatile double va_ref;
volatile double umi_1, umi_2;

volatile double urkm1=0.0, urkm2=0.0, urkm3=0.0, urkm4=0.0, urkm5=0.0,
urkm6=0.0, urf=0.0, urfkm1=0.0;

volatile double iamq_1 = 0.0, iamq_1_km1 = 0.0, vamq_1 = 0.0,
vam1_km1 = 0.0, vamq_1_km1 = 0.0, vam1_temp=0.0,
vam1_temp_km1=0.0,vam1_filt=0.0, vam1_filt_km1=0.0;
volatile double iamq_2 = 0.0, iamq_2_km1 = 0.0, vamq_2 = 0.0,
vam2_km1 = 0.0, vamq_2_km1 = 0.0, vam2_temp=0.0,
vam2_temp_km1=0.0,vam2_filt=0.0, vam2_filt_km1=0.0;

volatile double p_1 = 0.0, p_1_km1 = 0.0, pfilt_1 = 0.0, pfilt_1_km1;
volatile double q_1 = 0.0, q_1_km1 = 0.0, qfilt_1 = 0.0, qfilt_1_km1;

volatile double p_2 = 0.0, p_2_km1 = 0.0, pfilt_2 = 0.0, pfilt_2_km1;
volatile double q_2 = 0.0, q_2_km1 = 0.0, qfilt_2 = 0.0, qfilt_2_km1;

volatile double e_1 = 0, e_2 = 0, e_1_km1 = 0, e_2_km1 = 0, e_1_km2 = 0,
e_2_km2 = 0, u_1 = 0, u_2 = 0;

volatile double vL_1 = 0, vL_2 = 0, e_vL_1 = 0, e_vL_2 = 0, e_vL_1_km1 = 0,
e_vL_2_km1 = 0, e_vL_1_km2 = 0, e_vL_2_km2 = 0;

volatile double iam_1_km1 = 0.0, iam_2_km1 = 0.0, vL_1_km1 = 0.0,
vL_2_km1 = 0.0;

volatile double umi_1_0=0.0, umi_1_0_km1=0.0;
volatile double umi_1_0_i=0.0, umi_1_0_i_km1=0.0;

volatile double umi_1_1 = 0.0, umi_1_1_km1 = 0.0, umi_1_1_km2 = 0.0;
volatile double umi_1_2 = 0.0, umi_1_2_km1 = 0.0, umi_1_2_km2 = 0.0;
volatile double umi_1_3 = 0.0, umi_1_3_km1 = 0.0, umi_1_3_km2 = 0.0;
volatile double umi_1_5 = 0.0, umi_1_5_km1 = 0.0, umi_1_5_km2 = 0.0;
volatile double umi_1_7 = 0.0, umi_1_7_km1 = 0.0, umi_1_7_km2 = 0.0;
volatile double umi_1_9 = 0.0, umi_1_9_km1 = 0.0, umi_1_9_km2 = 0.0;
volatile double umi_1_11 = 0.0, umi_1_11_km1 = 0.0, umi_1_11_km2 = 0.0;
volatile double umi_1_13 = 0.0, umi_1_13_km1 = 0.0, umi_1_13_km2 = 0.0;
volatile double umi_1_15 = 0.0, umi_1_15_km1 = 0.0, umi_1_15_km2 = 0.0;
volatile double umi_1_17 = 0.0, umi_1_17_km1 = 0.0, umi_1_17_km2 = 0.0;
volatile double umi_1_19 = 0.0, umi_1_19_km1 = 0.0, umi_1_19_km2 = 0.0;
volatile double umi_1_21 = 0.0, umi_1_21_km1 = 0.0, umi_1_21_km2 = 0.0;
volatile double umi_1_27 = 0.0, umi_1_27_km1 = 0.0, umi_1_27_km2 = 0.0;

volatile double umi_2_1 = 0.0, umi_2_1_km1 = 0.0, umi_2_1_km2 = 0.0;

```



```

volatile double umi_2_2 = 0.0, umi_2_2_km1 = 0.0, umi_2_2_km2 = 0.0;
volatile double umi_2_3 = 0.0, umi_2_3_km1 = 0.0, umi_2_3_km2 = 0.0;
volatile double umi_2_5 = 0.0, umi_2_5_km1 = 0.0, umi_2_5_km2 = 0.0;
volatile double umi_2_7 = 0.0, umi_2_7_km1 = 0.0, umi_2_7_km2 = 0.0;
volatile double umi_2_9 = 0.0, umi_2_9_km1 = 0.0, umi_2_9_km2 = 0.0;
volatile double umi_2_11 = 0.0, umi_2_11_km1 = 0.0, umi_2_11_km2 = 0.0;
volatile double umi_2_13 = 0.0, umi_2_13_km1 = 0.0, umi_2_13_km2 = 0.0;
volatile double umi_2_15 = 0.0, umi_2_15_km1 = 0.0, umi_2_15_km2 = 0.0;
volatile double umi_2_17 = 0.0, umi_2_17_km1 = 0.0, umi_2_17_km2 = 0.0;
volatile double umi_2_19 = 0.0, umi_2_19_km1 = 0.0, umi_2_19_km2 = 0.0;
volatile double umi_2_21 = 0.0, umi_2_21_km1 = 0.0, umi_2_21_km2 = 0.0;
volatile double umi_2_27 = 0.0, umi_2_27_km1 = 0.0, umi_2_27_km2 = 0.0;

volatile double umi_1_1_i=0.0, umi_1_1_i_km1=0.0, umi_1_1_i_km2=0.0;
volatile double umi_1_3_i=0.0, umi_1_3_i_km1=0.0, umi_1_3_i_km2=0.0;
volatile double umi_1_5_i=0.0, umi_1_5_i_km1=0.0, umi_1_5_i_km2=0.0;
volatile double umi_1_7_i=0.0, umi_1_7_i_km1=0.0, umi_1_7_i_km2=0.0;
volatile double umi_1_9_i=0.0, umi_1_9_i_km1=0.0, umi_1_9_i_km2=0.0;
volatile double umi_1_11_i=0.0, umi_1_11_i_km1=0.0, umi_1_11_i_km2=0.0;
volatile double umi_1_13_i=0.0, umi_1_13_i_km1=0.0, umi_1_13_i_km2=0.0;
volatile double umi_1_15_i=0.0, umi_1_15_i_km1=0.0, umi_1_15_i_km2=0.0;
volatile double umi_1_21_i=0.0, umi_1_21_i_km1=0.0, umi_1_21_i_km2=0.0;

volatile double umi_2_1_i=0.0, umi_2_1_i_km1=0.0, umi_2_1_i_km2=0.0;
volatile double umi_2_3_i=0.0, umi_2_3_i_km1=0.0, umi_2_3_i_km2=0.0;
volatile double umi_2_5_i=0.0, umi_2_5_i_km1=0.0, umi_2_5_i_km2=0.0;
volatile double umi_2_7_i=0.0, umi_2_7_i_km1=0.0, umi_2_7_i_km2=0.0;
volatile double umi_2_9_i=0.0, umi_2_9_i_km1=0.0, umi_2_9_i_km2=0.0;
volatile double umi_2_11_i=0.0, umi_2_11_i_km1=0.0, umi_2_11_i_km2=0.0;
volatile double umi_2_13_i=0.0, umi_2_13_i_km1=0.0, umi_2_13_i_km2=0.0;

volatile double umi_2_15_i=0.0, umi_2_15_i_km1=0.0, umi_2_15_i_km2=0.0;
volatile double umi_2_21_i=0.0, umi_2_21_i_km1=0.0, umi_2_21_i_km2=0.0;

volatile double ui_1_ant = 0.0, ubeta_1 = 0.0, ubeta_1_ant = 0.0, v_norma_1 =
0.0;
volatile double ui_2_ant = 0.0, ubeta_2 = 0.0, ubeta_2_ant = 0.0, v_norma_2 =
0.0;

//Variables control de corriente
volatile double ia_ref_1 = 0.0, ei_1 = 0.0, ui_1 = 0.0, ui_1_km1 = 0.0,
ui_1_km2=0.0, ei_1_km1 = 0.0, ei_1_km2 = 0.0;
volatile double ia_ref_2 = 0.0, ei_2 = 0.0, ui_2 = 0.0, ui_2_km1 = 0.0,
ui_2_km2=0.0, ei_2_km1 = 0.0, ei_2_km2 = 0.0;

volatile double vam_1, iam_1, vam_2, iam_2;

volatile double icir = 0.0;

volatile long ua_1=0.0, ua_2=0.0;

volatile long da_1=0.0, db_1=0.0, da_2=0.0, db_2=0.0;

volatile long PicoContador;

//volatile long Datos[N];

```

```

volatile int j=0;
volatile int p = 0;
volatile double var_1[N], iar_1[N], iar_2[N], var_2[N];

volatile int i = 0, k = 0, k1 = 1, k2 = 2, k3 = 3, flag_offset = 0;
volatile double va_1_offset = 0, ia_1_offset = 0, va_2_offset = 0, ia_2_offset
=0;

volatile double invNoffset = 0, Noffset = 4000;
volatile double invVbase2 =0.028579184882435, invVbase1 = 0.028783188449332,
invIbase = 0.007113543091656;

volatile int r = 0;

volatile double tmp1 = 0, tmp2 = 0;
volatile long direccion = 1, contador = 0, Nvis = 100000, Nsalto = 10000;
volatile double Amp = 0.0, Ampmax =311.0, invNvis = 0;

volatile double va_ref1=0.0, va_ref2=0.0, fdroop1 = 0.0, fdroop2 = 0.0,
angulo1= 0.0, angulo1_ant=0.0, angulo2=0.0, angulo2_ant=0.0;

volatile int cont_2=0, flag_ini_test=0, flag_apagar=0, flag_muestrea_icir=0;

volatile double pv=0, w_pll=0;
volatile int flag_droop=1;

volatile double coef_cc;

//+++++

int main(void) {

    //+++++
    +++++

    InitSysCtrl();
    Config_GPIO();
    InitAdc();
    InitEPwmTimer();
    ConfiguraADC();

    DINT;

    InitPieCtrl();

    IER = 0x0000;
    IFR = 0x0000;
    InitPieVectTable();

    i = 0;
    k = 0;

    j=0;
    invNoffset = 1 / Noffset;
    invNvis = 1 / ((double) (Nvis));

    coef_cc=Icc/Kpv/Ampmax;

```

```

EALLOW;

PieVectTable.SEQ1INT = &adc_isr;

EDIS;

PieCtrlRegs.PIEIER1.bit.INTx1 = 1;
IER |= M_INT1; // Enable CPU Interrupt 1

EINT;
ERTM;

while (1) {
}

interrupt void adc_isr(void) {
    GpioDataRegs.GPATOGGLE.bit.GPIO14 = 1;

    r++;
    if (r > (Noffset - 1)) {
        r = 0;
        flag_offset = 1; //Banderas para quitar los offsets
    }
    if (flag_offset == 0) {

        //Señales de realimentación vam, vbm y vcm estan en Q15

        va_1 = AdcRegs.ADCRESULT2 >> 1; //deja en Q15 de 16 bits el
resultado de la conversion
        ia_1 = AdcRegs.ADCRESULT0 >> 1;

        va_2 = AdcRegs.ADCRESULT3 >> 1;
        ia_2 = AdcRegs.ADCRESULT1 >> 1;

        vam_1 = (double) (va_1);
        iam_1 = (double) (ia_1);

        vam_2 = (double) (va_2);
        iam_2 = (double) (ia_2);

        va_1_offset += vam_1 * invNoffset;

        ia_1_offset += iam_1 * invNoffset;

        va_2_offset += vam_2 * invNoffset;

        ia_2_offset += iam_2 * invNoffset;
    } else {

        va_1 = AdcRegs.ADCRESULT2 >> 1;
        ia_1 = AdcRegs.ADCRESULT0 >> 1;

        va_2 = AdcRegs.ADCRESULT3 >> 1;
        ia_2 = AdcRegs.ADCRESULT1 >> 1;
    }
}

```

```

vam_1 = (double) (va_1);
iam_1 = (double) (ia_1);

vam_2 = (double) (va_2);
iam_2 = (double) (ia_2);

vam_1 = vam_1 - va_1_offset;
iam_1 = iam_1 - ia_1_offset;

vam_2 = vam_2 - va_2_offset;
iam_2 = iam_2 - ia_2_offset;

iam_1 = iam_1 * invIbase;
vam_1 = vam_1 * invVbase1;
iam_2 = iam_2 * invIbase;
vam_2 = vam_2 * invVbase2;

vam_1_temp=vam_1;
vam_1_filt = afp_1 * vam_1_temp + afp_0 * vam_1_temp_km1 - bfp_0 *
vam_1_filt_km1;

vam_1_temp_km1=vam_1_temp;
vam_1_filt_km1=vam_1_filt;

vam_1 = vam_1 -vam_1_filt;

vam_2_temp=vam_2;
vam_2_filt = afp_1 * vam_2_temp + afp_0 * vam_2_temp_km1 - bfp_0 *
vam_2_filt_km1;

vam_2_temp_km1=vam_2_temp;
vam_2_filt_km1=vam_2_filt;

vam_2 = vam_2 -vam_2_filt;

//Calculo de la base de tiempo para las señales de referencia

temp=calfa;
alfa = i*temp;

//Calculo de potencias activa y reactiva

iam_q_1 = all_1 * iam_1 + iam_1_km1 - all_1 * iam_q_1_km1;
vam_q_1 = all_1 * vam_1 + vam_1_km1 - all_1 * vam_q_1_km1;

vam_1_km1 = vam_1;
iam_q_1_km1 = iam_q_1;
vam_q_1_km1 = vam_q_1;

p_1 = vam_1 * iam_1 + vam_q_1 * iam_q_1;
q_1 = vam_1 * iam_q_1 - vam_q_1 * iam_1;

q_1 = q_1 * 0.5;
p_1 = p_1 * 0.5;

pfilt_1 = af_1 * p_1 + af_0 * p_1_km1 - bf_0 * pfilt_1_km1;
qfilt_1 = af_1 * q_1 + af_0 * q_1_km1 - bf_0 * qfilt_1_km1;

```

```

    pfilt_1_km1 = pfilt_1;
    qfilt_1_km1 = qfilt_1;

    p_1_km1 = p_1;
    q_1_km1 = q_1;

    fdroop1=0.1e-007*p_1;

    angulo1=fdroop1+angulo1_ant;

    angulo1_ant=angulo1;

//Para evitar que la variable angulo1 desborde
    if (angulo1>=3.141592653589793)
    {
        angulo1=angulo1-2*3.141592653589793;
        angulo1_ant=angulo1;
    }

//implementacion del PLL

    iam_q_2 = all_1 * iam_2 + iam_2_km1 - all_1 * iam_q_2_km1;
    vam_q_2 = all_1 * vam_2 + vam_2_km1 - all_1 * vam_q_2_km1;

    vam_2_km1 = vam_2;
    iam_q_2_km1 = iam_q_2;
    vam_q_2_km1 = vam_q_2;

    pv=vam_1*cos(alfa-angulo2)+vam_q_1*sin(alfa-angulo2);

    p_2 = vam_2 * iam_2 + vam_q_2 * iam_q_2;
    q_2 = vam_2 * iam_q_2 - vam_q_2 * iam_2;

    q_2 = q_2 * 0.5;
    p_2 = p_2 * 0.5;

    pfilt_2 = af_1 * p_2 + af_0 * p_2_km1 - bf_0 * pfilt_2_km1;
    qfilt_2 = af_1 * q_2 + af_0 * q_2_km1 - bf_0 * qfilt_2_km1;

    pfilt_2_km1 = pfilt_2;
    qfilt_2_km1 = qfilt_2;

    p_2_km1 = p_2;
    q_2_km1 = q_2;

    fdroop2=0.1e-007*p_2;
w_pll=-0.002*pv;

    if(flag_droop==0)
        angulo2=w_pll+angulo2_ant;
    else
        angulo2=fdroop2+angulo2_ant;

```

```

//Para evitar que la variable angulo2 desborde

    if (angulo2>=3.141592653589793)
        angulo2=angulo2-2*3.141592653589793;

    angulo2_ant=angulo2;

//Para poder desenergizar el sistema, se produce una variación en rampa
descendente de la referencia.

    if(flag_apagar ==0)
    {
        if ((contador == Nvis))
            Amp = Ampmax;
        else
        {
            contador = contador + 1;
            Amp = Amp + Ampmax * invNvis;
        }
    }

    if (flag_apagar==1)
    {
        contador = contador - 1;
        Amp = Amp - Ampmax * invNvis;
        if (contador<=0)
        {
            contador=0;
            Amp=0.0;
        }
    }

//Para hacer los saltos de ángulo entre um inversor y el otro

//va_ref1= Amp * sin(alfa); // para el test salto de angulo
//va_ref2= Amp * sin(alfa); // para el test salto de angulo

    if (flag_ini_test ==1)
    {
        if(cont_2==Npotencias)
        {
            direccion=-1;
        }
        if(cont_2==0)
        {
            direccion=1;
        }
    }

    cont_2=cont_2+direccion;

    if (direccion==-1)
    //va_ref = Amp * sin(alfa);
    va_ref1 = Amp * sin(alfa);

```

```

        if ((direccion==1) && (cont_2>=1000))
        {
            //va_ref = Amp/2 * sin(alfa);

            va_ref1 = Amp * sin(alfa-0.02);
        }
    }

//Para registrar la potencia circulante o la corriente circulante
    pcir=p_1-p_2;
    icir = iam_1*0.5 - iam_2*0.5;

    // if (flag_ini_test ==1)
    if (flag_droop ==1)
    {
        flag_muestrea_icir=flag_muestrea_icir+1;
        if(flag_muestrea_icir==1)
        {
            pcir_v[j]=(int) (pcir);
            flag_muestrea_icir=0;

            j++;
        }

        if (j > (Npotencias - 1))
        {
            j = Npotencias - 1;
        }
    }

    if (flag_droop ==0)
        j=0;

    va_ref1 = Amp * sin(alfa -angulo1); //para funcionar con droop
    va_ref2 = Amp * sin(alfa -angulo2); //para funcionar con droop

//Lazo de Impedancia virtual

    vL_1=Xzv_p*a1_zv*iam_1 + Xzv_p*a2_zv*iam_1_km1 - b2_zv*vL_1_km1;

    vL_2=Xzv_p*a1_zv*iam_2 + Xzv_p*a2_zv*iam_2_km1 - b2_zv*vL_2_km1;

    vL_1_km1=vL_1;

    vL_2_km1=vL_2;

    iam_1_km1=iam_1;

    iam_2_km1=iam_2;

    e_vL_1 = va_ref1*Kref - vam_1 - vL_1;

    e_vL_2 = va_ref2*Kref - vam_2 - vL_2;

    e_1 = va_ref1 - vam_1;

```

```

e_2 = va_ref2 - vam_2;

//Con impedancia virtual
umi_1_1= a2_1*e_vL_1 + a1_1*e_vL_1_km1 + a0_1*e_vL_1_km2 -
b1_1*umi_1_1_km1 - b0_1*umi_1_1_km2; //implementacion discretización foh

//Sin impedancia virtual
//
umi_1_1= a2_1*e_1 + a1_1*e_1_km1 + a0_1*e_1_km2 - b1_1*umi_1_1_km1
- b0_1*umi_1_1_km2;

umi_1_3= a2_3*e_1 + a1_3*e_1_km1 + a0_3*e_1_km2 - b1_3*umi_1_3_km1
- b0_3*umi_1_3_km2;
umi_1_5= a2_5*e_1 + a1_5*e_1_km1 + a0_5*e_1_km2 - b1_5*umi_1_5_km1
- b0_5*umi_1_5_km2;
umi_1_7= a2_7*e_1 + a1_7*e_1_km1 + a0_7*e_1_km2 - b1_7*umi_1_7_km1
- b0_7*umi_1_7_km2;
umi_1_9= a2_9*e_1 + a1_9*e_1_km1 + a0_9*e_1_km2 - b1_9*umi_1_9_km1
- b0_9*umi_1_9_km2;
umi_1_15= a2_15*e_1 + a1_15*e_1_km1 + a0_15*e_1_km2 -
b1_15*umi_1_15_km1 - b0_15*umi_1_15_km2;
umi_1_21= a2_21*e_1 + a1_21*e_1_km1 + a0_21*e_1_km2 -
b1_21*umi_1_21_km1 - b0_21*umi_1_21_km2;

//Con impedancia virtual
umi_2_1= a2_1*e_vL_2 + a1_1*e_vL_2_km1 + a0_1*e_vL_2_km2 -
b1_1*umi_2_1_km1 - b0_1*umi_2_1_km2;

//Sin impedancia virtual
//
umi_2_1= a2_1*e_2 + a1_1*e_2_km1 + a0_1*e_2_km2 - b1_1*umi_2_1_km1
- b0_1*umi_2_1_km2;

umi_2_3= a2_3*e_2 + a1_3*e_2_km1 + a0_3*e_2_km2 - b1_3*umi_2_3_km1
- b0_3*umi_2_3_km2;
umi_2_5= a2_5*e_2 + a1_5*e_2_km1 + a0_5*e_2_km2 - b1_5*umi_2_5_km1
- b0_5*umi_2_5_km2;
umi_2_7= a2_7*e_2 + a1_7*e_2_km1 + a0_7*e_2_km2 - b1_7*umi_2_7_km1
- b0_7*umi_2_7_km2;
umi_2_9= a2_9*e_2 + a1_9*e_2_km1 + a0_9*e_2_km2 - b1_9*umi_2_9_km1
- b0_9*umi_2_9_km2;
umi_2_15= a2_15*e_2 + a1_15*e_2_km1 + a0_15*e_2_km2 -
b1_15*umi_2_15_km1 - b0_15*umi_2_15_km2;
umi_2_21= a2_21*e_2 + a1_21*e_2_km1 + a0_21*e_2_km2 -
b1_21*umi_2_21_km1 - b0_21*umi_2_21_km2;

//Cálculo de los valores picos instantáneos de las tensiones realimentadas

vam_1_pico=sqrt(vam_1*vam_1+vam_q_1*vam_q_1);

vam_1_pico_filt=afpb*vam_1_pico+afpb*vam_1_pico_km1-
bfpb*vam_1_pico_filt_km1;

vam_1_pico_filt_km1=vam_1_pico_filt;
vam_1_pico_km1=vam_1_pico;

vam_2_pico=sqrt(vam_2*vam_2+vam_q_2*vam_q_2);

vam_2_pico_filt=afpb*vam_2_pico+afpb*vam_2_pico_km1-

```



```

bfpb*vam_2_pico_filt_km1;

        vam_2_pico_filt_km1=vam_2_pico_filt;
        vam_2_pico_km1=vam_2_pico;

//Detección de la condición de cortocircuito
        if (vam_1_pico_filt<=Ampmax*0.2)
            {

//Reset de los resonantes
                umi_1_3=0;
                umi_1_5=0;
                umi_1_7=0;
                umi_1_9=0;
                umi_1_15=0;
                umi_1_21=0;

                coef_antiw1=coef_cc;

            }
        else
            coef_antiw1=coef_normal;

        if (vam_2_pico_filt<=Ampmax*0.2)
            {

                umi_2_3=0;
                umi_2_5=0;
                umi_2_7=0;
                umi_2_9=0;
                umi_2_11=0;
                umi_2_13=0;
                umi_2_15=0;
                umi_2_21=0;

                coef_antiw2=coef_cc;

            }
        else
            {
                coef_antiw2=coef_normal;
            }

umi_1_1_beta=all_1*umi_1_1 + umi_1_1_km1 - all_1* umi_1_1_beta_km1;
modulo_umi_1_1=sqrt(umi_1_1*umi_1_1+ umi_1_1_beta * umi_1_1_beta);
if(modulo_umi_1_1>= coef_antiw1*Ampmax)
    {
        umi_1_1=umi_1_1/modulo_umi_1_1*coef_antiw1*Ampmax;
        umi_1_1_beta = umi_1_1_beta /modulo_umi_1_1*coef_antiw1*Ampmax;
    }

umi_2_1_beta =all_1*umi_2_1 + umi_2_1_km1 - all_1* umi_2_1_beta_km1;
modulo_umi_2_1=sqrt(umi_2_1*umi_2_1+ umi_2_1_beta * umi_2_1_beta);

```

```

if(modulo_umi_2_1>= coef_antiw2*Ampmax)
{
    umi_2_1=umi_2_1/modulo_umi_2_1*coef_antiw2*Ampmax;
    umi_2_1_beta=umi_2_1_beta /modulo_umi_2_1*coef_antiw2*Ampmax;
}

    umi_1_1_beta_km1= umi_1_1_beta;
    umi_2_1_beta_km1 = umi_2_1_beta;

u_1=umi_1_1+umi_1_3+umi_1_5+umi_1_7+umi_1_9+umi_1_15+umi_1_21;
u_2=umi_2_1+umi_2_3+umi_2_5+umi_2_7+umi_2_9+umi_2_15+ umi_2_21;

    umi_1_1_km2=umi_1_1_km1;
    umi_1_1_km1=umi_1_1;

    umi_1_3_km2=umi_1_3_km1;
    umi_1_3_km1=umi_1_3;

    umi_1_5_km2=umi_1_5_km1;
    umi_1_5_km1=umi_1_5;

    umi_1_7_km2=umi_1_7_km1;
    umi_1_7_km1=umi_1_7;

    umi_1_9_km2=umi_1_9_km1;
    umi_1_9_km1=umi_1_9;

    umi_1_15_km2=umi_1_15_km1;
    umi_1_15_km1=umi_1_15;

    umi_1_17_km2=umi_1_17_km1;
    umi_1_17_km1=umi_1_17;

    umi_1_19_km2=umi_1_19_km1;
    umi_1_19_km1=umi_1_19;

    umi_1_21_km2=umi_1_21_km1;
    umi_1_21_km1=umi_1_21;

//inverter 2

    umi_2_1_km2=umi_2_1_km1;
    umi_2_1_km1=umi_2_1;

    umi_2_3_km2=umi_2_3_km1;
    umi_2_3_km1=umi_2_3;

    umi_2_5_km2=umi_2_5_km1;
    umi_2_5_km1=umi_2_5;

    umi_2_7_km2=umi_2_7_km1;

```

```

umi_2_7_km1=umi_2_7;

umi_2_9_km2=umi_2_9_km1;
umi_2_9_km1=umi_2_9;

umi_2_15_km2=umi_2_15_km1;
umi_2_15_km1=umi_2_15;

umi_2_17_km2=umi_2_17_km1;
umi_2_17_km1=umi_2_17;

umi_2_19_km2=umi_2_19_km1;
umi_2_19_km1=umi_2_19;

umi_2_21_km2=umi_2_21_km1;
umi_2_21_km1=umi_2_21;

```

```

e_1_km2=e_1_km1;
e_1_km1=e_1;

```

```

e_2_km2=e_2_km1;
e_2_km1=e_2;

```

```

e_vL_1_km2=e_vL_1_km1;
e_vL_1_km1=e_vL_1;

```

```

e_vL_2_km2=e_vL_2_km1;
e_vL_2_km1=e_vL_2;

```

```

error_v2_1=u_1-vam_1;
error_v2_2=u_2-vam_2;

```

```

iref_1=error_v2_1*Kpv;
iref_2=error_v2_2*Kpv;

```

```

error_1_i=iref_1-iam_1;
error_2_i=iref_2-iam_2;

```

```

umi_1_1_i= a2_1_i*error_1_i + a1_1_i*error_1_i_km1 + a0_1_i*error_1_i_km2 -
b1_1_i*umi_1_1_i_km1 - b0_1_i*umi_1_1_i_km2;

```

```

umi_1_3_i= a2_3_i*error_1_i + a1_3_i*error_1_i_km1 + a0_3_i*error_1_i_km2 -
b1_3_i*umi_1_3_i_km1 - b0_3_i*umi_1_3_i_km2;

```

```

umi_1_5_i= a2_5_i*error_1_i + a1_5_i*error_1_i_km1 + a0_5_i*error_1_i_km2 -
b1_5_i*umi_1_5_i_km1 - b0_5_i*umi_1_5_i_km2;

```

```

umi_1_7_i= a2_7_i*error_1_i + a1_7_i*error_1_i_km1 + a0_7_i*error_1_i_km2 -
b1_7_i*umi_1_7_i_km1 - b0_7_i*umi_1_7_i_km2;

```

```

umi_1_9_i= a2_9_i*error_1_i + a1_9_i*error_1_i_km1 + a0_9_i*error_1_i_km2 -
b1_9_i*umi_1_9_i_km1 - b0_9_i*umi_1_9_i_km2;

```

```

umi_1_15_i= a2_15_i*error_1_i + a1_15_i*error_1_i_km1 + a0_15_i*error_1_i_km2 -

```

```

b1_15_i*umi_1_15_i_km1 - b0_15_i*umi_1_15_i_km2;

umi_1_21_i= a2_21_i*error_1_i + a1_21_i*error_1_i_km1 + a0_21_i*error_1_i_km2 -
b1_21_i*umi_1_21_i_km1 - b0_21_i*umi_1_21_i_km2;

umi_2_1_i= a2_1_i*error_2_i + a1_1_i*error_2_i_km1 + a0_1_i*error_2_i_km2 -
b1_1_i*umi_2_1_i_km1 - b0_1_i*umi_2_1_i_km2;

umi_2_3_i= a2_3_i*error_2_i + a1_3_i*error_2_i_km1 + a0_3_i*error_2_i_km2 -
b1_3_i*umi_2_3_i_km1 - b0_3_i*umi_2_3_i_km2;

umi_2_5_i= a2_5_i*error_2_i + a1_5_i*error_2_i_km1 + a0_5_i*error_2_i_km2 -
b1_5_i*umi_2_5_i_km1 - b0_5_i*umi_2_5_i_km2;

umi_2_7_i= a2_7_i*error_2_i + a1_7_i*error_2_i_km1 + a0_7_i*error_2_i_km2 -
b1_7_i*umi_2_7_i_km1 - b0_7_i*umi_2_7_i_km2;

umi_2_9_i= a2_9_i*error_2_i + a1_9_i*error_2_i_km1 + a0_9_i*error_2_i_km2 -
b1_9_i*umi_2_9_i_km1 - b0_9_i*umi_2_9_i_km2;

umi_2_15_i= a2_15_i*error_2_i + a1_15_i*error_2_i_km1 + a0_15_i*error_2_i_km2 -
b1_15_i*umi_2_15_i_km1 - b0_15_i*umi_2_15_i_km2;

umi_2_21_i= a2_21_i*error_2_i + a1_21_i*error_2_i_km1 + a0_21_i*error_2_i_km2 -
b1_21_i*umi_2_21_i_km1 - b0_21_i*umi_2_21_i_km2;

umi_i_1=umi_1_1_i+umi_1_3_i+umi_1_5_i+umi_1_7_i+umi_1_9_i+umi_1_15_i+umi_1_21_i
;

umi_i_2=umi_2_1_i+umi_2_3_i+umi_2_5_i+umi_2_7_i+umi_2_9_i+umi_2_15_i+umi_2_21_i
;

ui_ss_1=-K21d*iam_1-K22d*vam_1-K23d*ui_ss_1_km1+umi_i_1;
ui_ss_2=-K21d*iam_2-K22d*vam_2-K23d*ui_ss_2_km1+umi_i_2;

        if(ui_ss_1>=0.99)
            ui_ss_1=0.99;
        if(ui_ss_1<=-0.99)
            ui_ss_1=-0.99;

        if(ui_ss_2>=0.99)
            ui_ss_2=0.99;
        if(ui_ss_2<=-0.99)
            ui_ss_2=-0.99;

error_1_i_km2=error_1_i_km1;

error_1_i_km1=error_1_i;

umi_1_0_i_km1=umi_1_0_i;

umi_1_1_i_km2=umi_1_1_i_km1;
umi_1_1_i_km1=umi_1_1_i;

umi_1_3_i_km2=umi_1_3_i_km1;
umi_1_3_i_km1=umi_1_3_i;

```

```

umi_1_5_i_km2=umi_1_5_i_km1;
umi_1_5_i_km1=umi_1_5_i;

umi_1_7_i_km2=umi_1_7_i_km1;
umi_1_7_i_km1=umi_1_7_i;

umi_1_9_i_km2=umi_1_9_i_km1;
umi_1_9_i_km1=umi_1_9_i;

umi_1_15_i_km2=umi_1_15_i_km1;
umi_1_15_i_km1=umi_1_15_i;

umi_1_21_i_km2=umi_1_21_i_km1;
umi_1_21_i_km1=umi_1_21_i;

ui_ss_1_km1=ui_ss_1;

ui_ss_beta_1_km1=ui_ss_beta_1;

error_2_i_km2=error_2_i_km1;
error_2_i_km1=error_2_i;

umi_2_1_i_km2=umi_2_1_i_km1;
umi_2_1_i_km1=umi_2_1_i;

umi_2_3_i_km2=umi_2_3_i_km1;
umi_2_3_i_km1=umi_2_3_i;

umi_2_5_i_km2=umi_2_5_i_km1;
umi_2_5_i_km1=umi_2_5_i;

umi_2_7_i_km2=umi_2_7_i_km1;
umi_2_7_i_km1=umi_2_7_i;

umi_2_9_i_km2=umi_2_9_i_km1;
umi_2_9_i_km1=umi_2_9_i;

umi_2_15_i_km2=umi_2_15_i_km1;
umi_2_15_i_km1=umi_2_15_i;

umi_2_21_i_km2=umi_2_21_i_km1;
umi_2_21_i_km1=umi_2_21_i;

ui_ss_2_km1=ui_ss_2;
ui_ss_beta_2_km1=ui_ss_beta_2;

ua_1 = _IQ(ui_ss_1);

ua_2 = _IQ(ui_ss_2);

var_1[i] =vam_1;
iar_1[i] =iam_1;
var_2[i] =vam_2;
iar_2[i] =iam_2;

```

```

da_1 = _IQmpy(ua_1, _IQ(0.5)) + _IQ(0.5);
db_1 = _IQmpy(-ua_1, _IQ(0.5)) + _IQ(0.5);

da_2 = _IQmpy(ua_2, _IQ(0.5)) + _IQ(0.5);
db_2 = _IQmpy(-ua_2, _IQ(0.5)) + _IQ(0.5);

PicoContador = PWMTBPRD;

VCOMP1_1 = _IQmpy(da_1, PWMTBPRD);
VCOMP2_1 = _IQmpy(db_1, PWMTBPRD);

VCOMP1_2 = _IQmpy(da_2, PWMTBPRD);
VCOMP2_2 = _IQmpy(db_2, PWMTBPRD);

EPwm4Regs.CMPA.half.CMPA = VCOMP2_2;
EPwm3Regs.CMPA.half.CMPA = VCOMP1_2;

EPwm2Regs.CMPA.half.CMPA = VCOMP2_1;
EPwm1Regs.CMPA.half.CMPA = VCOMP1_1;

i++;
if (i > (N - 1)) {
    i = 0;
}

// Acknowledge this interrupt to receive more interrupts from group 3
}
AdcRegs.ADCTRL2.bit.RST_SEQ1 = 1;          // Reset SEQ1
AdcRegs.ADCST.bit.INT_SEQ1_CLR = 1;        // Clear INT SEQ1 bit
PieCtrlRegs.PIEACK.all = PIEACK_GROUP1;    // Acknowledge interrupt to PIE

GpioDataRegs.GPATOGGLE.bit.GPIO14 = 1;
}

//+++++
+++++
void Config_GPIO(void) {
    EALLOW;

    GpioCtrlRegs.GPAMUX1.all = 0x00000000;

    GpioCtrlRegs.GPAMUX1.bit.GPIO0 = 1; //Configura a GPIO0 como salida PWM
ePWM1A
    GpioCtrlRegs.GPAMUX1.bit.GPIO1 = 1; //Configura a GPIO1 como salida PWM
ePWM1B
    GpioCtrlRegs.GPAMUX1.bit.GPIO2 = 1; //Configura a GPIO2 como salida PWM
ePWM2A
    GpioCtrlRegs.GPAMUX1.bit.GPIO3 = 1; //Configura a GPIO3 como salida PWM
ePWM2B
    GpioCtrlRegs.GPAMUX1.bit.GPIO4 = 1; //Configura a GPIO4 como salida PWM
ePWM3A
    GpioCtrlRegs.GPAMUX1.bit.GPIO5 = 1; //Configura a GPIO5 como salida PWM
ePWM3B
    GpioCtrlRegs.GPAMUX1.bit.GPIO6 = 1; //Configura a GPIO6 como salida PWM
ePWM4A
    GpioCtrlRegs.GPAMUX1.bit.GPIO7 = 1; //Configura a GPIO7 como salida PWM
ePWM4B

```

```

    GpioCtrlRegs.GPAMUX1.bit.GPIO14 = 0; //para señalar tiempo de la
subrutina de interrupción
    GpioCtrlRegs.GPADIR.bit.GPIO14 = 1;

    EDIS;

}

//+++++
//+++++

void ConfiguraADC(void) {
    EALLOW;
    SysCtrlRegs.HISPCP.all = 3; // HSPCLK = SYSCLKOUT/2*ADC_MODCLK2 =
150/(2*3) = 25.0 MHz
    EDIS;

// Configure ADC
    AdcRegs.ADCTRL1.bit.CPS = 1; // The prescaler is applied to divided
device peripheral clock HSPCLK (ADCTRL1[7] ).
    AdcRegs.ADCTRL3.bit.ADCCLKPS = 0; // HSPCLK/[2*(ADCTRL1[7] + 1)],
ADCTRL1[7] =0
    AdcRegs.ADCTRL1.bit.ACQ_PS = 12; //Con 12 tenemos una ventana de 13 veces
el periodo del reloj.
    AdcRegs.ADCTRL3.bit.SMODE_SEL = 0;
    AdcRegs.ADCTRL1.bit.SEQ_CASC = 1; //Habilitamos la operaciones con
secuenciadores separados
    AdcRegs.ADCTRL2.bit.INT_ENA_SEQ1 = 1; // Enable SEQ1 interrupt
    AdcRegs.ADCTRL2.bit.RST_SEQ1 = 0x1;
    AdcRegs.ADCTRL2.bit.RST_SEQ2 = 0x1;

    AdcRegs.ADCTRL2.bit.EPWM_SOCA_SEQ1 = 0x1; /* enable SOC from EPWMA
trigger*/

    AdcRegs.ADCTRL2.bit.INT_MOD_SEQ1 = 0; // Interrumpe cuando termina la
secuencia 1.

    AdcRegs.ADCCHSELSEQ1.bit.CONV00 = 8; // Setup ADCINB0 as 1st SEQ1 conv.
    AdcRegs.ADCCHSELSEQ1.bit.CONV01 = 3; // Setup ADCINA3 as 2nd SEQ1 conv.
    AdcRegs.ADCCHSELSEQ1.bit.CONV02 = 1; // Setup ADCINA1 as 3rd SEQ1 conv.
    AdcRegs.ADCCHSELSEQ1.bit.CONV03 = 2; // Setup ADCINA2 as 3rd SEQ1 conv.

    /*
    ADCINA0 Sensor a lado de la fuente en la placa
Tensión
    ADCINB0 Sensor del medio Corriente
    ADCINA1 Sensor del medio en la placa Tensión
    ADCINA2 Sensor último en la placa Tensión
    ADCINB2
    ADCINA3 Sensor de arriba Corriente
    ADCINA5 Sensor de abajo Corriente
    */

    AdcRegs.ADCMAXCONV.bit.MAX_CONV1 = 0x0003; // Setup 3 conv's on
SEQ1

}

```

```

//+++++
+++++
void InitEPwmTimer(void) {
    EALLOW;
    SysCtrlRegs.PCLKCR0.bit.TBCLKSYNC = 0;    // Stop all the TB clocks
    EDIS;

    //=====
    //    EPWM Module 1 config
    //=====

    EPwm1Regs.TBCTL.bit.CLKDIV = 0;    //Divide por uno la frecuencia de
reloj.
    EPwm1Regs.TBCTL.bit.HSPCLKDIV = 0; //Divide por uno la frecuencia de
reloj.
    EPwm1Regs.TBCTL.bit.CTRMODE = 2; //Configura el contador ascendente-
descendente.
    EPwm1Regs.TBCTL.bit.FREE_SOFT = 3; //Free Runing en modo debugger.

    EPwm1Regs.TBPRD = PWMTBPRD;
//NumeroMaxContador=0.5*RelojSistema/(FrecuenciaRequerida*HSPCLKDIV*CLKDIV)

    EPwm1Regs.AQCTLA.bit.CAU = 1;
    EPwm1Regs.AQCTLA.bit.CAD = 2;

    EPwm1Regs.AQCTLB.bit.CAU = 2; // Para el complemento
    EPwm1Regs.AQCTLB.bit.CAD = 1;

    EPwm1Regs.CMPCTL.bit.LOADAMODE = 2; // Double update
    EPwm1Regs.CMPCTL.bit.SHDWAMODE = 0; // Habilitamos la sombra para
actualizacion del PWM en forma controlada.

    EPwm1Regs.CMPCTL.bit.LOADBMODE = 2; // Double update
    EPwm1Regs.CMPCTL.bit.SHDWBMODE = 0; // Habilitamos la sombra para
actualizacion del PWM en forma controlada.

    //=====
    //    EPWM Module 2 config
    //=====

    EPwm2Regs.TBCTL.bit.CLKDIV = 0;    //Divide por uno la frecuencia de
reloj.
    EPwm2Regs.TBCTL.bit.HSPCLKDIV = 0; //Divide por uno la frecuencia de
reloj.
    EPwm2Regs.TBCTL.bit.CTRMODE = 2; //Configura el contador ascendente-
descendente.
    EPwm2Regs.TBCTL.bit.FREE_SOFT = 3; //Free Runing en modo debugger.

    EPwm2Regs.TBPRD = PWMTBPRD;
//NumeroMaxContador=0.5*RelojSistema/(FrecuenciaRequerida*HSPCLKDIV*CLKDIV)

    EPwm2Regs.AQCTLA.bit.CAU = 1;
    EPwm2Regs.AQCTLA.bit.CAD = 2;

    EPwm2Regs.AQCTLB.bit.CAU = 2; // Para el complemento
    EPwm2Regs.AQCTLB.bit.CAD = 1;

    EPwm2Regs.CMPCTL.bit.LOADAMODE = 2; // Double update

```



```

    EPwm2Regs.CMPCTL.bit.SHDWAMODE = 0; // Habilitamos la sombra para
actualizacion del PWM en forma controlada.

    EPwm2Regs.CMPCTL.bit.LOADBMODE = 2; // Double update
    EPwm2Regs.CMPCTL.bit.SHDWBMODE = 0; // Habilitamos la sombra para
actualizacion del PWM en forma controlada.

    //=====
    //      EPWM Module 3 config
    //=====

    EPwm3Regs.TBCTL.bit.CLKDIV = 0;    //Divide por uno la frecuencia de
reloj.
    EPwm3Regs.TBCTL.bit.HSPCLKDIV = 0; //Divide por uno la frecuencia de
reloj.
    EPwm3Regs.TBCTL.bit.CTRMODE = 2; //Configura el contador ascendente-
descendente.
    EPwm3Regs.TBCTL.bit.FREE_SOFT = 3; //Free Runing en modo debugger.

    EPwm3Regs.TBPRD = PWMTBPRD;
//NumeroMaxContador=0.5*RelojSistema/(FrecuenciaRequerida*HSPCLKDIV*CLKDIV)

    EPwm3Regs.AQCTLA.bit.CAU = 1;
    EPwm3Regs.AQCTLA.bit.CAD = 2;

    EPwm3Regs.AQCTLB.bit.CAU = 2; // Para el complemento
    EPwm3Regs.AQCTLB.bit.CAD = 1;

    EPwm3Regs.CMPCTL.bit.LOADAMODE = 2; // Double update
    EPwm3Regs.CMPCTL.bit.SHDWAMODE = 0; // Habilitamos la sombra para
actualizacion del PWM en forma controlada.

    EPwm3Regs.CMPCTL.bit.LOADBMODE = 2; // Double update
    EPwm3Regs.CMPCTL.bit.SHDWBMODE = 0; // Habilitamos la sombra para
actualizacion del PWM en forma controlada.

    EPwm4Regs.TBCTL.bit.CLKDIV = 0;    //Divide por uno la frecuencia de
reloj.
    EPwm4Regs.TBCTL.bit.HSPCLKDIV = 0; //Divide por uno la frecuencia de
reloj.
    EPwm4Regs.TBCTL.bit.CTRMODE = 2; //Configura el contador ascendente-
descendente.
    //EPwm4Regs.TBCTL.bit.CTRMODE = TB_COUNT_UP;
    EPwm4Regs.TBCTL.bit.FREE_SOFT = 3; //Free Runing en modo debugger.

    EPwm4Regs.TBPRD = PWMTBPRD;
//NumeroMaxContador=0.5*RelojSistema/(FrecuenciaRequerida*HSPCLKDIV*CLKDIV)

    EPwm4Regs.AQCTLA.bit.CAU = 1;
    EPwm4Regs.AQCTLA.bit.CAD = 2;

    EPwm4Regs.AQCTLB.bit.CAU = 2; // Para el complemento
    EPwm4Regs.AQCTLB.bit.CAD = 1;

    EPwm4Regs.CMPCTL.bit.LOADAMODE = 2; // double update
    EPwm4Regs.CMPCTL.bit.SHDWAMODE = 0; // Habilitamos la sombra para
actualizacion del PWM en forma controlada.

    EPwm4Regs.CMPCTL.bit.LOADBMODE = 2; // double update

```

```

    EPwm4Regs.CMPCTL.bit.SHDWBMODE = 0; // Habilitamos la sombra para
actualizacion del PWM en forma controlada.

    //Configuración de la generación del SOC con el PWM
    //Un SOC se genera con Epwm4 cuando el contador esta en
    EPwm4Regs.ETSEL.bit.SOCAEN = 1;
    EPwm4Regs.ETSEL.bit.SOCASEL = 2; // Enable event time-base counter equal
to PRD
    EPwm4Regs.ETPS.bit.SOCACNT = 0; //contador numero de eventos
    EPwm4Regs.ETPS.bit.SOCAPRD = 1; // envia SOC al primer evento

    EPwm3Regs.ETSEL.bit.SOCAEN=1;
    EPwm3Regs.ETSEL.bit.SOCASEL=1; // Enable event time-base counter equal to
ZERO
    EPwm3Regs.ETPS.bit.SOCACNT =0; //contador numero de eventos
    EPwm3Regs.ETPS.bit.SOCAPRD=1; // envia SOC al primer evento

    //EPwm3Regs.ETSEL.bit.INTSEL = ET_CTR_PRD; // Select INT on TBPRD
event
    //EPwm3Regs.ETSEL.bit.INTEN = 1; // Enable INT
    //EPwm3Regs.ETPS.bit.INTPRD = ET_1ST; //ND; // Generate INT on
1st event

    EALLOW;
    SysCtrlRegs.PCLKCR0.bit.TBCLKSYNC = 1; // Start all the timers
synced
    EDIS;
}

```

A continuación se presenta el archivo ganancias\_inversor.h

```

#define fsm 20000
#define fsw 10000
#define Xzv 2.0000000000000000
#define Kref 0.9970935785515843
#define Kref1 1.0294161158476089
#define Kref2 0.9660469791423970
#define a1_zv 0.9909719408984754
#define a2_zv -0.9999999999999999
#define b1_zv 1.0000000000000000
#define b2_zv -0.9909719408984754
#define Ki 0.0010000000000000
#define a2_1 0.003729780836
#define a1_1 -0.000007829383
#define a0_1 -0.003733508991
#define b1_1 -1.999653282299
#define b0_1 0.999900005000
#define a2_1_i 0.000094224019
#define a1_1_i 0.000001727281
#define a0_1_i -0.000093355678
#define b1_1_i -1.999653282299
#define b0_1_i 0.999900005000
#define a2_3_i 0.000035055488
#define a1_3_i 0.000001476541
#define a0_3_i -0.000034315401
#define b1_3_i -1.997679865933

```

```

#define b0_3_i 0.999900005000
#define a2_5_i 0.000022981943
#define a1_5_i 0.000001205386
#define a0_5_i -0.000022377929
#define b1_5_i -1.993734980722
#define b0_5_i 0.999900005000
#define a2_7_i 0.000017626832
#define a1_7_i 0.000000914965
#define a0_7_i -0.000017168203
#define b1_7_i -1.987822519795
#define b0_7_i 0.999900005000
#define a2_9_i 0.000014501792
#define a1_9_i 0.000000605166
#define a0_9_i -0.000014198188
#define b1_9_i -1.979948318034
#define b0_9_i 0.999900005000
#define a2_15_i 0.000009510955
#define a1_15_i -0.000000441820
#define a0_15_i -0.000009731998
#define b1_15_i -1.944642608711
#define b0_15_i 0.999900005000
#define a2_21_i 0.000008005394
#define a1_21_i -0.000002023141
#define a0_21_i -0.000009022072
#define b1_21_i -1.892076113939
#define b0_21_i 0.999900005000
#define a2_3 0.001192527109
#define a1_3 -0.000022149861
#define a0_3 -0.001203543361
#define b1_3 -1.997679865933
#define b0_3 0.999900005000
#define a2_5 0.000663427125
#define a1_5 -0.000034271000
#define a0_5 -0.000680534303
#define b1_5 -1.993734980722
#define b0_5 0.999900005000
#define a2_7 0.000392632368
#define a1_7 -0.000040044976
#define a0_7 -0.000412646823
#define b1_7 -1.987822519795
#define b0_7 0.999900005000
#define a2_9 0.000301217393
#define a1_9 -0.000051441477
#define a0_9 -0.000326948141
#define b1_9 -1.979948318034
#define b0_9 0.999900005000
#define b0_13 0.999900005000
#define a2_15 0.000677133832
#define a1_15 -0.000345750949
#define a0_15 -0.000850452282
#define b1_15 -1.944642608711
#define b0_15 0.999900005000
#define a2_21 0.000443552013
#define a1_21 -0.000505310069
#define a0_21 -0.000697560841
#define b1_21 -1.892076113939
#define b0_21 0.999900005000
#define bfpb -0.860465116279
#define afpb 0.069767441860

```

```

#define af_1 0.004690286526
#define af_0 0.004690286526
#define bf_0 -0.990619426948
#define afp_1 0.000015707717
#define afp_0 0.000015707717
#define bfp_0 -0.999968584567
#define all_1 -0.984414445392
#define K21d 0.013357797024
#define K22d 0.000311751608
#define K23d 0.399392435379
#define Kpv 0.200000000000
#define coef_normal 1.189710610932
#define Icc 25.723472668810
#define Isc 19.292604501608

```

Finalmente se presenta el archivo 28335\_RAM\_lnk.cmd

```

MEMORY
{
PAGE 0 :
    /* BEGIN is used for the "boot to SARAM" bootloader mode */

    BEGIN      : origin = 0x000000, length = 0x000002    /* Boot to M0 will go
here */
    RAMM0      : origin = 0x000050, length = 0x0003B0
    RAML0      : origin = 0x008000, length = 0x001000
    //RAML1     : origin = 0x009000, length = 0x001000
    //RAML2     : origin = 0x00A000, length = 0x001000
    RAML1_2    : origin = 0x009000, length = 0x002000

    ZONE7A     : origin = 0x200000, length = 0x00FC00    /* XINTF zone 7 -
program space */
    CSM_RSVD   : origin = 0x33FF80, length = 0x000076    /* Part of FLASHA.
Program with all 0x0000 when CSM is in use. */
    CSM_PWL    : origin = 0x33FFF8, length = 0x000008    /* Part of FLASHA.
CSM password locations in FLASHA */
    ADC_CAL    : origin = 0x380080, length = 0x000009
    RESET      : origin = 0x3FFFC0, length = 0x000002
    IQTABLES   : origin = 0x3FE000, length = 0x000b50
    IQTABLES2  : origin = 0x3FEB50, length = 0x00008c
    FPUTABLES  : origin = 0x3FEBDC, length = 0x0006A0
    BOOTROM    : origin = 0x3FF27C, length = 0x000D44

PAGE 1 :
    /* BOOT_RSVD is used by the boot ROM for stack. */
    /* This section is only reserved to keep the BOOT ROM from */
    /* corrupting this area during the debug process */

    BOOT_RSVD  : origin = 0x000002, length = 0x00004E    /* Part of M0, BOOT
rom will use this for stack */
    RAMM1      : origin = 0x000400, length = 0x000400    /* on-chip RAM block
M1 */

    RAML3      : origin = 0x00B000, length = 0x001000

```

```

RAML4      : origin = 0x00C000, length = 0x001000
//RAML5    : origin = 0x00D000, length = 0x001000
//RAML6    : origin = 0x00E000, length = 0x001000
//RAML7    : origin = 0x00F000, length = 0x001000
RAML5_6_7  : origin = 0x00D000, length = 0x003000
ZONE7B     : origin = 0x20FC00, length = 0x000400    /* XINTF zone 7 - data
space */
}

```

## SECTIONS

```

{
/* Setup for "boot to SARAM" mode:
The codestart section (found in DSP28_CodeStartBranch.asm)
re-directs execution to the start of user code. */
codestart      : > BEGIN,      PAGE = 0
ramfuncs       : > RAML0,      PAGE = 0
//.text        : >> RAML1 | RAML2 | RAML3,      PAGE = 0
.text          : > RAML1_2,    PAGE = 0
//.text        : > RAML1,      PAGE = 0
.cinit         : > RAML0,      PAGE = 0
.pinit         : > RAML0,      PAGE = 0
.switch        : > RAML0,      PAGE = 0

.stack         : > RAMM1,      PAGE = 1
.ebss          : > RAML3,      PAGE = 1
.econst        : > RAML4,      PAGE = 1
.esystemem     : > RAMM1,      PAGE = 1

IQmath         : > RAML1_2,    PAGE = 0
IQmathTables   : > IQTABLES,  PAGE = 0, TYPE = NOLOAD

/* Uncomment the section below if calling the IQNexp() or IQexp()
functions from the IQMath.lib library in order to utilize the
relevant IQ Math table in Boot ROM (This saves space and Boot ROM
is 1 wait-state). If this section is not uncommented, IQmathTables2
will be loaded into other memory (SARAM, Flash, etc.) and will take
up space, but 0 wait-state is possible.
*/
/*
IQmathTables2  : > IQTABLES2,  PAGE = 0, TYPE = NOLOAD
{

                IQmath.lib<IQNexpTable.obj> (IQmathTablesRam)

}
*/

FPUmathTables  : > FPUTABLES,  PAGE = 0, TYPE = NOLOAD

DMARAML4       : > RAML4,      PAGE = 1
//DMARAML5     : > RAML5,      PAGE = 1
//DMARAML6     : > RAML6,      PAGE = 1
//DMARAML7     : > RAML7,      PAGE = 1
DPRAML5_6_7    : > RAML5_6_7,  PAGE = 1          // For CH1 DSP/FFT
processing

ZONE7DATA      : > ZONE7B,     PAGE = 1

```

```

.reset          : > RESET,      PAGE = 0, TYPE = DSECT /* not used
*/
csm_rsvd        : > CSM_RSVD    PAGE = 0, TYPE = DSECT /* not used for SARAM
examples */
csmpasswd       : > CSM_PWL     PAGE = 0, TYPE = DSECT /* not used for SARAM
examples */

/* Allocate ADC_cal function (pre-programmed by factory into TI reserved
memory) */
.adc_cal        : load = ADC_CAL, PAGE = 0, TYPE = NOLOAD

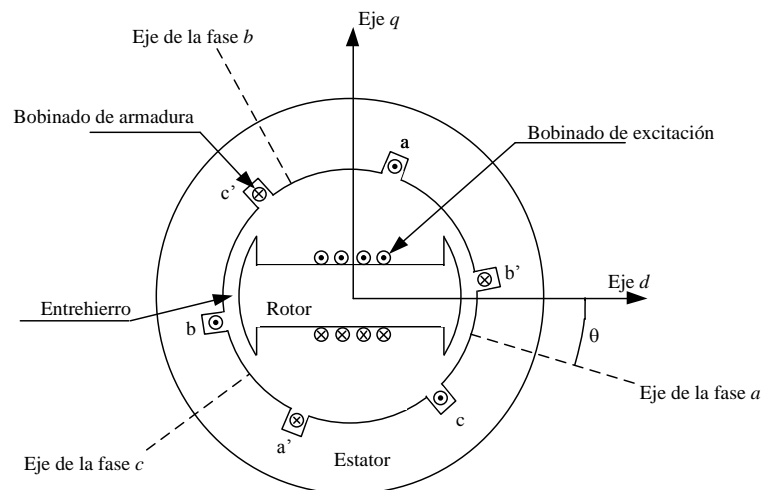
}

```

## Apéndice B

# Principio de funcionamiento de los controladores por curva de caída

Las propuestas de controladores por curva de caída se han inspirado en el funcionamiento de los generadores síncronos conectados en paralelo, los cuales conforman el sistema de potencia, por lo que se realiza una breve descripción de las características de estas máquinas y los principios físicos que gobiernan la transferencia de potencia a las cargas.

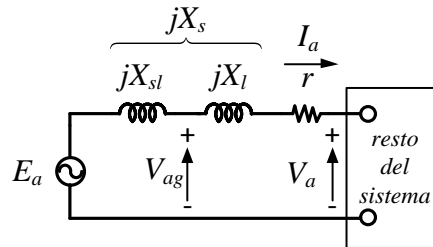


**Figura B-1: Diagrama esquemático de una máquina síncrona trifásica [84].**

La Figura B-1 presenta el diagrama esquemático de una máquina síncrona trifásica con un par de polos magnéticos. Estos polos se encuentran montados sobre el rotor de la máquina, y poseen un bobinado de campo por el cual se hace circular una corriente continua, denominada excitación, mientras que en el estator se encuentra el bobinado de armadura, en el cual si el rotor de la máquina es impulsado con el objetivo de

funcionar como generador, se inducen tensiones de corriente alternada en cada fase, separadas  $120^\circ$  una respecto de las otras.

En la Figura B-2 se presenta el circuito eléctrico equivalente para una de las fases del generador sincrónico presentado en la Figura B-1, el cual se encuentra conectado al sistema de potencia.



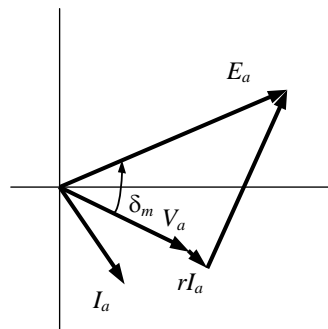
**Figura B-2: Circuito eléctrico equivalente del generador sincrónico [84].**

Este circuito equivalente se deriva de analizar las ecuaciones de flujo magnético en la máquina para determinar la tensión generada denominada tensión de entre hierro  $v_{ag}$  [85], la cual resulta de la fuerza electromotriz interna  $e_a$  (tensión inducida en el estator a circuito abierto) menos la reacción de inducido producida por la circulación de corriente en el estator

$$v_{ag} = e_a - L_{s1} \frac{di_a}{dt} \quad (B.1)$$

donde  $L_{s1}$  es la auto inductancia del bobinado del estator. La tensión a bornes del estator  $v_a$  se obtiene adicionando las caídas de tensión en la inductancia de dispersión (producida por el flujo disperso) y resistencia parásitas del bobinado de estator, representadas en la Figura B-2 por los elementos  $L_l$  y  $r$  respectivamente.

Considerando un caso particular en el cual la máquina se encuentra entregando potencia al sistema, se representa con fasores en la Figura B-3 las magnitudes eléctricas, indicando el ángulo  $\delta_m$  entre la tensión de inducido  $E_a$  y la tensión a bornes de la máquina  $V_a$ .



**Figura B-3: Diagrama fasorial representando la tensión de inducido y la tensión a bornes de la máquina para un caso particular [84].**



A partir del diagrama fasorial de la Figura B-3 es posible determinar las ecuaciones que describen la transferencia de potencia del generador al sistema eléctrico.

La potencia aparente que entrega la fuente  $\bar{E}_a$  viene dada por

$$\bar{S} = \bar{E}_a \bar{I}_a^* \quad (\text{B.2})$$

Escribiendo  $\bar{I}_a$  en función de las tensiones y la impedancia del circuito

$$\bar{I}_a = \frac{\bar{E}_a - \bar{V}_a}{\bar{Z}} = \frac{E_a - V_a \cos \delta_m - jV_a \sin \delta_m}{r + jX_t} \quad (\text{B.3})$$

reemplazando (B.3) en (B.2) se obtiene

$$\bar{S} = \frac{E_a^2 - E_a V_a \cos \delta_m + jE_a V_a \sin \delta_m}{r + jX_t} \quad (\text{B.4})$$

Separando la (B.4) en potencia activa y reactiva

$$\begin{aligned} \bar{S} = P + jQ = & \frac{rE_a^2 - rE_a V_a \cos \delta_m + X_t E_a V_a \sin \delta_m}{r^2 + X_t^2} \\ & + j \frac{X_t E_a^2 - X_t E_a V_a \cos \delta_m - rE_a V_a \sin \delta_m}{r^2 + X_t^2} \end{aligned} \quad (\text{B.5})$$

Considerando que  $r$  representa a las pérdidas en el devanado, este término puede despreciarse, con lo que (B.5) puede escribirse como

$$P = \frac{E_a V_a \sin \delta_m}{X_t} \quad (\text{B.6})$$

$$Q = \frac{E_a^2 - E_a V_a \cos \delta_m}{X_t} \quad (\text{B.7})$$

Como se puede apreciar en (B.6) y (B.7) para una determinada impedancia  $X_t$ , las potencias activa y reactiva están en función de las magnitudes de los fasores, y del ángulo entre estos. Debido a que las máquinas son operadas para mantener la amplitud de la tensión inducida en torno al valor nominal,  $E_a$  y  $V_a$  son prácticamente constantes, por lo que la potencia activa depende predominantemente del ángulo  $\delta_m$ , mientras que la potencia reactiva dependerá predominantemente de la excitación de la máquina, ya que el sistema es diseñado para operar  $\delta_m \approx 0$ , con lo que  $\cos \delta_m \approx 1$ .

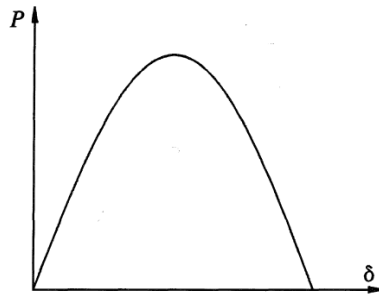
En el generador conectado al sistema de potencia, el ángulo  $\delta_m$  se modifica a partir de modificar la velocidad de la máquina. Por lo tanto, si se requiere entregar mayor potencia al sistema, se debe controlar la apertura de las válvulas que impulsan al conjunto turbina-generador.

Para que cada generador se pueda conectar en paralelo con otros generadores, los controladores de velocidad de cada máquina son diseñados para tener una característica estática  $P-\omega$  como la que se presentó en la Figura 1-12. Con esta característica se evita que en cada generador consiga regular la velocidad, con lo cual debido a la relación proporcional entre la velocidad del rotor y la frecuencia de la tensión en bornes de la máquina síncrona, la frecuencia del sistema dependerá de la interacción entre todos los generadores, lográndose un punto de equilibrio estable luego de la conexión o desconexión de cargas, así como también la inclusión o la exclusión de otros generadores al sistema.

Para ayudar a comprender el comportamiento estable y sincrónico de los generadores interconectados con las características mencionadas, a continuación se cita una descripción realizada por Kundur en *Power system stability and control* [84]:

“Estabilidad es una condición de equilibrio entre fuerzas opuestas. El mecanismo con el cual los generadores síncronos interconectados mantienen sincronismo es a través de fuerzas restauradoras, las cuales actúan en los momentos en que existen fuerzas que tiendan a acelerar o desacelerar una o más máquinas respecto de otras. En régimen permanente hay equilibrio entre el torque mecánico de entrada y el torque eléctrico de salida en cada máquina, por lo que la velocidad angular de los rotores permanece constante. Si el sistema es perturbado este equilibrio se altera, resultando en aceleraciones o desaceleraciones de los rotores de acuerdo con las leyes de movimiento de los cuerpos rotantes. Si un generador transitoriamente es más rápido que otro, la posición angular de su rotor avanzará temporalmente respecto del más lento. La diferencia angular resultante transferirá parte de la carga de la máquina más lenta a la más rápida, dependiendo de la relación entre potencia y ángulo. Esto tiende a reducir la diferencia de velocidad, por lo tanto la separación de los ángulos. Por encima de cierto límite, un incremento en la separación de ángulos va acompañado de un decremento en la potencia transferida, esto incrementa la separación angular llevando el sistema a la inestabilidad. Para cualquier situación dada, la estabilidad del sistema depende de si la desviación de las posiciones angulares de los rotores resultan en suficientes torques restauradores”.

El límite de estabilidad mencionado en el párrafo anterior se refiere a un ángulo  $\delta_m$  de  $90^\circ$ , ya que la potencia activa es función del ángulo del rotor por la relación sinusoidal dada en (B.6), ilustrándose esta en la Figura B-4.



**Figura B-4: Relación entre la potencia activa  $P$  y el ángulo del rotor [84].**

Más allá de un ángulo de  $90^\circ$ , la potencia que entrega el generador comienza a descender, perdiéndose el mecanismo que mantiene al generador en sincronismo con el resto del sistema.

## REFERENCIAS BIBLIOGRÁFICAS

- [1] "International Standard IEC 62040-3: Uninterruptible Power Systems (UPS)—Part 3: Method of Specifying the Performance and Test Requirements, First Edition," ed: International Electrotechnical Commission, IEC, 1999.
- [2] J. M. Guerrero, L. G. de Vicuña, and J. Uceda, "Uninterruptible power supply systems provide protection," *Industrial Electronics Magazine, IEEE*, vol. 1, pp. 28-38, 2007.
- [3] S. Karve, "Three of a kind [UPS topologies, IEC standard]," *IEE Review*, vol. 46, pp. 27-31, 2000.
- [4] S. B. Bekiarov and A. Emadi, "Uninterruptible power supplies: classification, operation, dynamics, and control," in *Applied Power Electronics Conference and Exposition, 2002. APEC 2002. Seventeenth Annual IEEE*, 2002, pp. 597-604 vol.1.
- [5] J. M. Guerrero, H. Lijun, and J. Uceda, "Control of Distributed Uninterruptible Power Supply Systems," *Industrial Electronics, IEEE Transactions on*, vol. 55, pp. 2845-2859, 2008.
- [6] J. M. Guerrero, J. Matas, L. G. de Vicuña, M. Castilla, and J. Miret, "Wireless-Control Strategy for Parallel Operation of Distributed-Generation Inverters," *Industrial Electronics, IEEE Transactions on*, vol. 53, pp. 1461-1470, 2006.
- [7] F. Katiraei and M. R. Iravani, "Power Management Strategies for a Microgrid With Multiple Distributed Generation Units," *Power Systems, IEEE Transactions on*, vol. 21, pp. 1821-1831, 2006.
- [8] K. De Brabandere, B. Bolsens, J. Van den Keybus, A. Woyte, J. Driesen, and R. Belmans, "A Voltage and Frequency Droop Control Method for Parallel Inverters," *Power Electronics, IEEE Transactions on*, vol. 22, pp. 1107-1115, 2007.
- [9] J. M. Guerrero, J. C. Vasquez, J. Matas, M. Castilla, and L. G. de Vicuña, "Control Strategy for Flexible Microgrid Based on Parallel Line-Interactive UPS Systems," *Industrial Electronics, IEEE Transactions on*, vol. 56, pp. 726-736, 2009.
- [10] L. Yun Wei and K. Ching-Nan, "An Accurate Power Control Strategy for Power-Electronics-Interfaced Distributed Generation Units Operating in a Low-Voltage Multibus Microgrid," *Power Electronics, IEEE Transactions on*, vol. 24, pp. 2977-2988, 2009.
- [11] J. C. Vasquez, J. M. Guerrero, M. Savaghebi, J. Eloy-Garcia, and R. Teodorescu, "Modeling, Analysis, and Design of Stationary-Reference-Frame Droop-Controlled Parallel Three-Phase Voltage Source Inverters," *Industrial Electronics, IEEE Transactions on*, vol. 60, pp. 1271-1280, 2013.
- [12] T. Kawabata and S. Higashino, "Parallel operation of voltage source inverters," *Industry Applications, IEEE Transactions on*, vol. 24, pp. 281-287, 1988.
- [13] T. L. Vandoorn, J. D. M. De Kooning, B. Meersman, and L. Vandeveldel, "Review of primary control strategies for islanded microgrids with power-electronic interfaces," *Renewable and Sustainable Energy Reviews*, vol. 19, pp. 613-628, 2013.
- [14] H. Han, X. Hou, J. Yang, J. Wu, M. Su, and J. M. Guerrero, "Review of power sharing control strategies for islanding operation of AC microgrids," *Smart Grid, IEEE Transactions on*, vol. 7, pp. 200-215, 2016.
- [15] A. Mohd, E. Ortjohann, D. Morton, and O. Omari, "Review of control techniques for inverters parallel operation," *Electric Power Systems Research*, vol. 80, pp. 1477-1487, 2010.

- [16] J. Holtz, W. Lotzkat, and K. H. Werner, "A high-power multitransistor-inverter uninterruptable power supply system," *Power Electronics, IEEE Transactions on*, vol. 3, pp. 278-285, 1988.
- [17] A. P. Martins, A. S. Carvalho, and A. S. Araujo, "Design and implementation of a current controller for the parallel operation of standard UPSs," in *Industrial Electronics, Control, and Instrumentation, 1995., Proceedings of the 1995 IEEE IECON 21st International Conference on*, 1995, pp. 584-589 vol.1.
- [18] T. Iwade, S. Komiyama, Y. Tanimura, M. Yamanaka, M. Sakane, and K. Hirachi, "A novel small-scale UPS using a parallel redundant operation system," in *Telecommunications Energy Conference, 2003. INTELEC '03. The 25th International*, 2003, pp. 480-484.
- [19] M. Prodanovic and T. C. Green, "High-Quality Power Generation Through Distributed Control of a Power Park Microgrid," *Industrial Electronics, IEEE Transactions on*, vol. 53, pp. 1471-1482, 2006.
- [20] T. C. Green and M. Prodanovic, "Control of inverter-based micro-grids," *Electric Power Systems Research*, vol. 77, pp. 1204-1213, 2007.
- [21] W. Tsai-Fu, H. Hui-Ming, W. Yu-En, and C. Yu-Kai, "Parallel-Inverter System With Failure Isolation and Hot-Swap Features," *Industry Applications, IEEE Transactions on*, vol. 43, pp. 1329-1340, 2007.
- [22] J. Holtz and K. H. Werner, "Multi-inverter UPS system with redundant load sharing control," *Industrial Electronics, IEEE Transactions on*, vol. 37, pp. 506-513, 1990.
- [23] H. Van der Broeck and U. Boeke, "A simple method for parallel operation of inverters," in *Telecommunications Energy Conference, 1998. INTELEC. Twentieth International*, 1998, pp. 143-150.
- [24] C. S. Lee, S. Kim, C. B. Kim, S. C. Hong, J. S. Yoo, S. W. Kim, C. H. Kim, S. H. Woo, and S. Y. Sun, "Parallel UPS with a instantaneous current sharing control," in *Industrial Electronics Society, 1998. IECON '98. Proceedings of the 24th Annual Conference of the IEEE*, 1998, pp. 568-573 vol.1.
- [25] P. Yunqing, J. Guibin, Y. Xu, and W. Zhaoan, "Auto-master-slave control technique of parallel inverters in distributed AC power systems and UPS," in *Power Electronics Specialists Conference, 2004. PESC 04. 2004 IEEE 35th Annual*, 2004, pp. 2050-2053 Vol.3.
- [26] L. Woo-Cheol, L. Taeck-Ki, L. Sang-Hoon, K. Kyung-Hwan, H. Dong-Seok, and S. In-Young, "A master and slave control strategy for parallel operation of three-phase UPS systems with different ratings," in *Applied Power Electronics Conference and Exposition, 2004. APEC '04. Nineteenth Annual IEEE*, 2004, pp. 456-462 Vol.1.
- [27] C. Jiann-Fuh and C. Ching-Lung, "Combination voltage-controlled and current-controlled PWM inverters for UPS parallel operation," *Power Electronics, IEEE Transactions on*, vol. 10, pp. 547-558, 1995.
- [28] S. Tamai and M. Kinoshita, "Parallel operation of digital controlled UPS system," in *Industrial Electronics, Control and Instrumentation, 1991. Proceedings. IECON '91., 1991 International Conference on*, 1991, pp. 326-331 vol.1.
- [29] C. Yeong Jia and E. K. K. Sng, "A novel communication strategy for decentralized control of paralleled multi-inverter systems," *Power Electronics, IEEE Transactions on*, vol. 21, pp. 148-156, 2006.
- [30] H. Oshima, Y. Miyazaya, and A. Hirata, "Parallel redundant UPS with instantaneous PWM control," in *Telecommunications Energy Conference, 1991. INTELEC '91., 13th International*, 1991, pp. 436-442.

- [31] Y. K. Chen, T. F. Wu, Y. E. Wu, and C. P. Ku, "A current-sharing control strategy for paralleled multi-inverter systems using microprocessor-based robust control," in *TENCON 2001. Proceedings of IEEE Region 10 International Conference on Electrical and Electronic Technology*, 2001, pp. 647-653 vol.2.
- [32] X. Yan, H. Lipei, S. Stan, and Y. Yangguang, "Novel control for redundant parallel UPSs with instantaneous current sharing," in *Power Conversion Conference, 2002. PCC-Osaka 2002. Proceedings of the*, 2002, pp. 959-963 vol.3.
- [33] S. Xiao, Y. S. Lee, and X. Dehong, "Modeling, analysis, and implementation of parallel multi-inverter systems with instantaneous average-current-sharing scheme," *Power Electronics, IEEE Transactions on*, vol. 18, pp. 844-856, 2003.
- [34] C. Yu-Kai, W. Yu-En, W. Tsai-Fu, and K. Chung-Ping, "ACSS for paralleled multi-inverter systems with DSP-based robust controls," *Aerospace and Electronic Systems, IEEE Transactions on*, vol. 39, pp. 1002-1015, 2003.
- [35] T. Jingtao, L. Hua, Z. Jun, and Y. Jianping, "A novel load sharing control technique for paralleled inverters," in *Power Electronics Specialist Conference, 2003. PESC '03. 2003 IEEE 34th Annual*, 2003, pp. 1432-1437 vol.3.
- [36] H. Zhongyi, X. Yan, and H. Yuwen, "Low cost compound current sharing control for inverters in parallel operation," in *Power Electronics Specialists Conference, 2004. PESC 04. 2004 IEEE 35th Annual*, 2004, pp. 222-227 Vol.1.
- [37] H. M. Hsieh, T. F. Wu, Y. E. Wu, and H. S. Nien, "A compensation strategy for parallel inverters to achieve precise weighting current distribution," in *Industry Applications Conference, 2005. Fourtieth IAS Annual Meeting. Conference Record of the 2005*, 2005, pp. 954-960 Vol. 2.
- [38] S. Xiao, W. Lik-Kin, Y. S. Lee, and X. Dehong, "Design and analysis of an optimal controller for parallel multi-inverter systems," *Circuits and Systems II: Express Briefs, IEEE Transactions on*, vol. 53, pp. 56-61, 2006.
- [39] Y. Xiaoxiao, A. M. Khambadkone, W. Huanhuan, and S. Terence, "Control of Parallel-Connected Power Converters for Low-Voltage Microgrid; Part I: A Hybrid Control Architecture," *Power Electronics, IEEE Transactions on*, vol. 25, pp. 2962-2970, 2010.
- [40] T. B. Lazzarin, G. A. T. Bauer, and I. Barbi, "A Control Strategy for Parallel Operation of Single-Phase Voltage Source Inverters: Analysis, Design and Experimental Results," *Industrial Electronics, IEEE Transactions on*, vol. 60, pp. 2194-2204, 2013.
- [41] T. B. Lazzarin and I. Barbi, "DSP-Based Control for Parallelism of Three-Phase Voltage Source Inverter," *Industrial Informatics, IEEE Transactions on*, vol. 9, pp. 749-759, 2013.
- [42] Z. Yu, Y. Mi, L. Fangrui, and K. Yong, "Instantaneous Current-Sharing Control Strategy for Parallel Operation of UPS Modules Using Virtual Impedance," *Power Electronics, IEEE Transactions on*, vol. 28, pp. 432-440, 2013.
- [43] J. M. Guerrero, L. Garcia de Vicuna, J. Matas, M. Castilla, and J. Miret, "Output Impedance Design of Parallel-Connected UPS Inverters With Wireless Load-Sharing Control," *Industrial Electronics, IEEE Transactions on*, vol. 52, pp. 1126-1135, 2005.
- [44] Y. Wei, C. Min, J. Matas, J. M. Guerrero, and Q. Zhao-ming, "Design and Analysis of the Droop Control Method for Parallel Inverters Considering the Impact of the Complex Impedance on the Power Sharing," *Industrial Electronics, IEEE Transactions on*, vol. 58, pp. 576-588, 2011.
- [45] J. Matas, M. Castilla, L. G. de Vicuña, J. Miret, and J. C. Vasquez, "Virtual Impedance Loop for Droop-Controlled Single-Phase Parallel Inverters Using a

- Second-Order General-Integrator Scheme," *Power Electronics, IEEE Transactions on*, vol. 25, pp. 2993-3002, 2010.
- [46] T. Vandoorn, B. Meersman, J. De Kooning, and L. Vandeveldel, "Controllable Harmonic Current Sharing in Islanded Microgrids: DG Units With Programmable Resistive Behavior Toward Harmonics," *Power Delivery, IEEE Transactions on*, vol. 27, pp. 831-841, 2012.
- [47] Z. Qing-Chang and G. Weiss, "Synchronverters: Inverters That Mimic Synchronous Generators," *Industrial Electronics, IEEE Transactions on*, vol. 58, pp. 1259-1267, 2011.
- [48] J. Alipoor, Y. Miura, and T. Ise, "Power System Stabilization Using Virtual Synchronous Generator with Adoptive Moment of Inertia," *Emerging and Selected Topics in Power Electronics, IEEE Journal of*, vol. PP, pp. 1-1, 2014.
- [49] S. D'Arco and J. A. Suul, "Equivalence of Virtual Synchronous Machines and Frequency-Droops for Converter-Based MicroGrids," *Smart Grid, IEEE Transactions on*, vol. 5, pp. 394-395, 2014.
- [50] H. Bevrani, T. Ise, and Y. Miura, "Virtual synchronous generators: A survey and new perspectives," *International Journal of Electrical Power & Energy Systems*, vol. 54, pp. 244-254, 2014.
- [51] S. D'Arco, J. A. Suul, and O. B. Fosso, "A Virtual Synchronous Machine implementation for distributed control of power converters in SmartGrids," *Electric Power Systems Research*, vol. 122, pp. 180-197, 2015.
- [52] J. W. Simpson-Porco, F. Dörfler, and F. Bullo, "Droop-controlled inverters are Kuramoto oscillators," in *IFAC Workshop on Distributed Estimation and Control in Networked Systems, Santa Barbara, CA, USA*, 2012, pp. 264-269.
- [53] J. W. Simpson-Porco, F. Dörfler, and F. Bullo, "Synchronization and power sharing for droop-controlled inverters in islanded microgrids," *Automatica*, vol. 49, pp. 2603-2611, 2013.
- [54] B. B. Johnson, S. V. Dhople, A. O. Hamadeh, and P. T. Krein, "Synchronization of Nonlinear Oscillators in an LTI Electrical Power Network," *Circuits and Systems I: Regular Papers, IEEE Transactions on*, vol. 61, pp. 834-844, 2014.
- [55] B. Johnson, S. Dhople, A. Hamadeh, and P. Krein, "Synchronization of Parallel Single-Phase Inverters With Virtual Oscillator Control," *Power Electronics, IEEE Transactions on*, vol. PP, pp. 1-1, 2014.
- [56] B. B. Johnson, S. V. Dhople, J. L. Cale, A. O. Hamadeh, and P. T. Krein, "Oscillator-based inverter control for islanded three-phase microgrids," *Photovoltaics, IEEE Journal of*, vol. 4, pp. 387-395, 2014.
- [57] S. V. Dhople, B. B. Johnson, F. Dorfler, and A. O. Hamadeh, "Synchronization of Nonlinear Circuits in Dynamic Electrical Networks With General Topologies," *Circuits and Systems I: Regular Papers, IEEE Transactions on*, vol. 61, pp. 2677-2690, 2014.
- [58] F. Dörfler and F. Bullo, "Synchronization in complex networks of phase oscillators: A survey," *Automatica*, vol. 50, pp. 1539-1564, 2014.
- [59] M. Sinha, F. Dorfler, B. Johnson, and S. Dhople, "Uncovering Droop Control Laws Embedded Within the Nonlinear Dynamics of Van der Pol Oscillators," *IEEE Transactions on Control of Network Systems*, vol. PP, pp. 1-1, 2015.
- [60] M. J. Ryan, W. E. Brumsickle, and R. D. Lorenz, "Control topology options for single-phase UPS inverters," *Industry Applications, IEEE Transactions on*, vol. 33, pp. 493-501, 1997.

- [61] N. M. Abdel-Rahim and J. E. Quaicoe, "Analysis and design of a multiple feedback loop control strategy for single-phase voltage-source UPS inverters," *Power Electronics, IEEE Transactions on*, vol. 11, pp. 532-541, 1996.
- [62] T. Ying-Yu and S. L. Jung, "Full control of a PWM DC-AC converter for AC voltage regulation," *Aerospace and Electronic Systems, IEEE Transactions on*, vol. 34, pp. 1218-1226, 1998.
- [63] S. Duan, Y. Meng, J. Xiong, Y. Kang, and J. Chen, "Parallel operation control technique of voltage source inverters in UPS," in *Power Electronics and Drive Systems, 1999. PEDS '99. Proceedings of the IEEE 1999 International Conference on*, 1999, pp. 883-887 vol.2.
- [64] F. Petruzzello, P. D. Ziogas, and G. Joos, "A novel approach to paralleling of power converter units with true redundancy," in *Power Electronics Specialists Conference, 1990. PESC '90 Record., 21st Annual IEEE*, 1990, pp. 808-813.
- [65] J. Mark, "UC3907 Load share IC simplifies parallel power supply design," UNITRODE1999.
- [66] J. Guibin, P. Yunqing, and W. Feng, "Automatic master-slave parallel control method for sine pulse width modulation inverter power supply," China Patent, 2003.
- [67] Y. K. Chen, Y. E. Wu, T. F. Wu, and C. P. Ku, "CWDC strategy for paralleled multi-inverter systems achieving a weighted output current distribution," in *Applied Power Electronics Conference and Exposition, 2002. APEC 2002. Seventeenth Annual IEEE*, 2002, pp. 1018-1023 vol.2.
- [68] X. Rihui, L. Yunfeng, and Z. Jixiang, "Modeling and Analysis of Stability for Parallel Inverters Operated with Instantaneous Maximum Current Control Strategy," in *Computational Engineering in Systems Applications, IMACS Multiconference on*, 2006, pp. 1701-1706.
- [69] W. Tsai-Fu, W. Yu-En, H. Hui-Ming, and C. Yu-Kai, "Current Weighting Distribution Control Strategy for Multi-Inverter Systems to Achieve Current Sharing," *Power Electronics, IEEE Transactions on*, vol. 22, pp. 160-168, 2007.
- [70] H. Zhongyi and X. Yan, "Distributed Control for UPS Modules in Parallel Operation With RMS Voltage Regulation," *Industrial Electronics, IEEE Transactions on*, vol. 55, pp. 2860-2869, 2008.
- [71] A. M. Roslan, K. H. Ahmed, S. J. Finney, and B. W. Williams, "Improved Instantaneous Average Current-Sharing Control Scheme for Parallel-Connected Inverter Considering Line Impedance Impact in Microgrid Networks," *Power Electronics, IEEE Transactions on*, vol. 26, pp. 702-716, 2011.
- [72] X. Wei, G. Zhu, J. Lu, and X. Xu, "Instantaneous current-sharing control scheme of multi-inverter modules in parallel based on virtual circulating impedance," *IET Power Electronics*, vol. 9, pp. 960-968, 2016.
- [73] R. H. Wu, T. Kohama, Y. Kodera, T. Ninomiya, and F. Ihara, "Load-current-sharing control for parallel operation of DC-to-DC converters," in *Power Electronics Specialists Conference, 1993. PESC '93 Record., 24th Annual IEEE*, 1993, pp. 101-107.
- [74] M. N. Marwali, J. Jin-Woo, and A. Keyhani, "Stability Analysis of Load Sharing Control for Distributed Generation Systems," *Energy Conversion, IEEE Transactions on*, vol. 22, pp. 737-745, 2007.
- [75] H. Guofeng, C. Min, Y. Wei, H. Ning, and X. Dehong, "Design and Analysis of Multiloop Controllers With DC Suppression Loop for Paralleled UPS Inverter System," *Industrial Electronics, IEEE Transactions on*, vol. 61, pp. 6494-6506, 2014.



- [76] S. Vukosavic, L. Peric, E. Levi, and V. Vuckovic, "Reduction of the output impedance of PWM inverters for uninterruptible power supply," in *Power Electronics Specialists Conference, 1990. PESC '90 Record., 21st Annual IEEE, 1990*, pp. 757-762.
- [77] A. Kusko, D. Galler, and N. Medora, "Output impedance of PWM UPS inverter-feedback vs. filters," in *Industry Applications Society Annual Meeting, 1990., Conference Record of the 1990 IEEE, 1990*, pp. 1044-1048 vol.2.
- [78] T. B. Lazzarin, G. A. T. Bauer, and I. Barbi, "A control strategy for parallel operation of single phase voltage source inverters," in *Industrial Electronics, 2009. IECON '09. 35th Annual Conference of IEEE, 2009*, pp. 25-30.
- [79] W. Tsai-Fu, C. Yu-Kai, and H. Yong-Heh, "3C strategy for inverters in parallel operation achieving an equal current distribution," *Industrial Electronics, IEEE Transactions on*, vol. 47, pp. 273-281, 2000.
- [80] M. C. Chandorkar, D. M. Divan, and R. Adapa, "Control of parallel connected inverters in standalone AC supply systems," *Industry Applications, IEEE Transactions on*, vol. 29, pp. 136-143, 1993.
- [81] B. H. Hamilton, "Technique for synchronous parallel operation of static inverters," ed: Google Patents, 1972.
- [82] A. Alberto, "Arrangement of parallel static ac power sources proportions," ed: Google Patents, 1975.
- [83] T. Kawabata, S. Doi, T. Morikawa, T. Nakamura, and M. Shingenobu, "Large Capacity Parallel Redundant Transistor UPS," presented at the Int. Power Electron. Conf. (IPEC), Tokyo, 1983.
- [84] P. Kundur, N. J. Balu, and M. G. Lauby, *Power system stability and control vol. 7: McGraw-hill New York, 1994*.
- [85] A. R. Bergen, *Power systems analysis: Pearson Education India, 2000*.
- [86] Z. Qing-Chang, "Robust Droop Controller for Accurate Proportional Load Sharing Among Inverters Operated in Parallel," *Industrial Electronics, IEEE Transactions on*, vol. 60, pp. 1281-1290, 2013.
- [87] A. Tuladhar, J. Hua, T. Unger, and K. Mauch, "Control of parallel inverters in distributed AC power systems with consideration of line impedance effect," *Industry Applications, IEEE Transactions on*, vol. 36, pp. 131-138, 2000.
- [88] E. A. A. Coelho, P. C. Cortizo, and P. F. D. Garcia, "Small-signal stability for parallel-connected inverters in stand-alone AC supply systems," *Industry Applications, IEEE Transactions on*, vol. 38, pp. 533-542, 2002.
- [89] C. K. Sao and P. W. Lehn, "Autonomous load sharing of voltage source converters," *Power Delivery, IEEE Transactions on*, vol. 20, pp. 1009-1016, 2005.
- [90] E. A. Alves Coelho, P. C. Cortizo, and P. F. D. Garcia, "Small signal stability for single phase inverter connected to stiff AC system," in *Industry Applications Conference, 1999. Thirty-Fourth IAS Annual Meeting. Conference Record of the 1999 IEEE, 1999*, pp. 2180-2187 vol.4.
- [91] N. Pogaku, M. Prodanovic, and T. C. Green, "Modeling, Analysis and Testing of Autonomous Operation of an Inverter-Based Microgrid," *Power Electronics, IEEE Transactions on*, vol. 22, pp. 613-625, 2007.
- [92] S. V. Iyer, M. N. Belur, and M. C. Chandorkar, "A Generalized Computational Method to Determine Stability of a Multi-inverter Microgrid," *Power Electronics, IEEE Transactions on*, vol. 25, pp. 2420-2432, 2010.
- [93] X. Guo, Z. Lu, B. Wang, X. Sun, L. Wang, and J. M. Guerrero, "Dynamic Phasors-Based Modeling and Stability Analysis of Droop-Controlled Inverters for

- Microgrid Applications," *IEEE TRANSACTIONS ON SMART GRID*, vol. 5, pp. 2980-2987, 2014.
- [94] S. R. Sanders, J. M. Noworolski, X. Z. Liu, and G. C. Verghese, "Generalized averaging method for power conversion circuits," *Power Electronics, IEEE Transactions on*, vol. 6, pp. 251-259, 1991.
- [95] A. M. Stankovic, B. C. Lesieutre, and T. Aydin, "Modeling and analysis of single-phase induction machines with dynamic phasors," *IEEE Transactions on Power Systems*, vol. 14, pp. 9-14, 1999.
- [96] S. J. Chiang and J. M. Chang, "Parallel operation of series-connected PWM voltage regulators without control interconnection," *Electric Power Applications, IEE Proceedings -*, vol. 148, pp. 141-147, 2001.
- [97] S. J. Chiang, C. Y. Yen, and K. T. Chang, "A multimodule parallelable series-connected PWM voltage regulator," *Industrial Electronics, IEEE Transactions on*, vol. 48, pp. 506-516, 2001.
- [98] J. M. Guerrero, J. Matas, L. G. de Vicuña, M. Castilla, and J. Miret, "Decentralized Control for Parallel Operation of Distributed Generation Inverters Using Resistive Output Impedance," *Industrial Electronics, IEEE Transactions on*, vol. 54, pp. 994-1004, 2007.
- [99] S. Singer, "Realization of loss-free resistive elements," *Circuits and Systems, IEEE Transactions on*, vol. 37, pp. 54-60, 1990.
- [100] H. Funato and A. Kawamura, "Proposal of variable active-passive reactance," in *Industrial Electronics, Control, Instrumentation, and Automation, 1992. Power Electronics and Motion Control., Proceedings of the 1992 International Conference on*, 1992, pp. 381-388 vol.1.
- [101] S. Vukosavic and P. Miljanic, "Instantaneous feedback in voltage source inverters: a comparative study between nonlinear and linear approach," in *Power Electronics and Variable-Speed Drives, Third International Conference on*, 1988, pp. 134-137.
- [102] X. Wang, Y. Li, F. Blaabjerg, and P. C. Loh, "Virtual-Impedance-Based Control for Voltage-Source and Current-Source Converters," 2015.
- [103] J. M. Guerrero, L. Garcia de Vicuna, J. Matas, M. Castilla, and J. Miret, "A wireless controller to enhance dynamic performance of parallel inverters in distributed generation systems," *Power Electronics, IEEE Transactions on*, vol. 19, pp. 1205-1213, 2004.
- [104] L. Poh Chiang, M. J. Newman, D. N. Zmood, and D. G. Holmes, "A comparative analysis of multiloop voltage regulation strategies for single and three-phase UPS systems," *Power Electronics, IEEE Transactions on*, vol. 18, pp. 1176-1185, 2003.
- [105] L. Poh Chiang and D. G. Holmes, "Analysis of multiloop control strategies for LC/CL/LCL-filtered voltage-source and current-source inverters," *Industry Applications, IEEE Transactions on*, vol. 41, pp. 644-654, 2005.
- [106] D. De and V. Ramanarayanan, "Decentralized Parallel Operation of Inverters Sharing Unbalanced and Nonlinear Loads," *Power Electronics, IEEE Transactions on*, vol. 25, pp. 3015-3025, 2010.
- [107] H. Jinwei and L. Yun Wei, "Analysis, Design, and Implementation of Virtual Impedance for Power Electronics Interfaced Distributed Generation," *Industry Applications, IEEE Transactions on*, vol. 47, pp. 2525-2538, 2011.
- [108] M. Savaghebi, A. Jalilian, J. C. Vasquez, and J. M. Guerrero, "Secondary Control Scheme for Voltage Unbalance Compensation in an Islanded Droop-Controlled Microgrid," *Smart Grid, IEEE Transactions on*, vol. 3, pp. 797-807, 2012.
- [109] A. Micallef, M. Apap, C. Spiteri-Staines, J. M. Guerrero, and J. C. Vasquez, "Reactive Power Sharing and Voltage Harmonic Distortion Compensation of

- Droop Controlled Single Phase Islanded Microgrids," *Smart Grid, IEEE Transactions on*, vol. PP, pp. 1-10, 2014.
- [110] Z. Qing-Chang and Z. Yu, "Control of Inverters Via a Virtual Capacitor to Achieve Capacitive Output Impedance," *Power Electronics, IEEE Transactions on*, vol. 29, pp. 5568-5578, 2014.
- [111] Y. Chen, J. Guerrero, Z. Shuai, Z. Chen, L. Zhou, and A. Luo, "Fast reactive power sharing, circulating current and resonance suppression for parallel inverters using resistive-capacitive output impedance," 2015.
- [112] T. Yong, L. Quanwei, D. Yan, L. Xunhao, and H. Xiangning, "Analysis and Mitigation of Inverter Output Impedance Impacts for Distributed Energy Resource Interface," *Power Electronics, IEEE Transactions on*, vol. 30, pp. 3563-3576, 2015.
- [113] Y. A. R. I. Mohamed and E. F. El-Saadany, "Adaptive Decentralized Droop Controller to Preserve Power Sharing Stability of Paralleled Inverters in Distributed Generation Microgrids," *Power Electronics, IEEE Transactions on*, vol. 23, pp. 2806-2816, 2008.
- [114] L. Yan and L. Yun Wei, "Power Management of Inverter Interfaced Autonomous Microgrid Based on Virtual Frequency-Voltage Frame," *Smart Grid, IEEE Transactions on*, vol. 2, pp. 30-40, 2011.
- [115] Z. Qing-Chang and D. Boroyevich, "A droop controller is intrinsically a phase-locked loop," in *Industrial Electronics Society, IECON 2013 - 39th Annual Conference of the IEEE*, 2013, pp. 5916-5921.
- [116] Y. Guan, J. Guerrero, X. Zhao, J. Vasquez, and X. Guo, "A New Way of Controlling Parallel-Connected Inverters by Using Synchronous Reference Frame Virtual Impedance Loop—Part I: Control Principle," 2015.
- [117] D. I. H.-P. Beck and D. I. R. Hesse, "Virtual synchronous machine," in *Electrical Power Quality and Utilisation, 2007. EPQU 2007. 9th International Conference on*, 2007, pp. 1-6.
- [118] Y. Kuramoto, "Self-entrainment of a population of coupled non-linear oscillators," in *International symposium on mathematical problems in theoretical physics*, 1975, pp. 420-422.
- [119] J. D. Crawford, "Amplitude expansions for instabilities in populations of globally-coupled oscillators," *Journal of statistical physics*, vol. 74, pp. 1047-1084, 1994.
- [120] J. D. Crawford, "Scaling and singularities in the entrainment of globally coupled oscillators," *Physical review letters*, vol. 74, p. 4341, 1995.
- [121] S. H. Strogatz, "From Kuramoto to Crawford: exploring the onset of synchronization in populations of coupled oscillators," *Physica D: Nonlinear Phenomena*, vol. 143, pp. 1-20, 2000.
- [122] F. Dörfler, M. Chertkov, and F. Bullo, "Synchronization in complex oscillator networks and smart grids," *Proceedings of the National Academy of Sciences*, vol. 110, pp. 2005-2010, February 5, 2013 2013.
- [123] J. Schiffer, R. Ortega, A. Astolfi, J. Raisch, and T. Sezi, "Conditions for stability of droop-controlled inverter-based microgrids," *Automatica*, vol. 50, pp. 2457-2469, 2014.
- [124] R. Ortega, A. van der Schaft, B. Maschke, and G. Escobar, "Interconnection and damping assignment passivity-based control of port-controlled Hamiltonian systems," *Automatica*, vol. 38, pp. 585-596, 2002.
- [125] B. Johnson, M. Sinha, N. Ainsworth, F. Dorfler, and S. Dhople, "Synthesizing Virtual Oscillators to Control Islanded Inverters," 2015.

- [126] Z. Yao and M. Hao, "Theoretical and Experimental Investigation of Networked Control for Parallel Operation of Inverters," *Industrial Electronics, IEEE Transactions on*, vol. 59, pp. 1961-1970, 2012.
- [127] Z. Yao and M. Hao, "Analysis of Networked Control Schemes and Data-Processing Method for Parallel Inverters," *Industrial Electronics, IEEE Transactions on*, vol. 61, pp. 1834-1844, 2014.
- [128] Q. Shafiee, C. Stefanovic, T. Dragicevic, P. Popovski, J. Vasquez, and J. Guerrero, "Robust Networked Control Scheme for Distributed Secondary Control of Islanded MicroGrids," *Industrial Electronics, IEEE Transactions on*, vol. PP, pp. 1-1, 2013.
- [129] Q. Shafiee, J. M. Guerrero, and J. C. Vasquez, "Distributed Secondary Control for Islanded Microgrids; A Novel Approach," *Power Electronics, IEEE Transactions on*, vol. 29, pp. 1018-1031, 2014.
- [130] H. Han, Y. Liu, Y. Sun, M. Su, and J. M. Guerrero, "An Improved Droop Control Strategy for Reactive Power Sharing in Islanded Microgrid," *IEEE Transactions on Power Electronics*, vol. 30, pp. 3133-3141, 2015.
- [131] H. Mahmood, D. Michaelson, and J. Jiang, "Reactive Power Sharing in Islanded Microgrids Using Adaptive Voltage Droop Control," *Smart Grid, IEEE Transactions on*, vol. PP, pp. 1-1, 2015.
- [132] H. Mahmood, D. Michaelson, and J. Jin, "Accurate Reactive Power Sharing in an Islanded Microgrid Using Adaptive Virtual Impedances," *Power Electronics, IEEE Transactions on*, vol. 30, pp. 1605-1617, 2015.
- [133] J. C. Vasquez, J. M. Guerrero, J. Miret, M. Castilla, and L. G. de Vicuña, "Hierarchical Control of Intelligent Microgrids," *Industrial Electronics Magazine, IEEE*, vol. 4, pp. 23-29, 2010.
- [134] J. M. Guerrero, J. C. Vasquez, J. Matas, L. G. de Vicuña, and M. Castilla, "Hierarchical Control of Droop-Controlled AC and DC Microgrids - A General Approach Toward Standardization," *Industrial Electronics, IEEE Transactions on*, vol. 58, pp. 158-172, 2011.
- [135] J. A. Peas Lopes, C. L. Moreira, and A. G. Madureira, "Defining control strategies for MicroGrids islanded operation," *Power Systems, IEEE Transactions on*, vol. 21, pp. 916-924, 2006.
- [136] L. Zixin, L. Yaohua, W. Ping, Z. Haibin, L. Congwei, and G. Fanqiang, "Single-Loop Digital Control of High-Power 400-Hz Ground Power Unit for Airplanes," *Industrial Electronics, IEEE Transactions on*, vol. 57, pp. 532-543, 2010.
- [137] U. B. Jensen, F. Blaabjerg, and J. K. Pedersen, "A new control method for 400-Hz ground power units for airplanes," *Industry Applications, IEEE Transactions on*, vol. 36, pp. 180-187, 2000.
- [138] S. Buso, S. Fasolo, and P. Mattavelli, "Uninterruptible power supply multiloop control employing digital predictive voltage and current regulators," *Industry Applications, IEEE Transactions on*, vol. 37, pp. 1846-1854, 2001.
- [139] H. Jinwei and L. Yun Wei, "Generalized Closed-Loop Control Schemes with Embedded Virtual Impedances for Voltage Source Converters with LC or LCL Filters," *Power Electronics, IEEE Transactions on*, vol. 27, pp. 1850-1861, 2012.
- [140] A. Kawamura, T. Haneyoshi, and R. G. Hoft, "Deadbeat controlled PWM inverter with parameter estimation using only voltage sensor," *Power Electronics, IEEE Transactions on*, vol. 3, pp. 118-125, 1988.
- [141] O. Kukrer, "Deadbeat control of a three-phase inverter with an output LC filter," *Power Electronics, IEEE Transactions on*, vol. 11, pp. 16-23, 1996.

- [142] C. Rech, H. Pinheiro, H. A. Grundling, H. L. Hey, and J. R. Pinheiro, "Comparison of digital control techniques with repetitive integral action for low cost PWM inverters," *Power Electronics, IEEE Transactions on*, vol. 18, pp. 401-410, 2003.
- [143] P. Mattavelli, "An improved deadbeat control for UPS using disturbance observers," *Industrial Electronics, IEEE Transactions on*, vol. 52, pp. 206-212, 2005.
- [144] M. N. Marwali and A. Keyhani, "Control of distributed generation systems-Part I: Voltages and currents control," *Power Electronics, IEEE Transactions on*, vol. 19, pp. 1541-1550, 2004.
- [145] M. N. Marwali, D. Min, and A. Keyhani, "Robust stability analysis of voltage and current control for distributed generation systems," *Energy Conversion, IEEE Transactions on*, vol. 21, pp. 516-526, 2006.
- [146] F. Botteron and H. Pinheiro, "Improved State-Variable Internal Model Based Digital Controller for Three-Phase PWM Inverters that Complies with the Standard IEC 62040-3," *International Journal of Emerging Electric Power Systems*, vol. 12, p. 27, 2011.
- [147] A. Hasanzadeh, C. S. Edrington, B. Maghsoudlou, F. Fleming, and H. Mokhtari, "Multi-loop linear resonant voltage source inverter controller design for distorted loads using the linear quadratic regulator method," *Power Electronics, IET*, vol. 5, pp. 841-851, 2012.
- [148] S. P. Ribas, L. A. Maccari, H. Pinheiro, R. Coração de Leao Fontoura de Oliveira, and V. Foletto Montagner, "Design and implementation of a discrete-time H-infinity controller for uninterruptible power supply systems," *Power Electronics, IET*, vol. 7, pp. 2233-2241, 2014.
- [149] L. F. Alves Pereira, J. Vieira Flores, G. Bonan, D. Ferreira Coutinho, and J. M. Gomes da Silva Junior, "Multiple Resonant Controllers for Uninterruptible Power Supplies; A Systematic Robust Control Design Approach," *Industrial Electronics, IEEE Transactions on*, vol. 61, pp. 1528-1538, 2014.
- [150] B. Ufnalski, A. Kaszewski, and L. M. Grzesiak, "Particle Swarm Optimization of the Multioscillatory LQR for a Three-Phase Four-Wire Voltage-Source Inverter With an LC Output Filter," *Industrial Electronics, IEEE Transactions on*, vol. 62, pp. 484-493, 2015.
- [151] M. Carpita and M. Marchesoni, "Experimental study of a power conditioning system using sliding mode control," *IEEE Transactions on Power Electronics*, vol. 11, pp. 731-742, 1996.
- [152] S.-L. Jung and Y.-Y. Tzou, "Discrete sliding-mode control of a PWM inverter for sinusoidal output waveform synthesis with optimal sliding curve," *Power Electronics, IEEE Transactions on*, vol. 11, pp. 567-577, 1996.
- [153] T. Tsang-Li and C. Jian-Shiang, "UPS inverter design using discrete-time sliding-mode control scheme," *Industrial Electronics, IEEE Transactions on*, vol. 49, pp. 67-75, 2002.
- [154] R. R. Ramos, D. Biel, E. Fossas, and F. Guinjoan, "A fixed-frequency quasi-sliding control algorithm: application to power inverters design by means of FPGA implementation," *Power Electronics, IEEE Transactions on*, vol. 18, pp. 344-355, 2003.
- [155] O. Kukrer, H. Komurcugil, and A. Doganalp, "A Three-Level Hysteresis Function Approach to the Sliding-Mode Control of Single-Phase UPS Inverters," *Industrial Electronics, IEEE Transactions on*, vol. 56, pp. 3477-3486, 2009.

- [156] H. Komurcugil, "Rotating-Sliding-Line-Based Sliding-Mode Control for Single-Phase UPS Inverters," *Industrial Electronics, IEEE Transactions on*, vol. 59, pp. 3719-3726, 2012.
- [157] Z. Chen, A. Luo, H. Wang, Y. Chen, M. Li, and Y. Huang, "Adaptive sliding-mode voltage control for inverter operating in islanded mode in microgrid," *International Journal of Electrical Power & Energy Systems*, vol. 66, pp. 133-143, 2015.
- [158] T. Ying-Yu, S. L. Jung, and Y. Hsin-Chung, "Adaptive repetitive control of PWM inverters for very low THD AC-voltage regulation with unknown loads," *Power Electronics, IEEE Transactions on*, vol. 14, pp. 973-981, 1999.
- [159] H. A. Gründling, E. G. Carati, and J. R. Pinheiro, "A robust model reference adaptive controller for UPS applications," in *Industrial Electronics, Control and Instrumentation, 1997. IECON 97. 23rd International Conference on*, 1997, pp. 901-905.
- [160] D. Noriega-Pineda, G. Espinosa-Perez, A. Varela-Vega, and S. Horta-Mejia, "Experimental evaluation of an adaptive nonlinear controller for single-phase UPS," in *Control Applications, 2001.(CCA'01). Proceedings of the 2001 IEEE International Conference on*, 2001, pp. 254-258.
- [161] G. E. Valderrama, A. M. Stankovic, and P. Mattavelli, "Dissipativity-based adaptive and robust control of UPS in unbalanced operation," *Power Electronics, IEEE Transactions on*, vol. 18, pp. 1056-1062, 2003.
- [162] G. Escobar, P. Mattavelli, A. M. Stankovic, A. A. Valdez, and J. Leyva-Ramos, "An Adaptive Control for UPS to Compensate Unbalance and Harmonic Distortion Using a Combined Capacitor/Load Current Sensing," *Industrial Electronics, IEEE Transactions on*, vol. 54, pp. 839-847, 2007.
- [163] D. Heng, R. Oruganti, and D. Srinivasan, "Neural Controller for UPS Inverters Based on B-Spline Network," *Industrial Electronics, IEEE Transactions on*, vol. 55, pp. 899-909, 2008.
- [164] H. Deng, D. Srinivasan, and R. Oruganti, "A B-spline network based neural controller for power electronic applications," *Neurocomputing*, vol. 73, pp. 593-601, 2010.
- [165] B. A. Francis and W. M. Wonham, "The internal model principle for linear multivariable regulators," *Applied Mathematics & Optimization*, vol. 2, pp. 170-194, 1975.
- [166] T. Haneyoshi, A. Kawamura, and R. G. Hoft, "Waveform compensation of PWM inverter with cyclic fluctuating loads," *Industry Applications, IEEE Transactions on*, vol. 24, pp. 582-589, 1988.
- [167] T. Ying-Yu, O. Rong-Shyang, S. L. Jung, and C. Meng-Yueh, "High-performance programmable AC power source with low harmonic distortion using DSP-based repetitive control technique," *Power Electronics, IEEE Transactions on*, vol. 12, pp. 715-725, 1997.
- [168] R. Griño and R. Costa-Castelló, "Digital repetitive plug-in controller for odd-harmonic periodic references and disturbances," *Automatica*, vol. 41, pp. 153-157, 2005.
- [169] F. Botteron and H. Pinheiro, "A Three-Phase UPS That Complies With the Standard IEC 62040-3," *Industrial Electronics, IEEE Transactions on*, vol. 54, pp. 2120-2136, 2007.
- [170] G. Escobar, P. G. Hernandez-Briones, P. R. Martinez, M. Hernandez-Gomez, and R. E. Torres-Olguin, "A Repetitive-Based Controller for the Compensation of 6l+/-1 Harmonic Components," *Industrial Electronics, IEEE Transactions on*, vol. 55, pp. 3150-3158, 2008.

- [171] M. J. Newman and D. G. Holmes, "Delta operator digital filters for high performance inverter applications," *Power Electronics, IEEE Transactions on*, vol. 18, pp. 447-454, 2003.
- [172] L. Harnefors, "Implementation of Resonant Controllers and Filters in Fixed-Point Arithmetic," *Industrial Electronics, IEEE Transactions on*, vol. 56, pp. 1273-1281, 2009.
- [173] A. G. Yepes, F. D. Freijedo, J. Doval-Gandoy, O. Lopez, J. Malvar, and P. Fernandez-Comesaña, "Effects of Discretization Methods on the Performance of Resonant Controllers," *Power Electronics, IEEE Transactions on*, vol. 25, pp. 1692-1712, 2010.
- [174] M. Tomizuka, T.-C. Tsao, and K.-K. Chew, "Analysis and Synthesis of Discrete-Time Repetitive Controllers," *Journal of Dynamic Systems, Measurement, and Control*, vol. 111, pp. 353-358, 1989.
- [175] Y. Yunhu, Z. Keliang, and C. Ming, "Phase Compensation Resonant Controller for PWM Converters," *Industrial Informatics, IEEE Transactions on*, vol. 9, pp. 957-964, 2013.
- [176] Y. Yunhu, Z. Keliang, C. Ming, and Z. Bin, "Phase Compensation Multiresonant Control of CVCF PWM Converters," *Power Electronics, IEEE Transactions on*, vol. 28, pp. 3923-3930, 2013.
- [177] Y. Sato, T. Ishizuka, K. Nezu, and T. Kataoka, "A new control strategy for voltage-type PWM rectifiers to realize zero steady-state control error in input current," *Industry Applications, IEEE Transactions on*, vol. 34, pp. 480-486, 1998.
- [178] D. N. Zmood, D. G. Holmes, and G. H. Bode, "Frequency-domain analysis of three-phase linear current regulators," *Industry Applications, IEEE Transactions on*, vol. 37, pp. 601-610, 2001.
- [179] D. N. Zmood and D. G. Holmes, "Stationary frame current regulation of PWM inverters with zero steady-state error," *Power Electronics, IEEE Transactions on*, vol. 18, pp. 814-822, 2003.
- [180] P. Mattavelli, "Synchronous-frame harmonic control for high-performance AC power supplies," *Industry Applications, IEEE Transactions on*, vol. 37, pp. 864-872, 2001.
- [181] R. I. Bojoi, G. Griva, V. Bostan, M. Guerriero, F. Farina, and F. Profumo, "Current control strategy for power conditioners using sinusoidal signal integrators in synchronous reference frame," *Power Electronics, IEEE Transactions on*, vol. 20, pp. 1402-1412, 2005.
- [182] A. G. Yepes, F. D. Freijedo, O. Lopez, and J. Doval-Gandoy, "Analysis and Design of Resonant Current Controllers for Voltage-Source Converters by Means of Nyquist Diagrams and Sensitivity Function," *Industrial Electronics, IEEE Transactions on*, vol. 58, pp. 5231-5250, 2011.
- [183] J. F. Sturm, "Using SeDuMi 1.02, a MATLAB toolbox for optimization over symmetric cones," *Optimization methods and software*, vol. 11, pp. 625-653, 1999.
- [184] L. A. Maccari, C. L. do Amaral Santini, H. Pinheiro, R. C. de Oliveira, and V. c. Foletto Montagner, "Robust optimal current control for grid-connected three-phase pulse-width modulated converters," *Power Electronics, IET*, vol. 8, pp. 1490-1499, 2015.
- [185] Y. Ito and S. Kawauchi, "Microprocessor based robust digital control for UPS with three-phase PWM inverter," *Power Electronics, IEEE Transactions on*, vol. 10, pp. 196-204, 1995.

- [186] P. Mattavelli, F. Paolo, F. Dal Lago, and S. Saggini, "Analysis of Control-Delay Reduction for the Improvement of UPS Voltage-Loop Bandwidth," *Industrial Electronics, IEEE Transactions on*, vol. 55, pp. 2903-2911, 2008.
- [187] O. Kukrer, "Discrete-time current control of voltage-fed three-phase PWM inverters," *Power Electronics, IEEE Transactions on*, vol. 11, pp. 260-269, 1996.
- [188] F. Botteron, H. Pinheiro, H. A. Grundling, J. R. Pinheiro, and H. L. Hey, "Digital voltage and current controllers for three-phase PWM inverter for UPS applications," in *Industry Applications Conference, 2001. Thirty-Sixth IAS Annual Meeting. Conference Record of the 2001 IEEE*, 2001, pp. 2667-2674 vol.4.
- [189] F. J. Masciarelli, S. Mutabdzija, E. Demissie, M. J. Ingemi, and D. L. Charlantini, "Methods and apparatus for providing uninterruptible power," ed: Google Patents, 2005.
- [190] EATON, "Understanding UPS Overload Capabilities in Data Centers," White paper, 2010.
- [191] F. Botteron, R. De Camargo, H. Hey, J. Pinheiro, H. Undling, and H. Pinheiro, "New limiting algorithms for space vector modulated three-phase four-leg voltage source inverters," in *Electric Power Applications, IEE Proceedings-*, 2003, pp. 733-742.
- [192] N. Bottrell and T. C. Green, "Comparison of Current-Limiting Strategies During Fault Ride-Through of Inverters to Prevent Latch-Up and Wind-Up," *Power Electronics, IEEE Transactions on*, vol. 29, pp. 3786-3797, 2014.
- [193] I. Sadeghkhani, M. E. H. Golshan, J. M. Guerrero, and A. Mehrizi-Sani, "A Current Limiting Strategy to Improve Fault Ride-Through of Inverter Interfaced Autonomous Microgrids," *IEEE TRANSACTIONS ON SMART GRID*, 2016.
- [194] H. Pinheiro, A. S. Martins, and J. R. Pinheiro, "A sliding mode controller in single phase voltage source inverters," in *Industrial Electronics, Control and Instrumentation, 1994. IECON '94., 20th International Conference on*, 1994, pp. 394-398 vol.1.
- [195] M. N. Marwali, "Digital control of pulse width modulated inverters for high performance uninterruptible power supplies," Doctor of Philosophy, The Ohio State University, 2004.
- [196] W. Stefanutti and P. Mattavelli, "Fully digital hysteresis modulation with switching-time prediction," *Industry Applications, IEEE Transactions on*, vol. 42, pp. 763-769, 2006.
- [197] A. Abrishamifar, A. Ahmad, and M. Mohamadian, "Fixed Switching Frequency Sliding Mode Control for Single-Phase Unipolar Inverters," *IEEE Transactions on Power Electronics*, vol. 27, pp. 2507-2514, 2012.
- [198] Z. Xiaotian and J. W. Spencer, "Linear Voltage-Control Scheme With Duty-Ratio Feedforward for Digitally Controlled Parallel Inverters," *Power Electronics, IEEE Transactions on*, vol. 26, pp. 3642-3652, 2011.
- [199] E. Davison and B. Scherzinger, "Perfect control of the robust servomechanism problem," *Automatic Control, IEEE Transactions on*, vol. 32, pp. 689-702, 1987.
- [200] J. Astrada, G. G. Oggier, and G. O. García, "Análisis y Diseño de Controladores de Tensión Para UPS Monofásicas," presented at the ARGENCON, Buenos Aires, 2016.
- [201] Z. Xiaotian, J. W. Spencer, and J. M. Guerrero, "Small-Signal Modeling of Digitally Controlled Grid-Connected Inverters With LCL Filters," *Industrial Electronics, IEEE Transactions on*, vol. 60, pp. 3752-3765, 2013.



- [202] Z. Wang and J. Yong, "Investigation on the capacitive characteristics of single-phase diode-bridge converter based loads," in *2013 IEEE PES Asia-Pacific Power and Energy Engineering Conference (APPEEC)*, 2013, pp. 1-4.
- [203] B. C. Kuo, *Digital control systems*. New York, NY, USA: Oxford University Press, 1992.
- [204] L. Corradini, P. Mattavelli, M. Corradin, and F. Polo, "Analysis of Parallel Operation of Uninterruptible Power Supplies Loaded Through Long Wiring Cables," *Power Electronics, IEEE Transactions on*, vol. 25, pp. 1046-1054, 2010.
- [205] "International Standard IEC 61000-2-2 : Electromagnetic Compatibility (EMC) - Part 2-2: Environment - Compatibility levels for low-frequency conducted disturbances and signaling in public low-voltage power supply systems, First Edition," ed: International Electrotechnical Commission, IEC, 2002.
- [206] "IEEE Standard 519-1992: Recommended Practice and Requirements for Harmonic Control in Electric Power Systems ", ed: Institute of Electrical and Electronics Engineers, IEEE, 2014.
- [207] K. Eun-Kyung, F. Mwasilu, C. Han Ho, and J. Jin-Woo, "An Observer-Based Optimal Voltage Control Scheme for Three-Phase UPS Systems," *Industrial Electronics, IEEE Transactions on*, vol. 62, pp. 2073-2081, 2015.
- [208] R. Teodorescu, F. Blaabjerg, M. Liserre, and P. C. Loh, "Proportional-resonant controllers and filters for grid-connected voltage-source converters," *Electric Power Applications, IEE Proceedings*, vol. 153, pp. 750-762, 2006.
- [209] P. C. Tan, P. C. Loh, and D. G. Holmes, "High-Performance Harmonic Extraction Algorithm for a 25 kV Traction Power Quality Conditioner," *IEE Proceedings - Electric Power Applications*, vol. 151, pp. 505-512, 2004.
- [210] R. Majumder, A. Ghosh, G. Ledwich, and F. Zare, "Load sharing and power quality enhanced operation of a distributed microgrid," *Renewable Power Generation, IET*, vol. 3, pp. 109-119, 2009.
- [211] J. Liu, J. Yang, and Z. Wang, "A new approach for single-phase harmonic current detecting and its application in a hybrid active power filter," in *Industrial Electronics Society, 1999. IECON'99 Proceedings. The 25th Annual Conference of the IEEE*, 1999, pp. 849-854.
- [212] D. Dong, T. Thacker, R. Burgos, W. Fei, and D. Boroyevich, "On Zero Steady-State Error Voltage Control of Single-Phase PWM Inverters With Different Load Types," *Power Electronics, IEEE Transactions on*, vol. 26, pp. 3285-3297, 2011.
- [213] K. J. Åström and B. Wittenmark, *Computer-controlled systems: theory and design*: Courier Corporation, 2013.
- [214] K. Ogata, *Ingeniería de control moderna*: Pearson Educación, 2003.
- [215] K. Ogata, *Discrete-time control systems* vol. 2: Prentice Hall Englewood Cliffs, NJ, 1995.
- [216] T. B. Lazzarin, "Paralelismo de inversores de tensão," Phd., Universidade Federal de Santa Catarina, Florianópolis, 2010.
- [217] H. Akagi, Y. Kanazawa, and A. Nabae, "Instantaneous Reactive Power Compensators Comprising Switching Devices without Energy Storage Components," *Industry Applications, IEEE Transactions on*, vol. IA-20, pp. 625-630, 1984.
- [218] C. L. Chen, "A simple method for on-line identification and controller tuning," *AIChE journal*, vol. 35, pp. 2037-2039, 1989.
- [219] A. V. Oppenheim, R. W. Schaffer, and J. R. Buck, *Tratamiento de Señales en Tiempo Discreto*, 2nd ed. Madrid: Prentice Hall, 2000.

- [220] R. M. Santos Filho, P. F. Seixas, P. C. Cortizo, L. A. Torres, and A. F. Souza, "Comparison of three single-phase PLL algorithms for UPS applications," *Industrial Electronics, IEEE Transactions on*, vol. 55, pp. 2923-2932, 2008.
- [221] C. Busada, S. Gomez Jorge, and J. Solsona, "Full-state feedback equivalent controller for active damping in LCL filtered Grid Connected Inverters using a reduced number of sensors," 2015.
- [222] A. Ghoshal and V. John, "Active damping of LCL filter at low switching to resonance frequency ratio," *IET Power Electronics*, vol. 8, pp. 574-582, 2015.
- [223] Z. Keliang and W. Danwei, "Digital repetitive learning controller for three-phase CVCF PWM inverter," *Industrial Electronics, IEEE Transactions on*, vol. 48, pp. 820-830, 2001.
- [224] T. Instruments, "SPRUFB0D TMS320x2833x, 2823x System Control and Interrupts, Reference Guide," 2010
- [225] T. Instruments, "SPRUG04A: TMS320x2833x, 2823x Enhanced Pulse Width Modulator (ePWM) Module, Reference Guide," 2009.
- [226] T. Instruments, "SPRU716D: Analog-to-Digital Converter (ADC), Reference Guide," 2010.
- [227] T. Instruments, "SPRS439M: TMS320F28335, Digital Signal Controllers (DSCs) Data Manual," 2012.
- [228] M. F. Franke and A. O. Nerenberg, "control automático de la generación de picoturbinas hidráulicas," Ingeniero, Facultad de Ingeniería Universidad Nacional de Misiones, Oberá, 2011.
- [229] LEM. *Voltage Transducer LV 25-P*. Available: [www.lem.com](http://www.lem.com)
- [230] LEM. *Current Transducer LA 100-P*. Available: [www.lem.com](http://www.lem.com)