



**Estudio de técnicas de control clásicas diseñadas a diferentes frecuencias de muestreo para el control de un convertidor CC-CA con múltiples lazos utilizado en microrredes eléctricas con almacenamiento de energía**

**Becas de Estímulo a las Vocaciones Científicas**

**Área de Conocimiento:** Ingenierías y Tecnologías

**Becario:** Moglia, Francisco Socrates

**Director:** Botteron, Fernando

**Codirector:** Carballo, Roberto

**Oberá, Misiones – Junio 2025**

## Índice

---

Introducción.....	3
Modelo en Espacio de Estados en Tiempo Continuo.....	3
Modelo en Espacio de Estados en Tiempo Discreto.....	5
Modelo teórico en espacio de estados.....	5
Aproximación de modelo en espacio de estados.....	6
Inclusión del atraso de transporte en el modelo.....	7
Modelo real en espacio de estados.....	9
Estrategia de Control.....	10
Controlador de Corriente.....	11
Controlador de Tensión.....	15
Controladores Finales.....	20
Resultados de Simulación.....	21
Carga Lineal - 20 kHz de frecuencia de muestreo.....	22
Carga No Lineal - 20 kHz de frecuencia de muestreo.....	24
Carga Lineal – 40 kHz de frecuencia de muestreo.....	26
Carga No Lineal – 40 kHz de frecuencia de muestreo.....	27
Implementación Experimental.....	30
Sensores.....	30
DSC y placa de interfaz.....	30
Llaves y driver de llaves.....	31
Banco de Trabajo.....	32
Programación.....	34
Puertos.....	34
Convertidor Analógico-Digital.....	34
Cambio de Frecuencia de Muestreo.....	34
Cambio de Tiempo de Atraso de Implementación.....	34
Resultados de Implementación Experimental.....	35
Ensayos con Carga Lineal.....	35
Ensayos con No Carga Lineal.....	38
Conclusiones.....	41

## Introducción

En el contexto actual de transición energética y desarrollo de microrredes inteligentes, los convertidores electrónicos de potencia juegan un rol crucial al permitir la integración eficiente de fuentes renovables y sistemas de almacenamiento de energía. En particular, los inversores monofásicos son ampliamente utilizados para la conversión de energía de corriente continua a alterna en aplicaciones residenciales y comerciales, donde es indispensable garantizar una calidad de tensión adecuada y una operación robusta ante distintas condiciones de carga.

Este trabajo se enfoca en el diseño, simulación e implementación de una estrategia de control digital de doble lazo para un inversor monofásico con filtro LC, empleando un lazo interno de corriente y un lazo externo de tensión. El sistema fue modelado en espacio de estados, considerando tanto su representación en tiempo continuo como su correspondiente discretización, incorporando además el efecto del atraso de implementación propio de los controladores digitales. La estrategia de control adoptada combina técnicas clásicas, implementando un controlador proporcional (P) para la corriente y un controlador proporcional-integral (PI) para la tensión de salida. Los controladores fueron sintonizados para diferentes frecuencias de muestreo y tiempos de atraso, y validados tanto en simulaciones como mediante ensayos experimentales en un prototipo de laboratorio, controlado y comandado por un DSC TMS320F28335.

## Modelo en Espacio de Estados en Tiempo Continuo

En la Figura 1 se muestra el esquema eléctrico del inversor monofásico con filtro LC y carga, cuya modulación PWM y la estrategia de control de lazos anidados, se implementa en un controlador digital de señales (DSC – *Digital Signal Controller*).

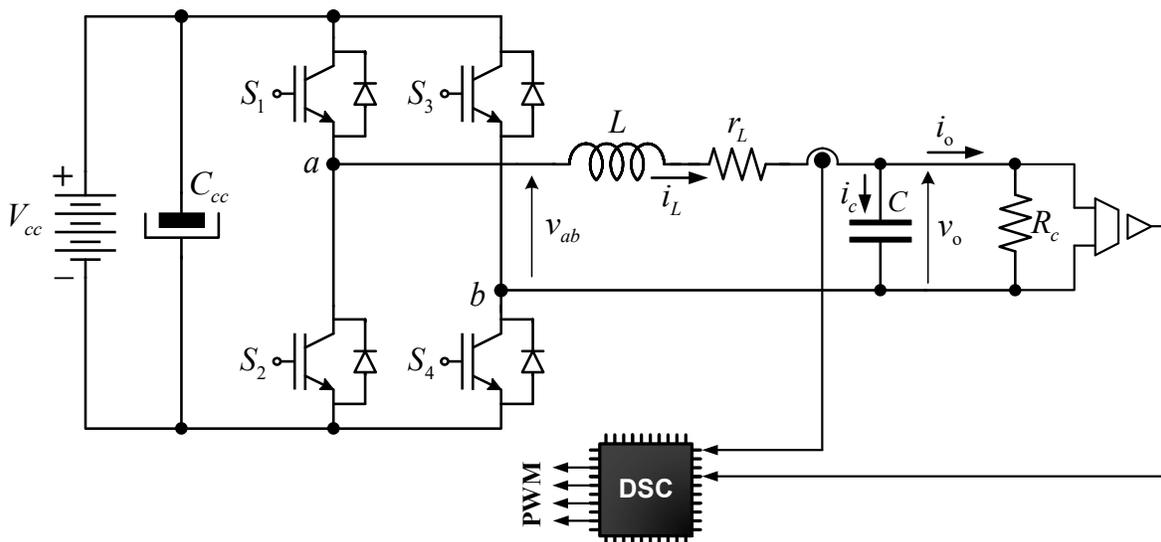


Figura 1. Inversor PWM Monofásico con lazo anidado de control.

Se plantea el modelo en espacio de estados tomando como variables de estado a la corriente  $i_L(t)$  y a la tensión  $v_o(t)$ , siendo la entrada a la planta la tensión  $v_{ab}(t)$ .

Las ecuaciones de Kirchhoff, de tensión y corriente, del circuito eléctrico conformado por el filtro LC y la carga mostrados en la Figura 1, se detallan a continuación.

$$v_{ab}(t) = i_L(t)r_L + L \frac{di_L(t)}{dt} + v_o(t) \quad (1)$$

$$i_L(t) = i_o(t) + i_c(t) \quad (2)$$

En la ecuación (2), la corriente en el capacitor se define en base a la ecuación (3).

$$i_c(t) = C \frac{dv_o(t)}{dt} \quad (3)$$

Y a su vez, la corriente de carga se define en base a la ecuación (4).

$$i_o(t) = \frac{v_o(t)}{R_c} \quad (4)$$

Despejando las derivadas de orden 1 correspondientes a las variables de estado, se obtienen las ecuaciones (5) y (6).

$$\frac{di_L(t)}{dt} = \frac{1}{L} v_{ab}(t) - \frac{r_L}{L} i_L(t) - \frac{1}{L} v_o(t) \quad (5)$$

$$\frac{dv_o(t)}{dt} = \frac{1}{C} i_L(t) - \frac{v_o(t)}{R_c} \quad (6)$$

A partir de estas ecuaciones es posible plantear las ecuaciones de estado en forma matricial.

$$\begin{bmatrix} v_o'(t) \\ i_L'(t) \end{bmatrix} = \begin{bmatrix} -\frac{1}{R_c C} & \frac{1}{C} \\ -\frac{1}{L} & -\frac{r_L}{L} \end{bmatrix} \begin{bmatrix} v_o(t) \\ i_L(t) \end{bmatrix} + \begin{bmatrix} 0 \\ \frac{1}{L} \end{bmatrix} v_{ab}(t) \quad (7)$$

Y la ecuación de salida resulta según la ecuación (8).

$$y(t) = \begin{bmatrix} a & b \end{bmatrix} \begin{bmatrix} v_o(t) \\ i_L(t) \end{bmatrix} \quad (8)$$

Donde  $a$  y  $b$  solo pueden tomar los valores de 0 o 1 para determinar cuál será la variable de salida. Solo pueden existir dos resultados posibles:

- Si  $a = 1$  y  $b = 0$  la variable de salida resulta ser la tensión  $v_o$ .
- Si  $a = 0$  y  $b = 1$  la variable de salida resulta ser la corriente  $i_L$ .

## Modelo en Espacio de Estados en Tiempo Discreto

Para implementar las estrategias de control digital sobre un dispositivo programable, es necesario contar con una representación del sistema en tiempo discreto. Este procedimiento permite traducir el modelo matemático en tiempo continuo de la planta, expresado mediante ecuaciones diferenciales, a una formulación basada en diferencias finitas que puede ser procesada en tiempo real por un microcontrolador o procesador digital de señales (DSP).

En esta sección se desarrolla el modelo en espacio de estados en tiempo discreto de la planta, el cual servirá como base para el diseño y análisis del controlador digital de doble lazo (corriente de inductor y tensión de salida). Dicha discretización también incorpora el efecto de un retardo de implementación  $T_d$ , el cual es inherente a la arquitectura del lazo de control digital y afecta directamente la dinámica del sistema.

### Modelo teórico en espacio de estados

La Figura 2 ilustra el diagrama en bloques de un sistema muestreado, donde para obtener el estado actual  $x(k)$  se debe realizar la integración de la variable  $x(k+1)$  lo que implica una derivada discreta indicada con el bloque  $z^{-1}$ . Además, la estructura general de la planta está conformada por los bloques  $H$ ,  $G$ ,  $C$  y  $D$  asociados a la dinámica de control y salida.

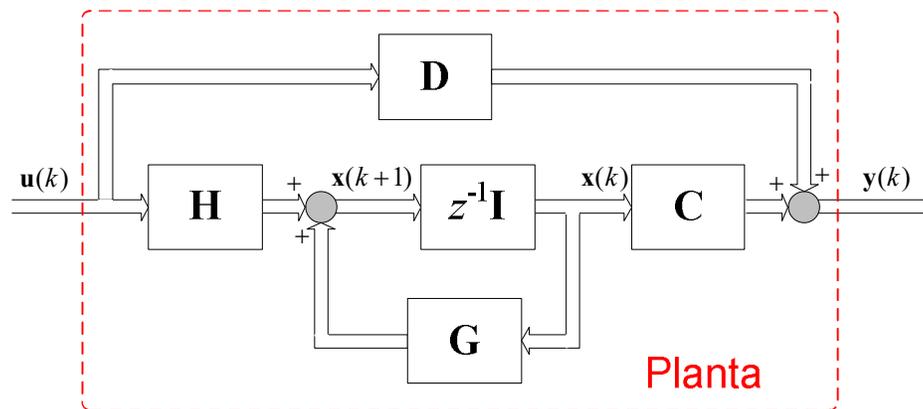


Figura 2. Modelo de la planta del sistema MIMO en espacio de estados muestreado.

El modelo de la planta de la Figura 2 puede reescribirse por las ecuaciones (9) y (10).

$$\mathbf{x}(k+1) = \mathbf{G}\mathbf{x}(k) + \mathbf{H}\mathbf{u}(k) \quad (9)$$

$$y(k) = \mathbf{C}\mathbf{x}(k) + \mathbf{D}\mathbf{u}(k) \quad (10)$$

Aplicando la transformada Z a estas últimas ecuaciones, se obtienen las siguientes ecuaciones de estado y de salida, respectivamente.

$$z\mathbf{X}(z) = \mathbf{G}\mathbf{X}(z) + \mathbf{H}\mathbf{U}(z) \quad (11)$$

$$Y(z) = \mathbf{C}\mathbf{X}(z) + \mathbf{D}\mathbf{U}(z) \quad (12)$$

Despejando  $\mathbf{X}(z)$  de la (11) y reemplazándola en la (12), se obtiene la ecuación de salida dada a continuación:

$$Y(z) = [\mathbf{C}(z\mathbf{I} - \mathbf{G})^{-1} \mathbf{H} + \mathbf{D}] \mathbf{U}(z) = \mathbf{F}(z) \mathbf{U}(z) \quad (13)$$

Esta última ecuación, muestra que conociendo las matrices  $\mathbf{G}$ ,  $\mathbf{H}$ ,  $\mathbf{C}$  y  $\mathbf{D}$ , es posible obtener la matriz de funciones de transferencia  $\mathbf{F}(z)$  cuyos elementos determinan las funciones de transferencia que relacionan la/s salida/s elegida/s con la/s entrada/s al sistema. Esta ecuación, será utilizada más adelante, para obtener las funciones de transferencia necesarias para modelar los lazos de control de corriente y de tensión.

### *Aproximación de modelo en espacio de estados*

A continuación, se describe un procedimiento de cómo obtener la ecuación de estados (9), utilizando aproximaciones numéricas. Si se considera un muestreador ideal y un retenedor de orden cero, se obtendrán muestras de una señal  $x(t)$  cada  $kT$  instantes de tiempo, dando por resultado el valor  $x(kT)$ , siendo  $T$  es periodo de muestreo. Lo mencionado se ejemplifica en la Figura 3.

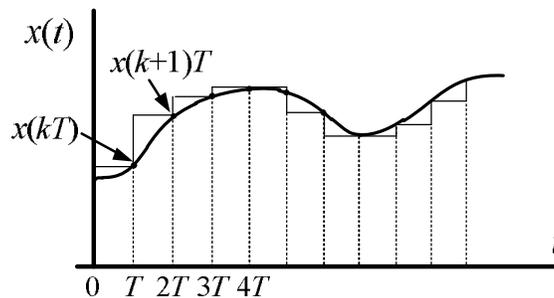


Figura 3. Muestreo ideal de señal con retenedor de orden cero.

Utilizando la aproximación de Euler Forward, la tasa de cambio de la señal  $x(kT)$  resulta según la ecuación (14).

$$\left. \frac{dx}{dt} \right|_{kT} \approx \frac{x[(k+1)T] - x(kT)}{T} \quad (14)$$

Se reescriben las ecuaciones (7) y (8) de la siguiente manera.

$$\dot{\mathbf{x}}(t) = \mathbf{A}\mathbf{x}(t) + \mathbf{B}\mathbf{u}(t) \quad (15)$$

$$y(t) = \mathbf{C}\mathbf{x}(t) + \mathbf{D}\mathbf{u}(t) \quad (16)$$

Cabe destacar que la ecuación solución para la ecuación (15) se expresa a continuación.

$$\mathbf{x}(t) = e^{\mathbf{A}(t-t_0)} \mathbf{x}(t_0) + \int_{t_0}^t e^{-\mathbf{A}(t-\tau)} \mathbf{B}\mathbf{u}(\tau) d\tau \quad (17)$$

Tras aplicar la aproximación de (14) se obtienen las siguientes ecuaciones.

$$\frac{\mathbf{x}[(k+1)T] - \mathbf{x}(kT)}{T} \approx \mathbf{A}\mathbf{x}(kT) + \mathbf{B}u(kT) \quad (18)$$

$$y(kT) = \mathbf{C}\mathbf{x}(kT) + \mathbf{D}u(kT) \quad (19)$$

Trabajando con estas expresiones la representación de espacio de estado aproximada en el instante de muestreo  $kT$  resulta:

$$\mathbf{x}[(k+1)T] = [\mathbf{I} + \mathbf{A}T]\mathbf{x}(kT) + \mathbf{B}Tu(kT) \quad (20)$$

$$y(kT) = \mathbf{C}\mathbf{x}(kT) + \mathbf{D}u(kT) \quad (21)$$

Donde es importante identificar las siguientes matrices en la ecuación (20):  $\mathbf{G} = \mathbf{I} + \mathbf{A}T$  siendo  $\mathbf{I}$  es la matriz identidad; y se tiene que  $\mathbf{H} = \mathbf{B}T$ . De esta manera se reescribe la ecuación (20) en la ecuación (22).

$$\mathbf{x}[(k+1)T] = \mathbf{G}\mathbf{x}(kT) + \mathbf{H}u(kT) \quad (22)$$

La (22) junto a la (21), no son otras que las ecuaciones (9) y (10) pero para un sistema SISO.

### ***Inclusión del atraso de transporte en el modelo***

A continuación, se describe el procedimiento para incorporar el atraso de transporte debido a la implementación digital, el cual está comprendido por el tiempo asociado al muestreo y conversión de las variables, el cálculo de la acción de control y la actualización de la misma a la salida del procesador digital.

En la Figura 4 se observa un diagrama de tiempos del procesador digital donde se muestran las interrupciones al microcontrolador, los instantes de muestreo, el contador (*timer*) que efectúa las interrupciones, la acción media de control discreta y la acción de control aplicada por el actuador. Esta figura muestra un tiempo de atraso  $T_d$  igual a la mitad del período de muestreo  $T$ . Es importante notar que el período de muestreo, para este caso en particular, es igual al período de la acción del actuador  $u(t)$ .

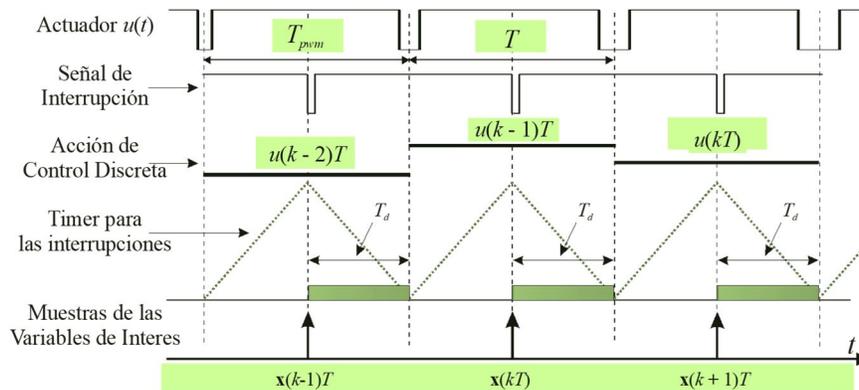


Figura 4. Acción media de control discreta, instante de muestreo, señal de interrupción y acción del actuador.

Como primer paso para añadir el atraso de transporte en el modelo debe solucionarse la ecuación diferencial entrada-estado, desde el inicio hasta el fin de un intervalo de muestreo, por ejemplo, entre los instantes de tiempo  $kT$  y  $(k+1)T$ .

Continuando con el desarrollo matemático de la sección anterior, se utiliza la solución de la ecuación de estado dada por la (17) para obtener la solución de la ecuación (22), entre los instantes de muestreo determinados. Esta solución se resuelve entre los instantes de tiempo donde se aplica  $u = [(k-1)T]$ , siendo  $t_0 = kT$  y  $t = (kT + T_d)$

$$\mathbf{x}(kT + T_d) = e^{\mathbf{A}[(kT + T_d) - kT]} \mathbf{x}(kT) + \int_{kT}^{kT + T_d} e^{\mathbf{A}[(kT + T_d) - \tau]} d\tau \mathbf{B} u[(k-1)T] \quad (23)$$

Luego, se resuelve para los instantes donde se aplica  $u(kT)$ , siendo  $t_0 = (kT + T_d)$  y  $t = (k+1)T$ .

$$\mathbf{x}[(k+1)T] = e^{\mathbf{A}[(k+1)T - (kT + T_d)]} \mathbf{x}(kT + T_d) + \int_{kT + T_d}^{(k+1)T} e^{\mathbf{A}(T - T_d - \tau)} d\tau \mathbf{B} u(kT) \quad (24)$$

Sustituyendo la ecuación (23) en la ecuación (24), y haciendo un cambio de límites de integración, se obtiene la siguiente expresión:

$$\mathbf{x}[(k+1)T] = e^{\mathbf{A}T} \mathbf{x}(kT) + \int_0^{T_d} e^{\mathbf{A}(T - \tau)} d\tau \mathbf{B} u[(k-1)T] + \int_0^{T - T_d} e^{\mathbf{A}(T - T_d - \tau)} d\tau \mathbf{B} u(kT) \quad (25)$$

Teniendo en cuenta la ecuación (22), puede reescribirse la (25) de la siguiente forma:

$$\mathbf{x}[(k+1)T] = \mathbf{G}(T) \mathbf{x}(kT) + \mathbf{H}_0 u[(k-1)T] + \mathbf{H}_1 u(kT) \quad (26)$$

Donde  $\mathbf{G}$ ,  $\mathbf{H}_0$  y  $\mathbf{H}_1$ , se obtienen aplicándose las ecuaciones (27), (28) y (29).

$$\mathbf{G}(T) = e^{\mathbf{A}T} \quad (27)$$

$$\mathbf{H}_0 = \mathbf{A}^{-1} e^{\mathbf{A}(T - T_d)} (e^{\mathbf{A}T_d} - \mathbf{I}) \mathbf{B} \quad (28)$$

$$\mathbf{H}_1 = \mathbf{A}^{-1} [e^{\mathbf{A}(T - T_d)} - \mathbf{I}] \mathbf{B} \quad (29)$$

Tras este desarrollo, la ecuación de estados que modela el sistema en tiempo discreto con el atraso de implementación digital está dada por la ecuación (30).

$$\begin{bmatrix} \mathbf{x}(k+1) \\ u_d(k+1) \end{bmatrix} = \begin{bmatrix} \mathbf{G} & \mathbf{H}_0 \\ 0 & 0 \end{bmatrix} \begin{bmatrix} \mathbf{x}(k) \\ u_d(k) \end{bmatrix} + \begin{bmatrix} \mathbf{H}_1 \\ \mathbf{I} \end{bmatrix} u(k) \quad (30)$$

Donde la variable  $u_d(k)$  incrementa el orden del sistema al modelar el atraso  $T_d$ , y se encuentra expresado en la ecuación (31).

$$u_d(k) = u[(k-1)T_d] \quad (31)$$

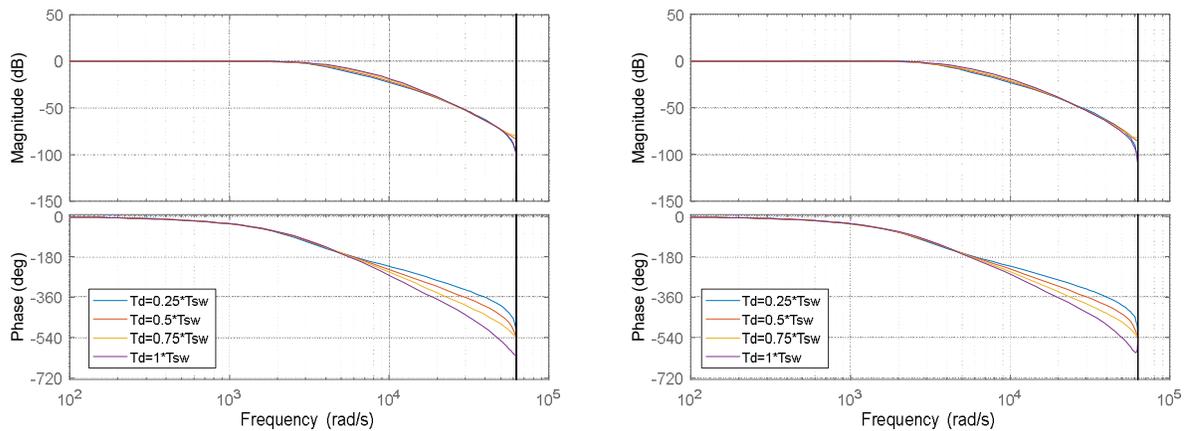
### Modelo real en espacio de estados

En la Tabla 1 se aprecian los parámetros de los componentes que conforman el inversor para el diseño de los controladores en cada lazo.

Tabla 1. Parámetros del inversor.

Tensión del bus CC, $V_{cc}$	400 V
Potencia nominal de la carga, $P_n$	2 kVA
Tensión RMS de la carga, $V_{rms}$	220 V
Carga nominal, $R_c$	24,2 $\Omega$
Frecuencia fundamental de la carga, $f_1$	50 Hz
Inductancia del filtro, $L$	250 $\mu$ H
Resistencia del inductor del filtro, $r_L$	0 $\Omega$
Capacitancia del filtro, $C$	120 $\mu$ F

Se considera nula la resistencia equivalente serie del inductor, con el objetivo de considerar un caso desfavorable, dado a que al no poseer componente resistiva el inductor, se reduce de forma importante la estabilidad de la planta. En la práctica, la componente resistiva del inductor está presente, como lo está también la resistencia equivalente serie del capacitor del filtro LC, con la salvedad de que es este último caso, el valor de esta resistencia es muy pequeña y puede considerarse despreciable. Lo mencionado puede apreciarse al comparar las figuras a continuación, observando que no existen diferencias considerables.



a. Diagrama de Bode de FT de Tensión en LC con controlador PI,  $r_L=0\Omega$  .      b. Diagrama de Bode de FT de Tensión en LC con controlador PI,  $r_L=0,15\Omega$  .

Figura 5. Comparación de respuestas en frecuencias de sistema en LC de tensión para distintas resistencias serie del inductor del filtro LC.

A modo de ejemplo, se supone una frecuencia de muestreo  $f_s = 20kHz$  y un atraso  $T_d$  de un periodo completo. De este modo las ecuaciones (27), (28) y (29) resultan respectivamente de la siguiente manera, respectivamente.

$$\mathbf{G} = \begin{bmatrix} 0,9589 & -0,1955 \\ 0,4074 & 0,9420 \end{bmatrix} \quad (32)$$

$$\mathbf{H} = \begin{bmatrix} 78,8982 \\ 16,4568 \end{bmatrix} \quad (33)$$

$$\mathbf{H}_1 = \begin{bmatrix} 0 \\ 0 \end{bmatrix} \quad (34)$$

Reemplazando estas ecuaciones en la ecuación (30) se obtiene la expresión en espacio de estados del inversor monofásico en cuestión, considerando el atraso de implementación digital.

$$\begin{bmatrix} \mathbf{x}(k+1) \\ u_d(k+1) \end{bmatrix} = \begin{bmatrix} 0,9589 & -0,1955 & 78,8982 \\ 0,4074 & 0,9420 & 16,4568 \\ 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} \mathbf{x}(k) \\ u_d(k) \end{bmatrix} + \begin{bmatrix} 0 \\ 0 \\ 1 \end{bmatrix} u(k) \quad (35)$$

## Estrategia de Control

Para diseñar los controladores a implementar se propuso la combinación de estructuras clásicas de control, siendo finalmente implementado un controlador **Proporcional** para el lazo de control de corriente en el inductor y un **Proporcional-Integral** para el lazo de control de la tensión de salida. Es importante destacar que para distintas frecuencias de muestreo utilizadas y para cada tiempo de atraso de implementación distinto le corresponderán controladores distintos, por este motivo debió considerarse cada situación particular para el diseño.

Se utilizó el programa Matlab para validar los cálculos realizados y hacer uso de las herramientas de análisis que proporciona dicho *software*. A continuación, es posible observar de manera detallada los bloques de códigos utilizados para los análisis correspondientes.

Este análisis fue realizado para 4 periodos de muestreo distintos y dos frecuencias de muestreo (20 kHz y 40 kHz), dividiendos del periodo de muestreo, aunque se presenta en este informe el análisis para un periodo de muestreo  $T_s = 50\mu s$  ( $f_s = 20kHz$ ). Primeramente, se definen las matrices utilizadas para el modelo de estados de la planta.

```
Ti=Tsw;           %Periodo de Muestreo Corriente
Tv=Tsw;           %Periodo de Muestreo Tension
s = tf('s');
z = tf('z',Ti);

A = [-rL/Lf      -1/Lf
      1/Cf        -1/(Rc*Cf)];

B = [ Vcc/Lf
      0          ];

Ci = [1 0];
Cv = [0 1];
[G,H] = c2d(A,B,Ti);
```

Para lograr un análisis para para tiempo de atraso se planteó un bucle “for”, donde a cada iteración se modifica el tiempo de atraso. Dentro de este bucle se tienen los cálculos que se muestran en las secciones siguiente. Cabe destacar que el atraso de implementación fue realizado mediante la transformada Z.

```
%El bucle for realiza el calculo de los controladores para distintos Td.
%Se calcula cada parametro de los controladores (tanto de corriente como
%de tension) de manera automatica.
for Td=Tsw/n: Tsw/n: Tsw

indice = round(Td*n/Tsw);%Indice para organizar todos los valores en vectores

[eATD,H1] = c2d(A,B,Td);
[eATTD,H2] = c2d(A,B,Ti-Td);

H0 = inv(A) * (eATTD) * (eATD - eye(2)) * B;

H1 = inv(A) * (eATTD - eye(2)) * B;

Gp = [G H0; zeros(1,3)];

Hp = [H1; 1];

Cpi=[Ci 0];
Cpv=[Cv 0];

%% PLANTA DE CORRIENTE
%% CONTROLADOR DE CORRIENTE
%% PLANTA DE TENSIÓN
%% CONTROLADOR DE TENSIÓN

end
```

## ***Controlador de Corriente***

El lazo de control de corriente, como parte interna del control en cascada, regula la corriente del inductor para asegurar una respuesta rápida y robusta ante perturbaciones, permitiendo amortiguar las dinámicas poco estables del modelo. Se eligió un controlador proporcional (P) por su simplicidad, bajo costo computacional y efectividad en sistemas con dinámica rápida como el filtro LC.

Para seleccionar la ganancia óptima, se analizó la respuesta del sistema discreto en función del amortiguamiento. Tras realizar un barrido paramétrico se escogió la ganancia del controlador para minimizar el sobrepaso (*damping* máximo) y lograr un compromiso adecuado entre rapidez y estabilidad, asegurando un comportamiento deseable en el lazo interno de control. El estudio mencionado fue realizado observando la ubicación de los polos de lazo cerrado del lazo interno de corriente, y sus resultados pueden observarse en la Figura 6.

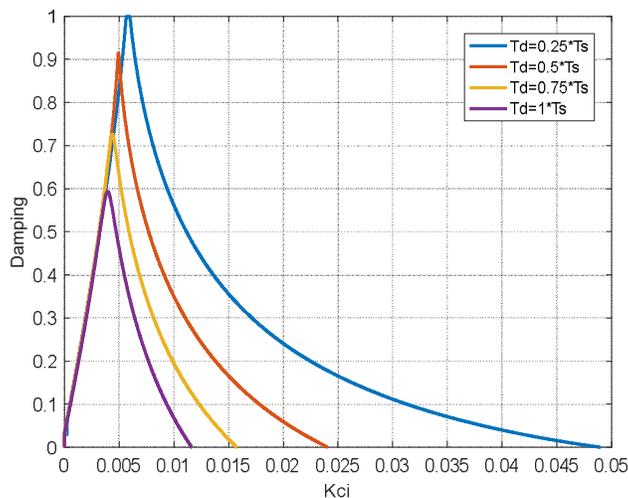


Figura 6. Amortiguamiento del lazo interno de corriente vs. Ganancia de controlador proporcional, para distintos tiempos de atraso de implementación.

A continuación, se detalla el bloque de código utilizado para la creación de la figura anterior, y para establecer el valor de la ganancia proporcional del controlador de corriente.

```

%% PLANTA DE CORRIENTE (Gi) %%
Gi = zpk(minreal( Cpi * inv( z*eye(length(Gp)) - Gp) * Hp )); %IL/Vab

%% CONTROLADOR P DE CORRIENTE (Kpi) %%
% GiLC=IL/Iref, donde Iref es la referencia del lazo de corriente
% que es en definitiva la accion de control del lazo de tension

% A continuacion se determina la ganancia del controlador proporcional del
% lazo de corriente, que maximiza el amortiguamiento activo del sistema.
% Metodologia de diseño de Roberto

Gprueba=0.001;

[GM, PM, wm]=margin(Gi*Gprueba);
Klim=GM*Gprueba;

Gci=0:0.00001:Klim; % Ganancias posibles para el controlador proporcional

%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
% paso 2) determinar la curva amortiguamiento en funcion de Kp
%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
% Para determinar la ganancia maxima para el damping maximo, debe
% utilizarse la FT entre la corriente de salida y la corriente de referencia
% O sea, la FT que ve el lazo de tension: Gpi_lc = IL/Iref
% GpiLC=minreal(feedback(series(Gci,Gid),1));
zetal=zeros(1,numel(Gci)); % damping

for i=2:numel(Gci)
    Gpi=minreal(feedback(minreal(Gci(i)*Gi),Hi),sqrt(eps)*100);
    [Wn1,Z1,P1] = damp(Gpi); % devuelve el damping del sistema

```

```

% determina el minimo damping de los polos del sistema a lazo cerrado
zetal(i)=min(Z1);
end
%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
%paso 3) Determinacion del Kp que maximiza zeta
%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
max_zeta=max(zetal);

for o=1:numel(Gci)
    if zetal(o)==max_zeta;
        max_Kpi=Gci(o);
    end
end

Kpi(indice,1) = max_Kpi;           %Ganancia de controlador P de corriente

GpiLA=minreal(Kpi(indice,1)*Gi);  %GLA corriente

GpiLC=minreal(feedback(GpiLA,Hi)); %GLC corriente

```

La FT de LC de la planta de corriente se obtiene utilizando la ecuación (13) y luego, agregando el controlador proporcional en serie con la planta y cerrando el lazo, se obtiene FT de la ecuación (36), siendo  $I_L$  la corriente sobre el inductor e  $I_{ref}$  la referencia de corriente (en el caso de la Figura 8 es el escalón unitario).

$$G_{piLC}(z) = \frac{I_L(z)}{I_{ref}(z)} \tag{36}$$

A modo de ejemplo, se presenta en la ecuación (37) la FT para una frecuencia de muestreo de 20kHz y 1 periodo de atraso completo. Además, en la Figura 7 se aprecia un diagrama de bloques simplificado, es decir, sin incluir al actuador y al sensor.

$$G_{piLC}(z) = \frac{I_L(z)}{I_{ref}(z)} = \frac{0,31244(z-0,9828)}{(z-0,581)(z^2-1,32z+0,5285)} \tag{37}$$

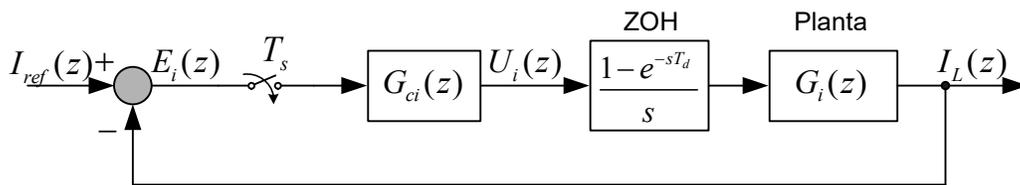


Figura 7. Diagrama de bloques simplificado de sistema de corriente.

Este análisis fue realizado para distintos tiempos de atraso de implementación  $T_d$ ; observando que, a menor tiempo de atraso se obtiene un amortiguamiento mayor. En la Figura 8 se aprecian las respuestas temporales de la planta de corriente en lazo cerrado.

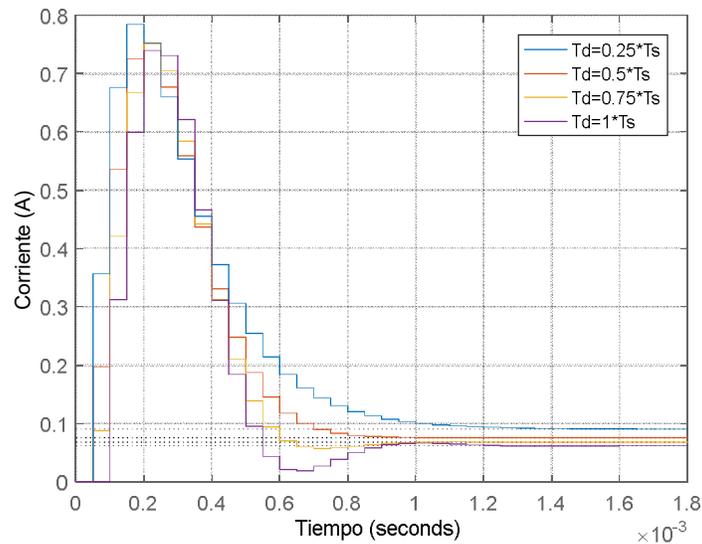


Figura 8. Respuesta al escalón unitario de planta de corriente en LC.

Se aprecia en las respuestas temporales de la Figura 8 que tras un primer sobrepaso las oscilaciones se ven as reducidas a medida que disminuye  $T_d$ .

Para finalizar el análisis de corriente se presentan en la Figura 9 las respuestas en frecuencias para analizar la estabilidad, y el desempeño en la Figura 10.

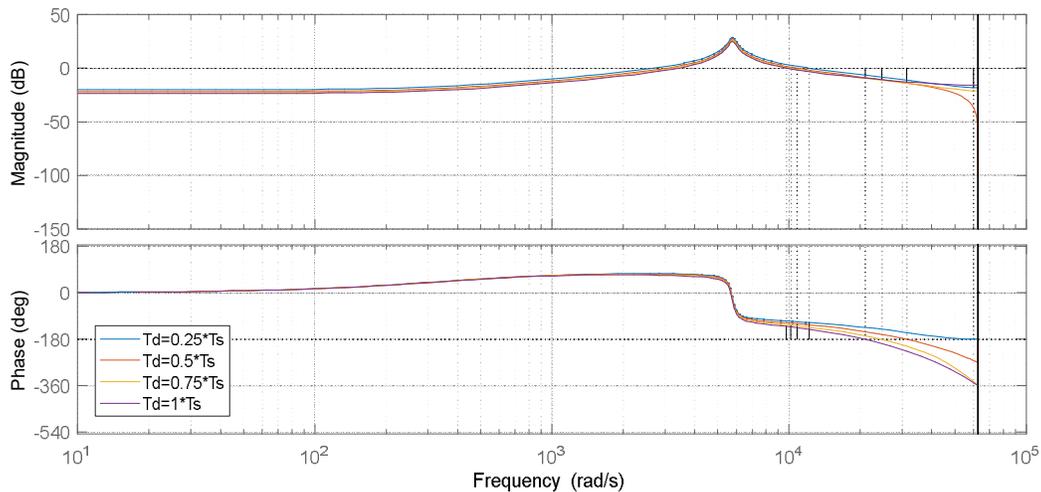


Figura 9. Respuesta en frecuencia en LA de corriente.

Debido a que se posee un controlador proporcional se obtienen respuestas en muy similares, variando únicamente la ganancia del sistema. A medida que se aproxima a la frecuencia de muestreo se comienzan a observar diferencias notables a simple vista, tanto en magnitud como en fase. En cuanto a los márgenes de ganancia y de fase se observa que a medida que aumenta el tiempo de atraso, ambos márgenes se reducen.

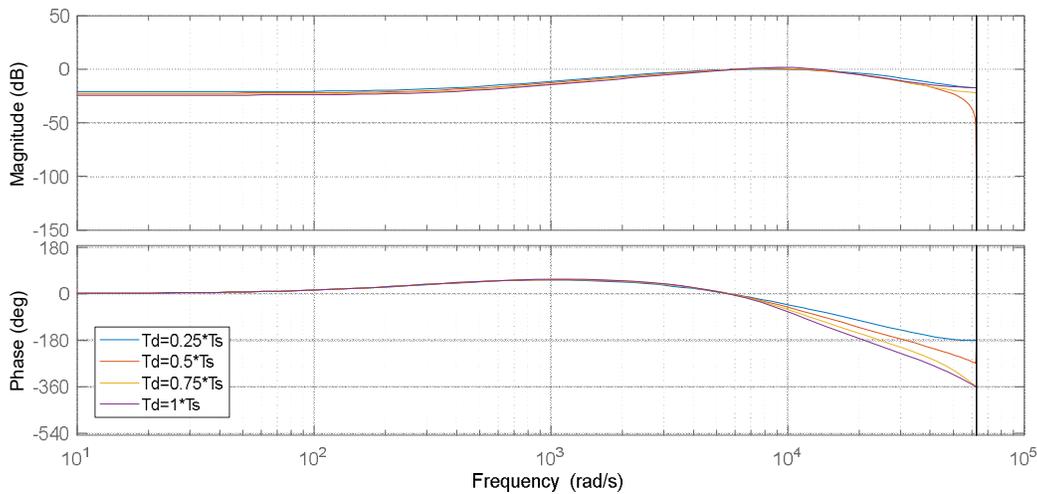


Figura 10. Respuesta en frecuencia en LC de corriente.

El desempeño puede observarse en la Figura 10. Del grafico de fase, se espera un mayor rechazo a perturbaciones para menores tiempos de atraso de implementación ya que se observa un menor desfase para altas frecuencias.

### ***Controlador de Tensión***

El controlador de tensión conforma el lazo externo del esquema en cascada y tiene como objetivo regular la salida del inversor en presencia de perturbaciones lentas, como variaciones en la carga y de la tensión de entrada al inversor. Dado que este lazo opera sobre una dinámica más lenta que la del lazo de corriente, se diseñó un controlador de tipo proporcional-integral (PI), capaz de garantizar seguimiento en régimen permanente y mejorar la calidad de regulación.

Inicialmente, se realizó un diseño preliminar del controlador mediante la técnica del lugar geométrico de las raíces (LGR) proponiendo en primera instancia el siguiente desempeño para la respuesta al escalón:

- Tiempo de asentamiento  $t_s \leq 1,5ms$
- Sobrepasso  $M_p < 3\%$

Con estas exigencias se procedió a plantear el diseño por LGR basado en las siguientes ecuaciones, siendo (38) la condición de fase y (39) la condición de magnitud. Entendiendo a  $G_{vLA}(z)$  como la función de transferencia de lazo abierto del sistema de tensión.

$$\angle G_{vLA}(z) = \angle \frac{V_o(z)}{I_{ref}(z)} = \pm 180^\circ \quad (38)$$

$$|G_{vLA}(z)| = \left| \frac{V_o(z)}{I_{ref}(z)} \right| = 1 \quad (39)$$

Posteriormente, se utilizó la herramienta SISOTOOL de Matlab para realizar un ajuste fino del controlador. Esta herramienta permitió modificar los parámetros de forma interactiva,

evaluando en tiempo real la respuesta temporal y la ubicación de los polos. El ajuste final fue seleccionado para lograr una buena relación entre rapidez de respuesta y estabilidad, asegurando un comportamiento robusto del lazo externo de tensión.

El bloque de código en Matlab utilizado para el desarrollo mencionado se presenta a continuación.

```

%% PLANTA DE TENSION (Gvoir) %%
Gvo = minreal( Cpv * inv( z*eye(length(Gp)) - Gp ) * Hp );%Vo/Vab
GvoiL = minreal( Gvo * (Gi^-1) );%Vo/IL
Gvoir = zpkm(minreal(GpiLC*GvoiL,sqrt(eps)*100)); %Vo/Iref

%% CONTROLADOR PI DE TENSION (Gcv) %%
%Se calcula mediante LGR de manera automatica en funcion de las siguientes
%especificaciones:
Mpd = 0.03; %Sobrepaso deseado
tsd = 1.5e-3; %Tiempo de asentamiento deseado (2%)
sigma_d = 4.5/tsd;
wd = -pi*sigma_d/log(Mpd);

pd = -sigma_d + 1i*wd; %Polos deseados en plano s
pdz = exp(pd*Tv); %Polos deseados en plano z

[Z,P,Kpd,TS] = zpkmdata(Gvoir,'v');
PP=pole(Gvoir); %Polos de Planta Tension
ZZ=zero(Gvoir); %Ceros de Planta Tension

phi = 0; %Aportes en fase de todos los polos a los polos deseados
vp = 1; %Aportes en magnitud de todos los polos a los polos deseados
for cantP = 1: 1: length(PP)
    phi = phi + angle(pdz - PP(cantP,1))*180/pi;
    vp = abs(pdz - PP(cantP,1))*vp;
end

theta = 0; %Aportes en fase de todos los ceros a los polos deseados
vz = 1; %Aportes en magnitud de todos los ceros a los polos deseados
for cantZ = 1: 1: length(ZZ)
    theta = theta + angle(pdz - ZZ(cantZ,1))*180/pi;
    vz = abs(pdz - ZZ(cantZ,1))*vz;
end

%Controlador PI para TensiÃ³n: Gcv = Kpv*(z-a)/(z-1);
p0 = 1 + 1i*0; %Polo controlador PI

%Vector del polo del Pi al polo deseado
vp0 = pdz - p0;

%Aporte de fase de polo del PI al polo deseado
phi0 = angle(vp0)*180/pi;

%Condicion de Fase
theta_a = theta - phi0 - phi;

```

```

if theta_a < 0
    theta_a = theta_a + 360;
end

%Cero de controlador PI
if theta_a <= 90
    a(indice,1) = real(pdz) - imag(pdz)/tan(theta_a*pi/180);
else
    a(indice,1) = - real(pdz) + imag(pdz)/tan(theta_a*pi/180);
end

%Aporte del cero del PI al polo deseado
vza = pdz - a(indice,1);

%Ganancia de controlador de tension (Condicion de Magnitud)
Kpv(indice,1) = abs(vp0)*vp/(Kpd*vz*abs(vza));

%Controlador PI de Tension
Gcv = Kpv(indice,1)*(z-a(indice,1))/(z-1);
    
```

Al igual que con la planta de LC de corriente, a continuación, se presenta a modo de ejemplo la FT de LC de tensión para una  $f_s = 20kHz$  y  $T_d = 1,00 \cdot T_s$ .

$$G_{vLC}(z) = \frac{0,0007789(z+3,937)(z+0,9943)}{(z^2-1,712z+0,7454)(z^2-1,189z+0,4165)} \quad (40)$$

El diagrama de bloques simplificado, sin actuador y sin sensor, se aprecia en la Figura 11. En este diagrama se observa el lazo anidado de corriente y un lazo externo de tensión.

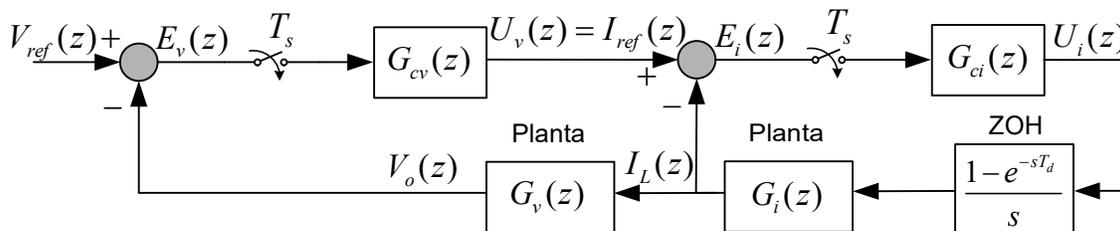


Figura 11. Diagrama de bloques simplificado de sistema de tensión.

Continuando con el análisis para  $T_s = 50\mu s$ , tras el diseño del controlador de tensión por LGR se procedió a comprobar la respuesta a un escalón de 311 V de amplitud de la Figura 12.

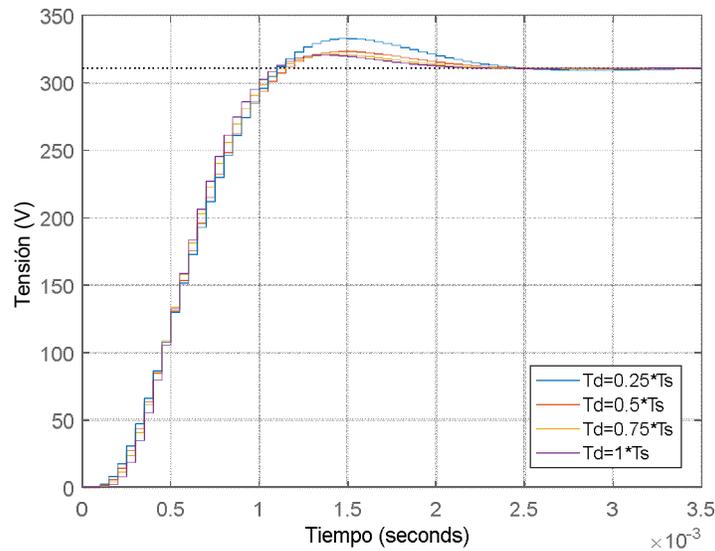
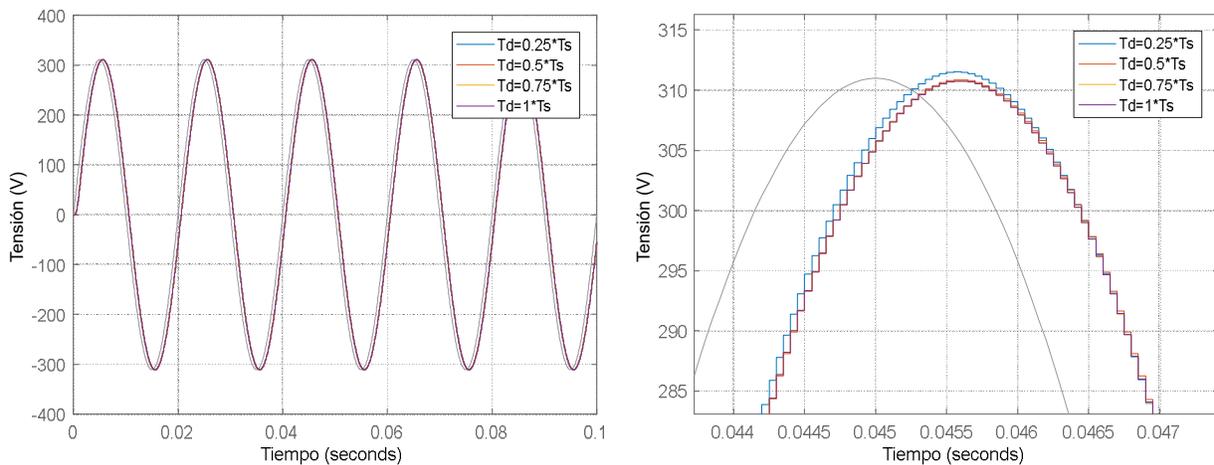


Figura 12. Respuesta al escalón de 311V de sistema de tensión en LC con controladores PI.

Con los controladores diseñados se obtuvo una respuesta relativamente rápida, con tiempos de asentamiento menores a 2 ms. El sobrepaso fue elevado para el sistema con un tiempo de atraso del 25% de  $T_s$ , siendo de 7%, y para los demás sistemas se obtuvo un sobrepaso menor al 4%.

Si bien es importante la respuesta al escalón, resulta de mayor importancia utilizar una referencia senoidal, debido a que es la referencia que utiliza el inversor, y la que se utiliza en los ensayos de laboratorio.



a. 4 periodos de simulación.

b. Acercamiento a la tensión máxima.

Figura 13. Respuesta de sistema de tensión en LC con controladores diseñados por LGR con referencia senoidal.

De la Figura 13.a. se observa un seguimiento de la tensión de salida muy similar a la de la referencia dada a la rápida respuesta del sistema, obteniendo todas las gráficas superpuestas. En Figura 13.b. se realizó un acercamiento para comprobar que la tensión de pico es de 312V para el menor tiempo de atraso, y 311V para los demás.

A continuación se presenta el análisis en frecuencia, pudiéndose observar el lazo abierto en la Figura 14 y el lazo cerrado en la Figura 15.

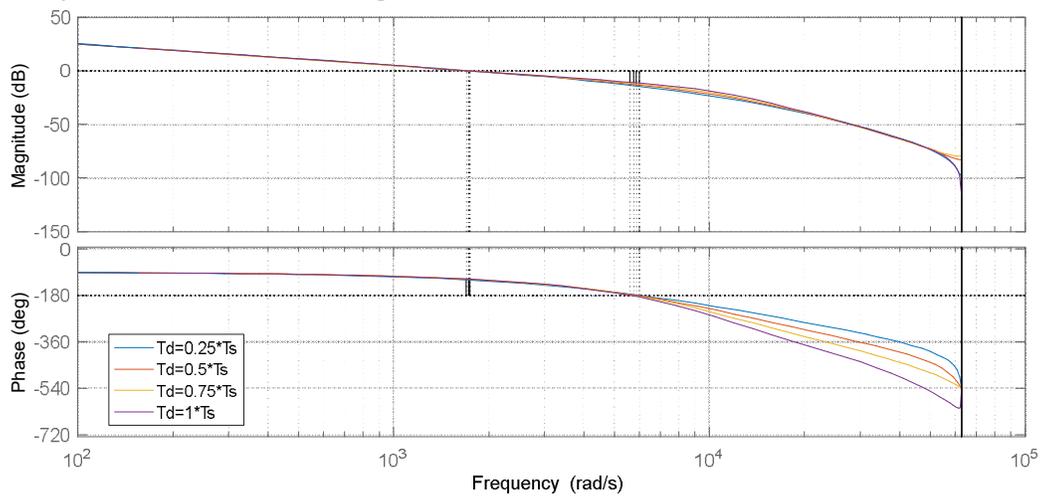


Figura 14. Respuesta en frecuencia en LA de tensión.

Se observa de la Figura 14 que los márgenes de magnitud y de fase son muy similares. Por lo que para el sistema en tensión la estabilidad del sistema es similar para distintos  $T_d$ .

Al igual que en el análisis en corriente, la respuesta en frecuencia de LA de tensión presenta similitudes en bajas frecuencias tanto para la estabilidad como en el desempeño. Y únicamente para el gráfico de fases en altas frecuencias se aprecian menores desfases para menores tiempos de atraso de implementación.

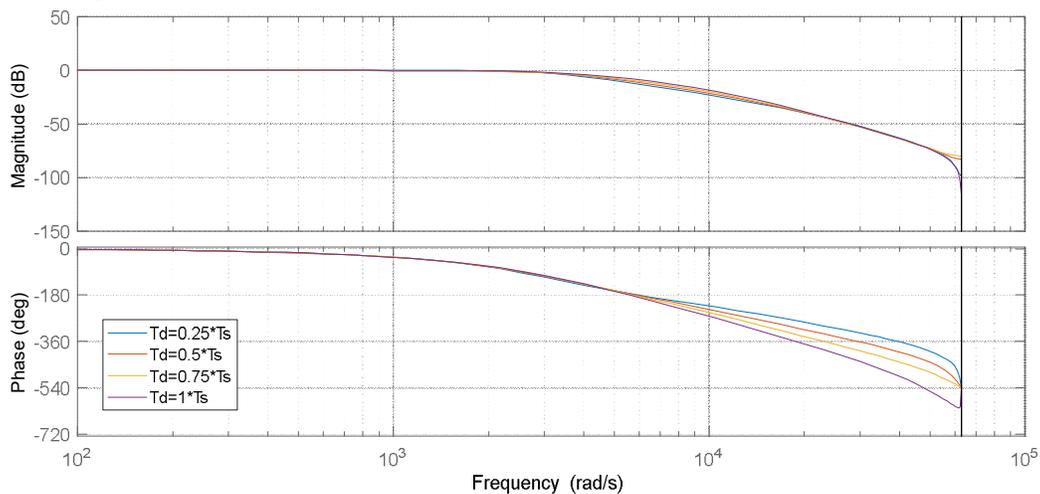


Figura 15. Respuesta en frecuencia en LC de tensión.

## Controladores Finales

El procedimiento mostrado anteriormente se realizó para frecuencia de muestreo de 20 kHz y 40 kHz, cada uno de estos para 4 tiempos de atraso de implementación distintos. A continuación se presentan los controladores obtenidos para cada caso.

Tabla 2. Controladores P de Corriente y PI de Tensión para frecuencia de muestreo de 20 kHz.

$T_d$	$K_{ci}$	$K_{cv}$	$z_{cv}$
$0.25 \cdot T_{sw}$	0.00599	0.020358	-1.0532
$0.50 \cdot T_{sw}$	0.00494	0.020466	-1.3312
$0.75 \cdot T_{sw}$	0.00438	0.018805	-1.8573
$1.00 \cdot T_{sw}$	0.00396	0.011953	-3.9367

Tabla 3. Controladores P de Corriente y PI de Tensión para frecuencia de muestreo de 40 kHz.

$T_d$	$K_{ci}$	$K_{cv}$	$z_{cv}$
$0.25 \cdot T_{sw}$	0.0113	0.82768	0.9399
$0.50 \cdot T_{sw}$	0.00881	0.56993	0.9216
$0.75 \cdot T_{sw}$	0.00745	0.51642	0.9060
$1.00 \cdot T_{sw}$	0.00656	0.41749	0.8917

Con estos controladores, se presenta el desempeño obtenido para las respuestas al escalón para la frecuencia de muestreo de 20kHz en la Tabla 4 y para 40kHz en la Tabla 5.

Tabla 4. Desempeño transitorio de la tensión de salida para la frecuencia de muestreo de 20 kHz con carga lineal.

	$0.25 T_s$	$0.50 T_s$	$0.75 T_s$	$1.00 T_s$
$M_p(\%)$	7,05	3,97	3,34	3,14
$t_s(\text{ms})$	2,11	1,88	1,73	1,64

Tabla 5. Desempeño transitorio de la tensión de salida para la frecuencia de muestreo de 40 kHz con carga lineal.

	$0.25 T_s$	$0.50 T_s$	$0.75 T_s$	$1.00 T_s$
$M_p(\%)$	2,31	2,19	4,04	2,93
$t_s(\text{ms})$	0,41	0,60	0,70	0,74

## Resultados de Simulación

Para evaluar y probar los controladores diseñados se han realizados múltiples simulaciones con el programa PSIM, permitiendo simular con gran precisión el funcionamiento de un microcontrolador mediante el “bloque dll”.

Los ensayos realizados se basan en los siguientes criterios:

- **Régimen Permanente:** Análisis de THD con carga lineal y no lineal.
- **Régimen Estacionario:** Salto de carga del 25% al 100% de la carga nominal, con carga lineal.

En la Figura 16 se aprecia una captura de pantalla del simulador PSIM v2024.0, donde se presentan las dos cargas empleadas para los dos ensayos.

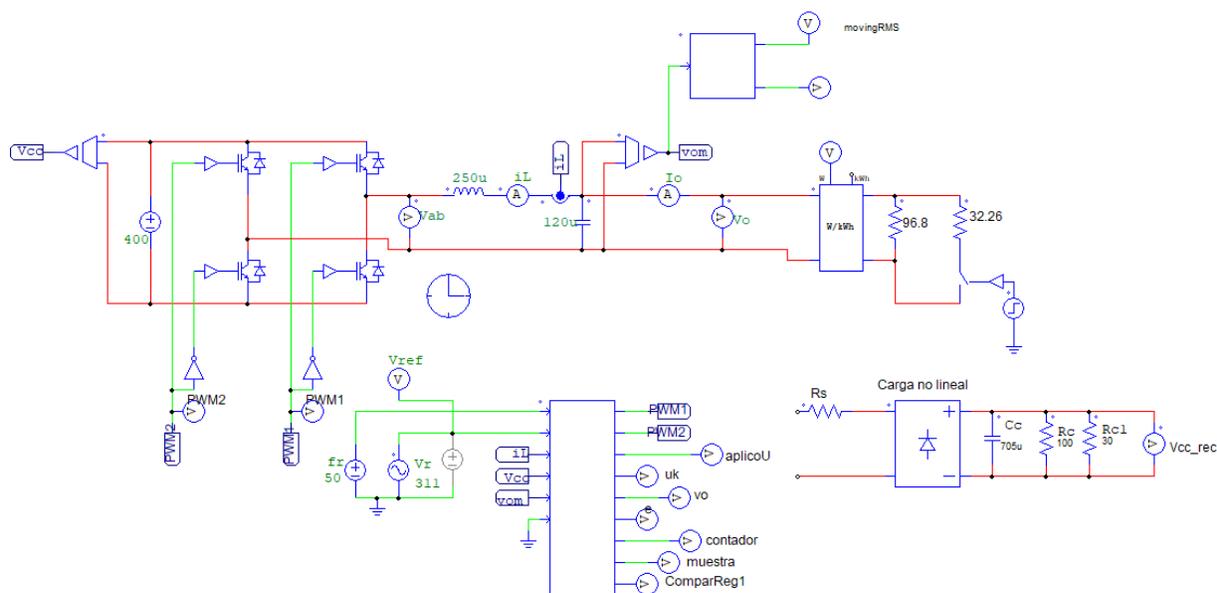
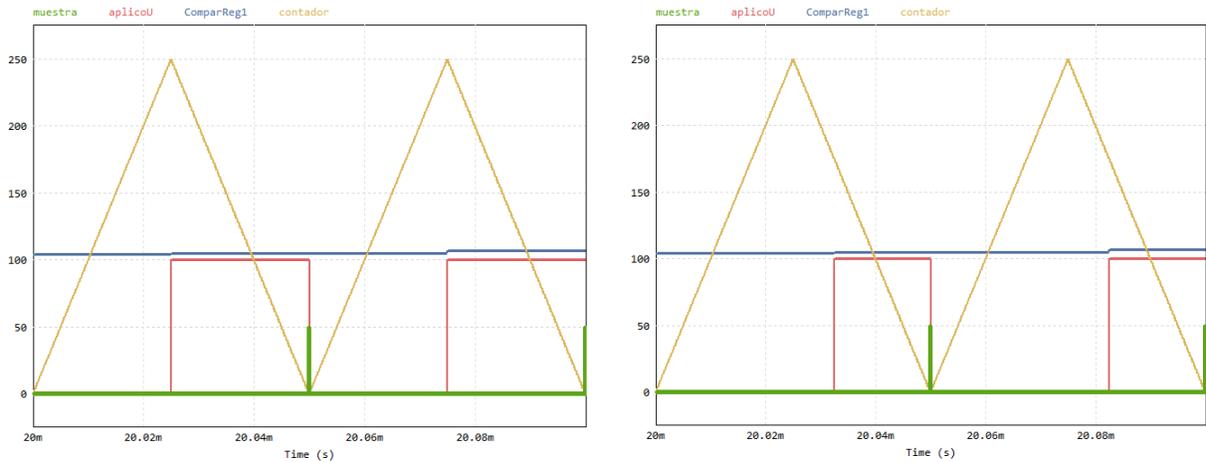


Figura 16. Diagrama en simulador PSIM del inversor monofásico con carga lineal y carga no lineal, con doble lazo de control.

En esta simulación se utiliza el bloque dll para generar los atrasos de implementación digital, en la Figura 17 se observan variables internas de este bloque.

- “**Muestra**” indica en que instantes se realiza el muestreo de las señales a medir.
- “**aplicoU**” pasa a un estado ALTO cuando se aplica la acción de control y pasa a un estado BAJO cuando se calcula la acción de control.
- “**ComparReg1**” es la acción de control de un brazo de las llaves y se compara con “**contador**” para generar la acción de control PWM, esta última variable es el *timer* que determina el periodo de muestreo.



a.  $T_d = 0,50 \cdot T_s$

b.  $T_d = 0,75 \cdot T_s$

Figura 17. Verificación actualización de acción de control con variables internas del bloque dll en PSIM, ejemplo para  $f_s = 20kHz$ .

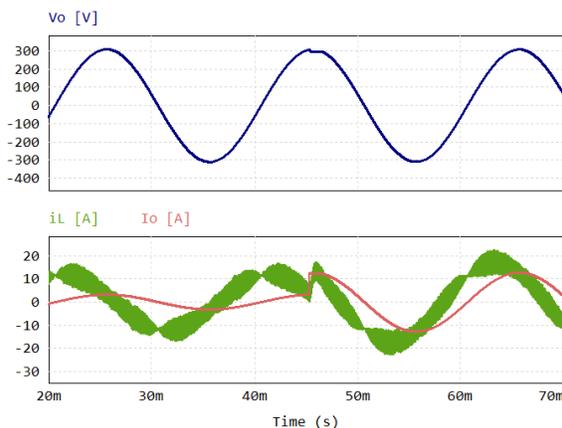
De la figura anterior se comprueba que las acciones de control se actualizan en los momentos indicados. A continuación se presentan los resultados obtenidos para las dos frecuencias de muestreo utilizadas.

### ***Carga Lineal - 20 kHz de frecuencia de muestreo***

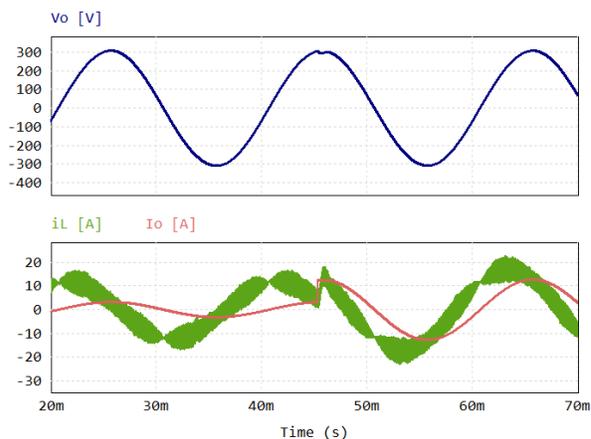
En la Figura 18 se logran observar las curvas de las tensiones y corrientes de interés. Estas se realizaron para una frecuencia de muestreo usando los controladores mostrados en la Tabla 2.

Al analizar los instantes de tiempos en los que se pasa del 25% al 100% de carga nominal, siendo puramente resistiva en este caso, se evidencia un buen rechazo a las perturbaciones debido a que la disminución en la tensión es pequeña y se reestablece rápidamente a la forma senoidal de la referencia.

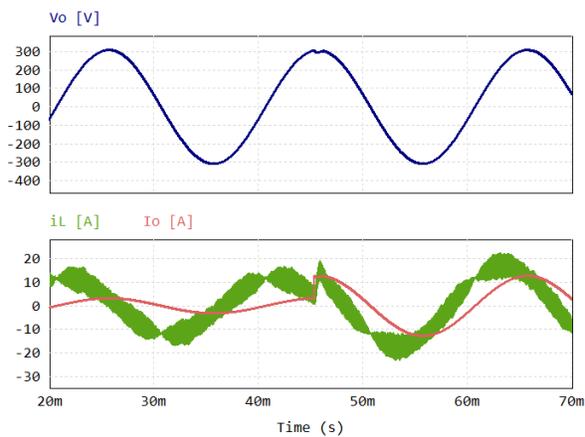
En la Tabla 6 se observan los tiempos de recuperación para cada caso, tomando estos tiempos desde que se aplica el salto de carga hasta que se recupera a la forma de onda de la señal de referencia senoidal. Si bien los resultados prácticamente son similares se evidencia que a mayor tiempo de atraso, menor es el rechazo a perturbaciones. Además, se registró en la Tabla 6 el valor de tensión máxima alcanzada en carga nominal (último periodo de simulación).



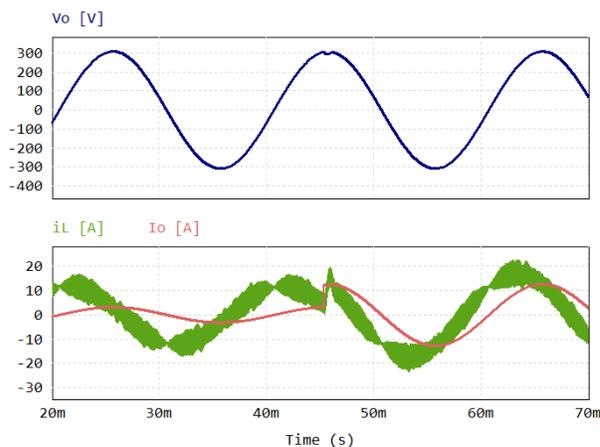
a.  $T_d = 0,25 \cdot T_s$



b.  $T_d = 0,50 \cdot T_s$



c.  $T_d = 0,75 \cdot T_s$



d.  $T_d = 1,00 \cdot T_s$

Figura 18. Tensión de salida “Vo”, Corriente de inductor “iL” y corriente de salida “Io” para distintos tiempos de atraso de implementación “Td” con una frecuencia de muestreo de 20kHz y salto de carga lineal.

En cuanto a la corriente de salida, en los cuatro casos se observa la misma forma de onda, esto es lo esperado ya que la carga es igual en las cuatro simulaciones. A pesar de lo mencionado, se cuantificó la corriente de pico que alcanza la corriente en el inductor dentro del tiempo mostrado en las gráficas.

Tabla 6. Resultados de simulación con carga lineal para una frecuencia de muestreo de 20kHz.

Tiempo de atraso $T_d$	Tiempo de recuperación [ms]	Tensión de pico en carga nominal [V]	Corriente máxima inductor [A]
$0.25 \cdot T_{sw}$	0,631	309,235	22,738
$0.50 \cdot T_{sw}$	0,687	308,027	22,741
$0.75 \cdot T_{sw}$	0,714	308,420	22,481
$1.00 \cdot T_{sw}$	0,826	308,288	22,640

Tras analizar la tensión de pico de la tabla anterior surge la pregunta de si se está cumpliendo con la especificación de obtener 220V de tensión RMS, por este motivo se presenta en la Figura 19 el valor RMS móvil. Es decir, se calcula la tensión eficaz punto a punto.

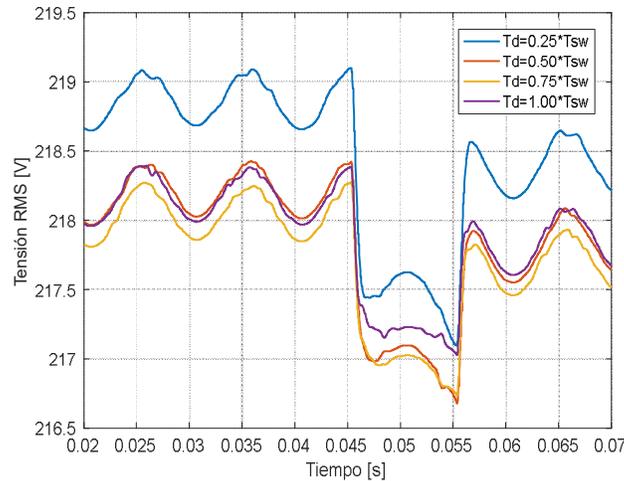


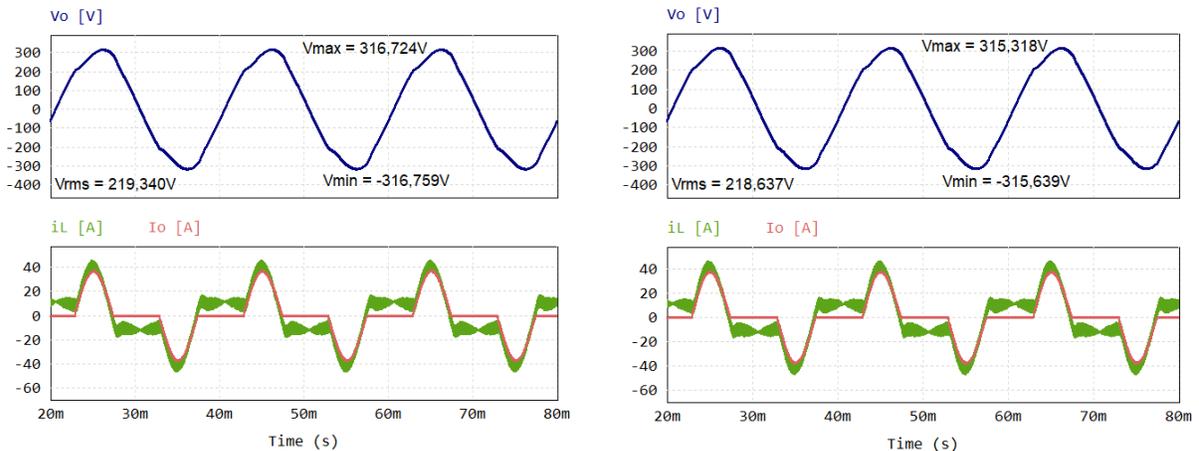
Figura 19. Tensiones RMS de media móvil para distintos tiempos de atraso  $T_d$ ,  $f_s = 20kHz$ .

Se observa que los niveles de tensión se encuentran por debajo de lo esperado, esto es 220V. Además, cuando se aplica la carga plena se aprecia una disminución de este valor eficaz, con respecto al 25% de la carga nominal.

Es notorio como para el menor tiempo de implementación se obtienen los niveles de tensión más próximos a lo esperado.

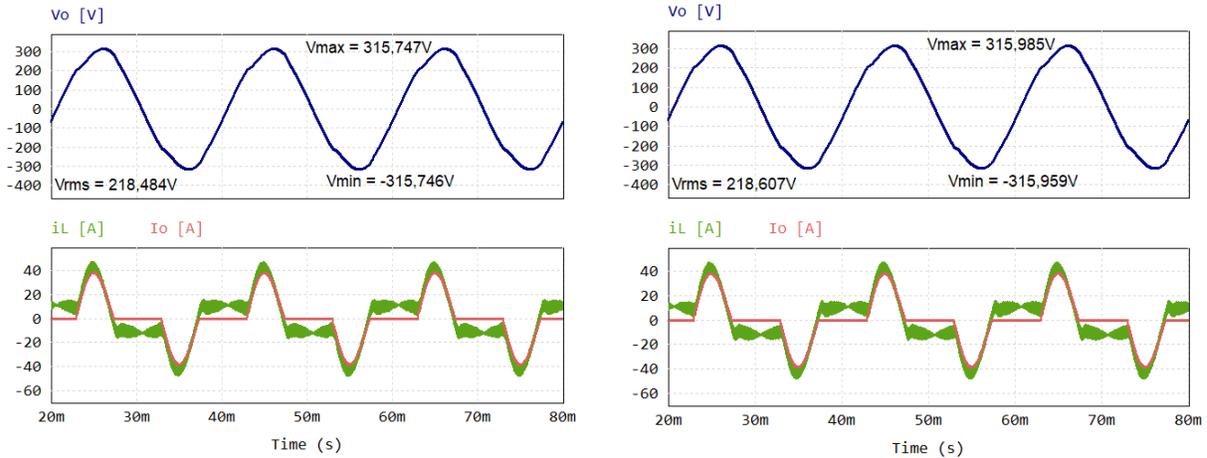
### ***Carga No Lineal - 20 kHz de frecuencia de muestreo***

A continuación se presentan los resultados obtenidos con la carga no lineal en la Figura 16. En estas figuras se aprecian distorsiones en los instantes donde la carga demanda corriente, típico de un rectificador con filtro capacitivo. De esta manera se puede concluir que el sistema de control diseñado no es capaz de mantener la forma de onda sinusoidal de la referencia.



a.  $T_d = 0,25 \cdot T_s$

b.  $T_d = 0,50 \cdot T_s$



c.  $T_d = 0,75 \cdot T_s$

d.  $T_d = 1,00 \cdot T_s$

Figura 20. Tensión de salida “Vo”, Corriente de inductor “iL” y corriente de salida “io” para distintos tiempos de atraso de implementación “Td” con una frecuencia de muestreo de 20kHz y carga no lineal.

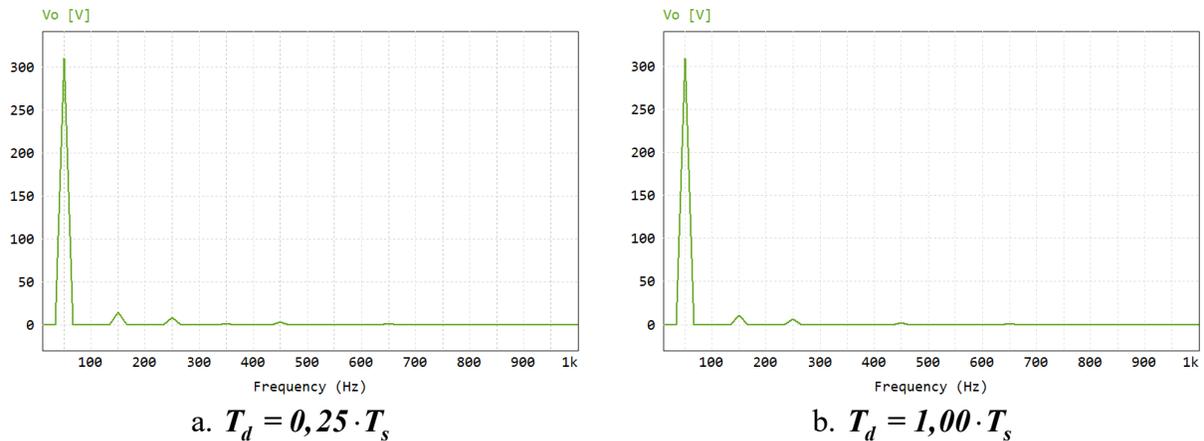
Observando los valores picos medidos en la tensión de salida del inversor se observa que se exceden de los valores picos establecidos ( $\pm 311V$ ).

De la Tabla 7 se aprecia que a medida que se aumenta  $T_d$  disminuye tanto la tensión RMS como la distorsión armónica (THD).

Tabla 7. Resultados de simulación con carga no lineal con una frecuencia de muestreo de 20kHz.

Tiempo de atraso $T_d$	Tensión RMS [V]	THD [%]
$0.25 \cdot T_{sw}$	219,340	5,53
$0.50 \cdot T_{sw}$	218,637	4,82
$0.75 \cdot T_{sw}$	218,484	4,41
$1.00 \cdot T_{sw}$	218,607	4,06

A modo de comparación, se presenta en la Figura 21 las FFT para 2  $T_d$  distintos.



a.  $T_d = 0,25 \cdot T_s$

b.  $T_d = 1,00 \cdot T_s$

Figura 21. FFT de tensión de salida con carga no lineal para frecuencia de muestreo de 20kHz.

Dado a que los THD son muy similares para las dos situaciones ilustradas en las FFT anteriores, es consecuente que las FFT sean similares. Cabe destacar que los armónicos en frecuencias superiores a 1 kHz pueden ser despreciables debido a que adquieren valores muy pequeños.

### ***Carga Lineal – 40 kHz de frecuencia de muestreo***

Tras realizar los análisis para 20 kHz se procedió a repetir los ensayos para 40 kHz, utilizando los controladores de la Tabla 3. En la Figura 22 se aprecia el salto de carga de 25% al 100%.

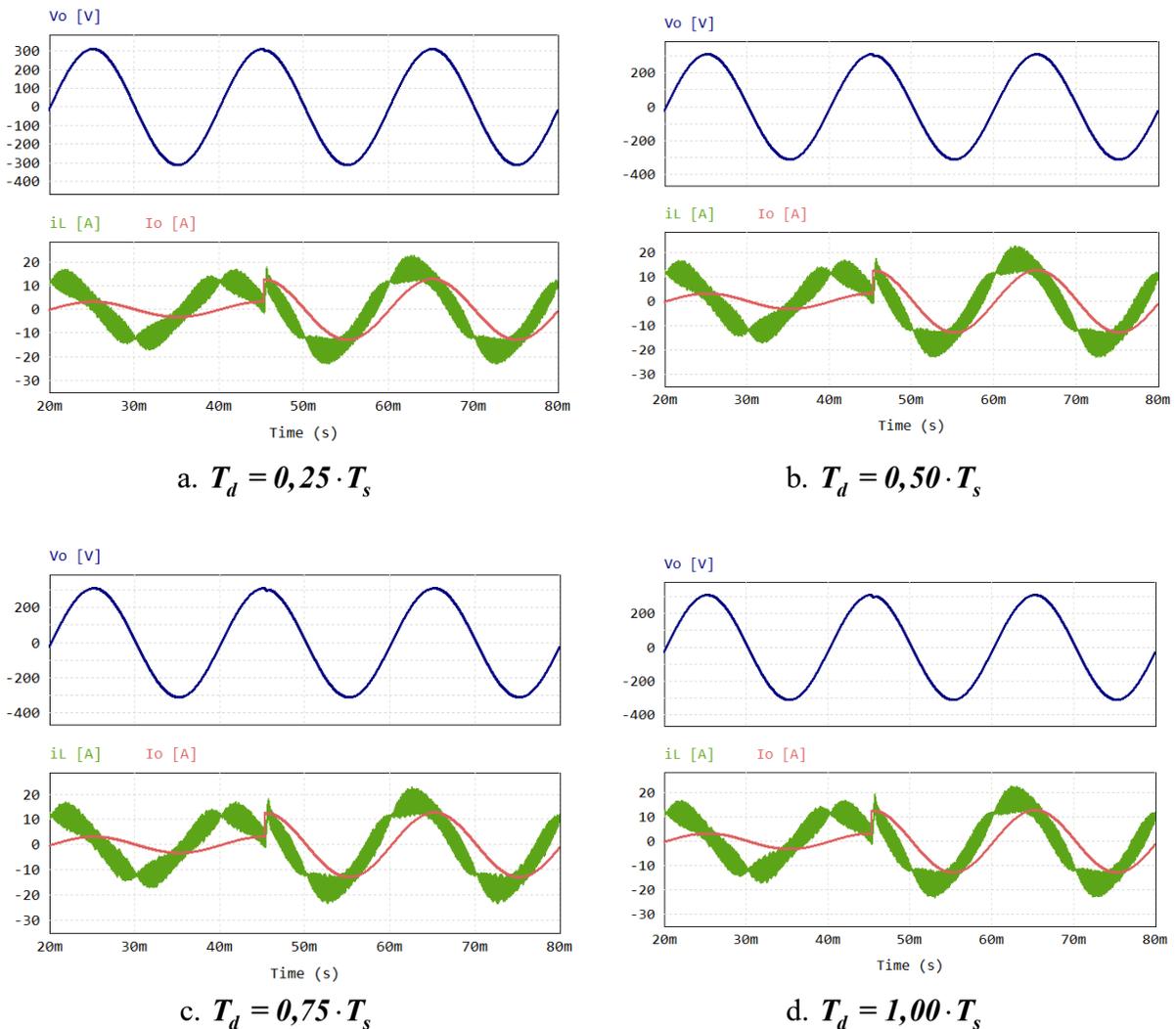


Figura 22. Tensión de salida “Vo”, Corriente de inductor “iL” y corriente de salida ‘Io” para distintos tiempos de atraso de implementación “Td” con una frecuencia de muestreo de 40kHz y salto de carga lineal.

Al estar controlando el sistema con una frecuencia mayor se observó que el tiempo de recuperación de la señal ha disminuido, lo mencionado se ve reflejado al comparar la Tabla 6 y la

Tabla 8. Además, las tensiones de pico se aproximan más al valor deseado (311V) en el caso de 40kHz.

Tabla 8. Resultados de simulación con carga lineal para una frecuencia de muestreo de 40kHz.

Tiempo de atraso $T_d$	Tiempo de recuperación [ms]	Tensión de pico en carga nominal [V]
$0.25 \cdot T_{sw}$	0,404	310,678
$0.50 \cdot T_{sw}$	0,412	310,195
$0.75 \cdot T_{sw}$	0,421	310,570
$1.00 \cdot T_{sw}$	0,505	310,811

En la Figura 23 se presenta el valor RMS de las simulaciones realizadas, comparándola con Figura 19 se observan valores superiores en este caso, e igualmente a medida que se disminuye el tiempo de atraso se obtiene una tensión más próxima a la tensión nominal de 220V eficaces.

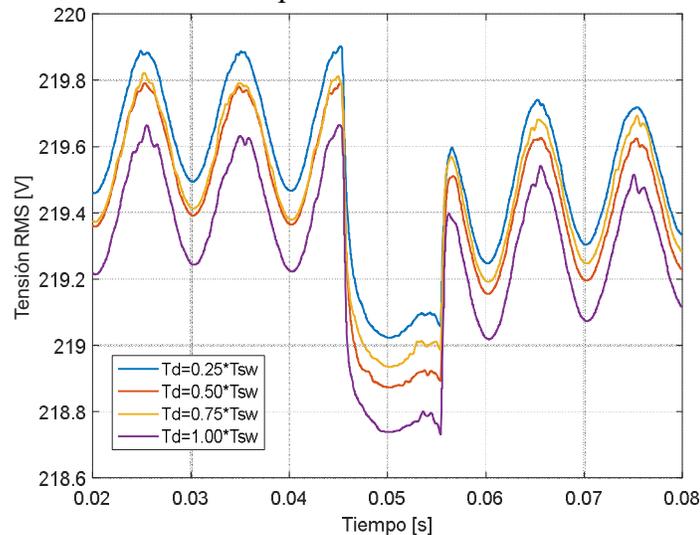
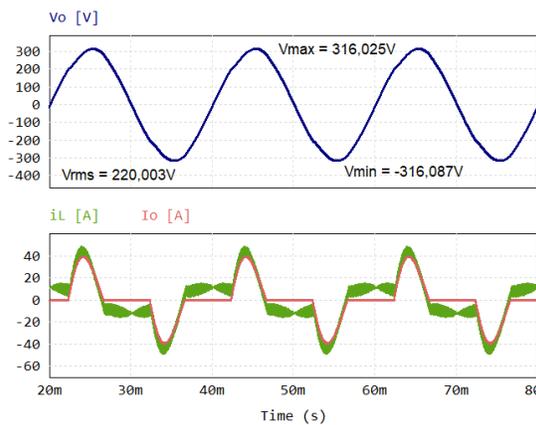


Figura 23. Tensiones RMS de media móvil para distintos tiempos de atraso  $T_d, f_s = 40kHz$ .

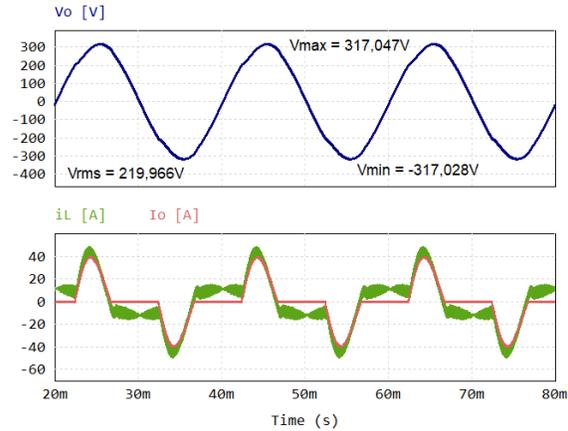
### ***Carga No Lineal – 40 kHz de frecuencia de muestreo***

Al conectar la carga no lineal al sistema se obtuvieron las mediciones de la Figura 24, al igual que en el caso de 20kHz se observa un exceso en los picos de tensión (ya que superan los 311V). En contraparte el valor eficaz de la tensión se aproxima con gran precisión al valor deseado de 220V, tal como se observa en la Tabla 9.

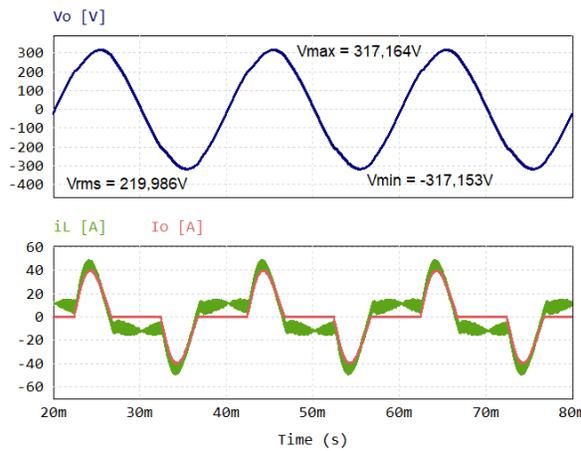
En cuanto a las corrientes de inductor y de salida, no se observan grandes cambios con respecto al ensayo de carga no lineal en 20kHz. Esto se debe a que se utiliza la misma carga y por ende la demanda en corriente es igual, además de que en el lazo de control de corriente se tiene únicamente una ganancia proporcional.



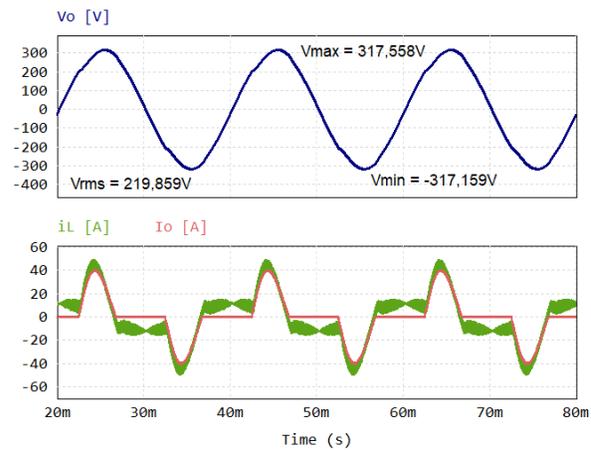
a.  $T_d = 0,25 \cdot T_s$



b.  $T_d = 0,50 \cdot T_s$



c.  $T_d = 0,75 \cdot T_s$



d.  $T_d = 1,00 \cdot T_s$

Figura 24. Tensión de salida “Vo”, Corriente de inductor “iL” y corriente de salida “Io” para distintos tiempos de atraso de implementación “Td” con una frecuencia de muestreo de 20kHz y carga no lineal.

En la Tabla 9Tabla 7 se aprecian las mediciones realizadas de las tensiones eficaces y de las distorsiones armónicas de las tensiones de salidas para distintos  $T_d$ .

Tabla 9. Resultados de simulación con carga no lineal con una frecuencia de muestreo de 40kHz.

Tiempo de atraso $T_d$	Tensión RMS [V]	THD [%]
$0.25 \cdot T_{sw}$	220,003	2,45
$0.50 \cdot T_{sw}$	219,966	2,83
$0.75 \cdot T_{sw}$	219,986	2,67
$1.00 \cdot T_{sw}$	219,859	2,89

En la Figura 25 se observan las FFT de la tensión de salida del inversor para dos  $T_d$  distintos, notando una variación prácticamente nula entre estas transformadas rápidas de Fourier.

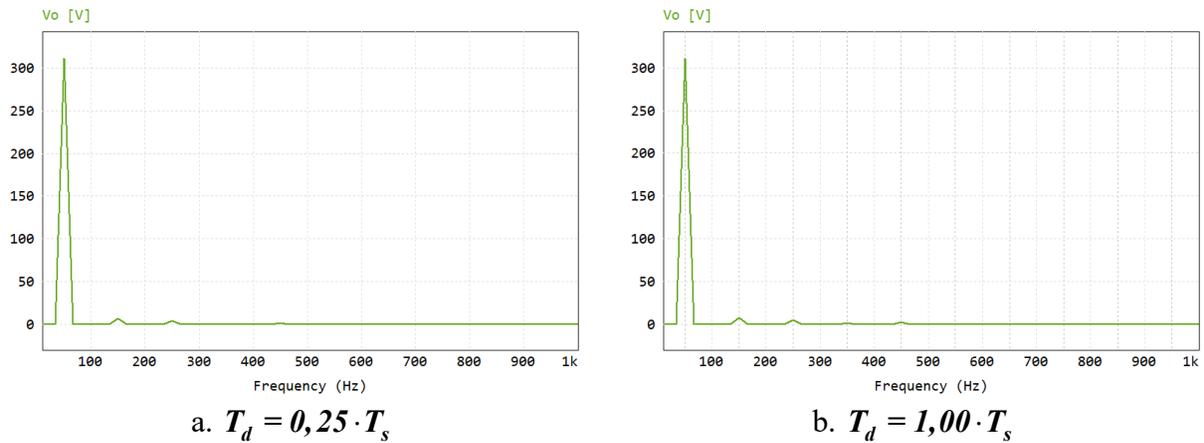


Figura 25. FFT de tensión de salida con carga no lineal para frecuencia de muestreo de  $40kHz$ .

Tras haber concluido con los ensayos de simulación es evidente que se esperan respuestas similares en la implementación práctica, tanto al variar los tiempos de atraso de implementación como al variar la frecuencia de muestreo.

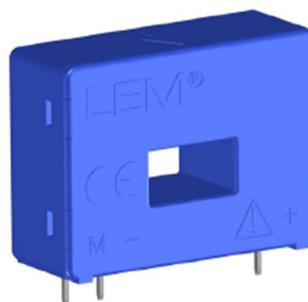
## Implementación Experimental

### *Sensores*

En la implementación experimental se han utilizado sensores de efecto Hall, de esta manera se logra una aislación entre la parte de potencia y la parte de control del sistema. En la Figura 26 se pueden observar los sensores.



a. Sensor de tensión LV 25-P



b. Sensor de corriente LA 55-P

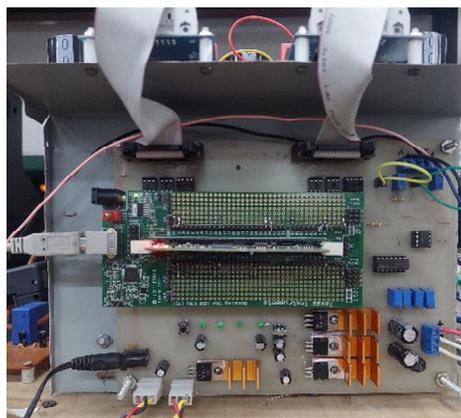
Figura 26. Sensores de efecto Hall.

### *DSC y placa de interfaz*

El DSC (del inglés *Digital Signal Controller*) utilizado es el **TMS320F28335** de la familia de microcontroladores MCU C2000, que viene insertado en una placa denominada **TMDSDOCK28335**. Este se encarga de realizar el muestreo de las señales, de realizar todos los cálculos para obtener la acción de control y de generar el PWM para enviarlo al controlador de las llaves.



a. TMDSDOCK28335.



b. Placa de interfaz.

Figura 27. Componentes de procesamiento de señal de hardware del inversor monofásico.

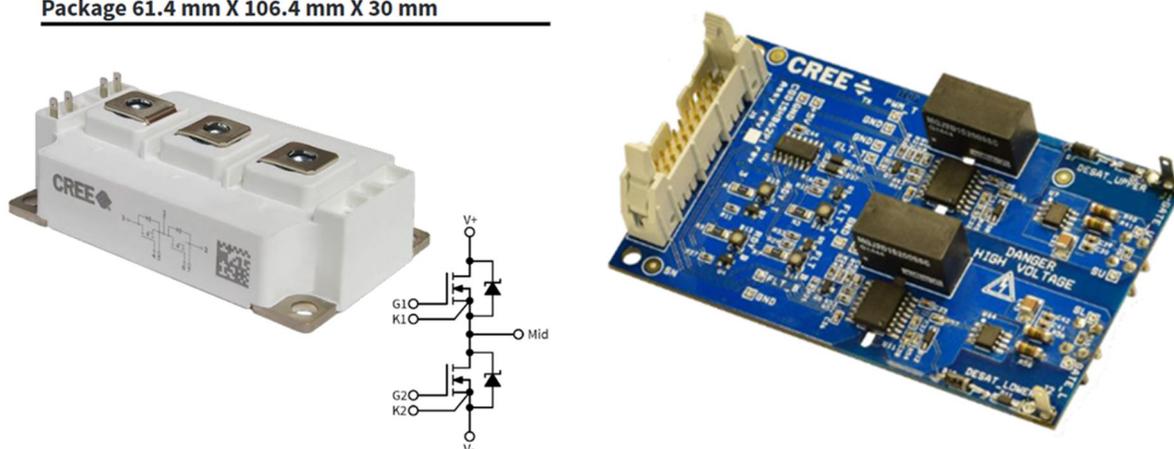
Para programar el microcontrolador y visualizar las variables internas de éste se utilizó el programa *Code Composer Studio* (CCS) en su versión 20.1.1. Este es un IDE (entorno de desarrollo integrado) creado por Texas Instruments.

Por otro lado, la placa de interfaz fue diseñada y fabricada en investigación anteriores, siguiendo la misma línea de investigación. Ésta se encarga del acondicionamiento de señales de entrada como de salida, como lo son las tensiones de los sensores o las fallas hacia el controlador de las llaves. Además, se tiene una etapa de alimentación donde se regula a la tensión necesaria para energizar a los distintos componentes de la etapa de control.

### *Llaves y driver de llaves*

Los semiconductores utilizados se corresponden con dos pares de transistores MOSFET de carburo de silicio (SiC) del tipo **CAS120M12BM2**, estas llaves son capaces de soportar **1200 V** y **90 A** fabricado por Wolfspeed, encapsulado en módulo half-bridge, tal como se observa en la Figura 28.a.

**Package 61.4 mm X 106.4 mm X 30 mm**



a. Llaves MOSFET CAS120M12BM2.

b. *Driver* CGD15HB62P1.

Figura 28. Componentes de potencia y control de hardware inversor monofásico.

En cuanto al controlador que comanda a los MOSFETs, el fabricante lo denomina **CGD15HB62P1**. Tiene un módulo de puerta dual inteligente para IGBT o SiC MOSFETs de alto rendimiento. Este módulo contiene dos **drivers de puerta (gate drivers) aislados** basados en el **1ED020I12-F2** de Infineon, diseñados para controlar interruptores de potencia de alto voltaje como IGBTs o MOSFETs SiC en una topología half-bridge (medio puente).

Resulta de interés analizar el diagrama de bloques del driver presentado en la Figura 29, donde cada canal tiene las entradas de control:

**PWM:** señal de modulación para conmutar el transistor.

**RESET:** reinicio del canal en caso de falla.

**READY** y **FAULT:** señales de estado para monitoreo y protección.

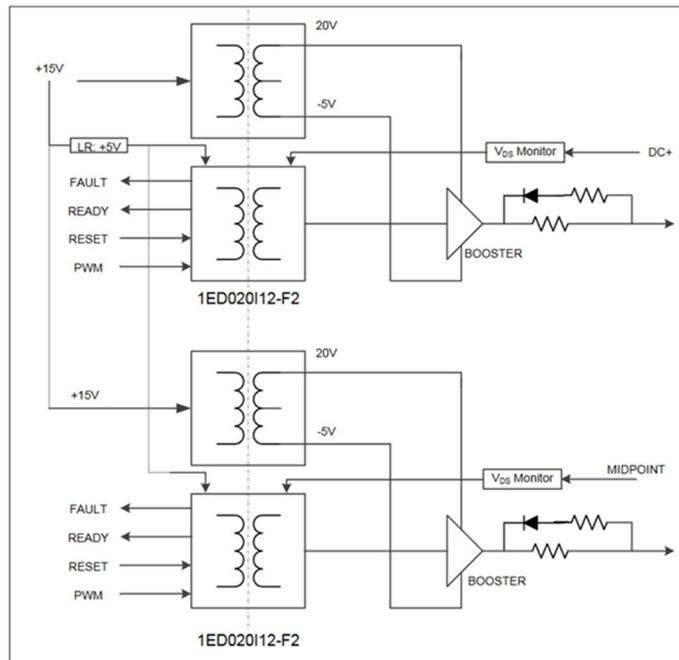
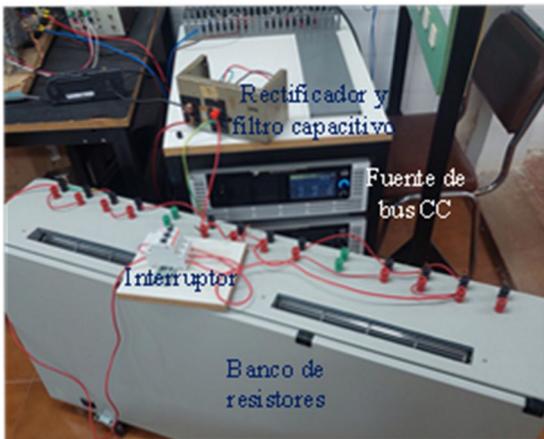


Figura 29. Diagrama de bloques de driver CGD15HB62P1.

### ***Banco de Trabajo***

A continuación, se presentan imágenes de la implementación realizada.



a. Carga no lineal y fuente de alimentación programable.



b. Banco de ensayos, fuente de alimentación programable y banco de cargas.

Figura 30. Implementación en laboratorio.

La fuente del bus CC, utilizada para la entrada al inversor, se corresponde con la fuente Chroma 61815.

El banco de resistores posee 12 resistores de  $20\Omega/1kW$  cada uno. Este banco se usó para obtener los resultados con carga lineal y carga no lineal, esta última condición requirió adicionar

un rectificador no controlado con filtro capacitivo monofásico. El arreglo de resistores utilizado para obtener la carga nominal de 25% y 100% puede observarse en la Figura 31.

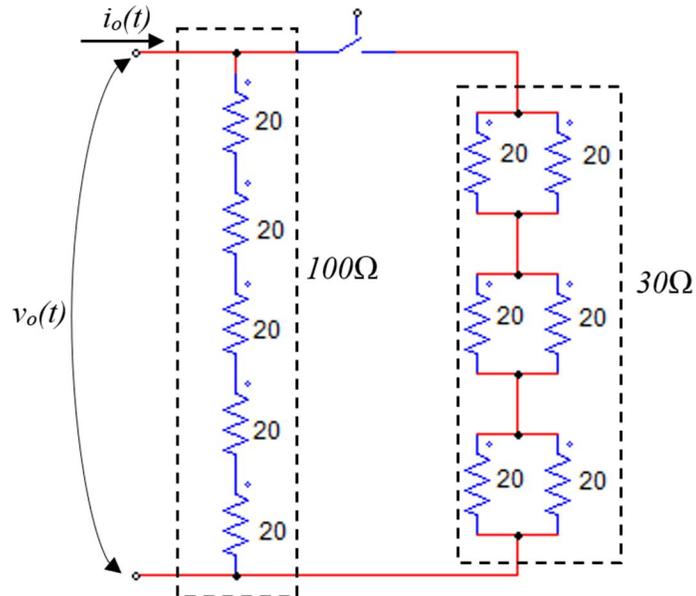


Figura 31. Arreglo de resistores para carga experimental.

Además, las mediciones se realizaron con un osciloscopio LeCroy modelo MDA803A y además se utilizaron puntas de tensión y corriente aisladas para lograr observar las formas de onda entregadas por el inversor.

## Programación

---

En esta sección se detalla el programa utilizado, que función realiza cada bloque de código, y que registros modificar para cambiar las frecuencias de muestreo y tiempos de atraso de implementación.

### ***Puertos***

Se utilizan los puertos GPIO00, GPIO01, GPIO02 y GPIO03 para las salidas ePWM1A, ePWM1B, ePWM2A y ePWM2B, respectivamente.

Se utiliza el GPIO15 en estado en alto para indicar el tiempo de cálculo de la acción de control.

### ***Convertidor Analógico-Digital***

Se utilizan tres canales de ADC. Uno es para medir el *offset* de tensión utilizado para el acondicionamiento de las señales medidas, otros dos se usan para medir la tensión y corrientes correspondientes del sensor.

### ***Cambio de Frecuencia de Muestreo***

En la rutina de interrupción por finalización de conversión del ADC se calcula la acción de control, dentro de esta rutina hay una estructura condicional *if( )* la cual evalúa la bandera “flagCalculo”. Además, se tiene el registro “SEQ\_CASC” con el cual se eligen si tomar 1 o 2 muestras por periodo (1 para 2 muestras y 0 para 1 muestra).

```
//flagCalculo==1 y AdcRegs.ADCTRL1.bit.SEQ_CASC=1 para 40kHz
```

```
//flagCalculo==1 y AdcRegs.ADCTRL1.bit.SEQ_CASC=0 para 20kHz
```

```
//flagCalculo==2 y AdcRegs.ADCTRL1.bit.SEQ_CASC=0 para 10kHz
```

### ***Cambio de Tiempo de Atraso de Implementación***

El DPS utilizado posee un módulo ePWM que se sincroniza con el ADC, modificando ciertos registros permite capturar 1 o 2 muestras por periodo del PWM. Los registros en cuestión son:

EPwm1Regs.CMPCTL.bit.LOADAMODE, EPwm1Regs.CMPCTL.bit.LOADBMODE, EPwm2Regs.CMPCTL.bit.LOADAMODE y EPwm2Regs.CMPCTL.bit.LOADBMODE.

```
//LOADMODE=0 --> Carga en CTR = Cero: Contador de base de tiempo igual a cero  
(TBCTR = 0x0000)
```

```
//LOADMODE=1 --> Carga en CTR = PRD: Contador de base de tiempo igual al periodo  
(TBCTR = TBPRD)
```

```
//LOADMODE=2 --> Carga en CTR = Cero o CTR = PRD
```

```
//LOADMODE=3 --> Congelar (no se pueden realizar cargas)
```

## Resultados de Implementación Experimental

En esta sección se presentan las mediciones realizadas para los mismos ensayos realizados en simulación; siendo el primero de ellos realizado con carga lineal, pasando del 25% de carga al 100%. El segundo ensayo realizado se corresponde con la carga nominal, incorporando un puente de diodos y un filtro capacitivo antes de la carga puramente resistiva.

Las condiciones a las que fue sometido el sistema de control han sido para 1 periodo completo y medio periodo de atraso de implementación de la acción de control. Ambos casos evaluados para una frecuencia de muestreo de 20kHz y 40kHz.

En las siguientes capturas de osciloscopio se presentan las siguientes mediciones.

- **Canal 1 (C1):** Tensión de salida del inversor.
- **Canal 2 (C2):** Corriente sobre el inductor.
- **Canal 3 (C3):** Corriente sobre la carga.

### Ensayos con Carga Lineal

El primer ensayo realizado consistió en aplicar una referencia reducida, indicada en la ecuación (41). Siendo  $Amp=50$ ,  $offset=0$  y adquiere un valor de  $T_s=50\mu s$  ya que se comenzó con una frecuencia de muestreo de 20kHz.

$$V_{ref} = Amp \cdot \sin(2\pi \cdot 50Hz \cdot T_s) + offset \quad (41)$$

La respuesta obtenida se aprecia en la Figura 32, observando un desplazamiento vertical de la tensión. Por este motivo se decidió incorporar un  $offset$  para obtener un valor medio nulo de la señal de tensión para los siguientes ensayos.

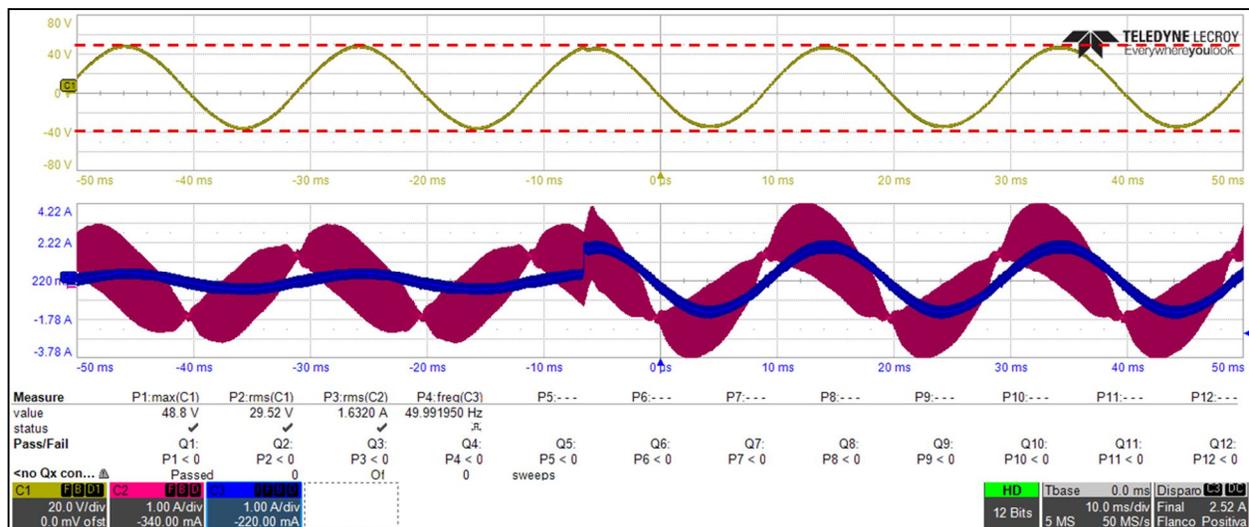


Figura 32. Ensayo preliminar con carga lineal,  $f_s = 20kHz$ , referencia reducida.

En la Figura 33 se observa la respuesta obtenida para una referencia con los siguientes parámetros de la referencia:  $Amp = 311$ ,  $offset = -15,55$ . Obteniendo una onda senoidal simétrica, pero con una amplitud reducida, es decir, menor a 311V.

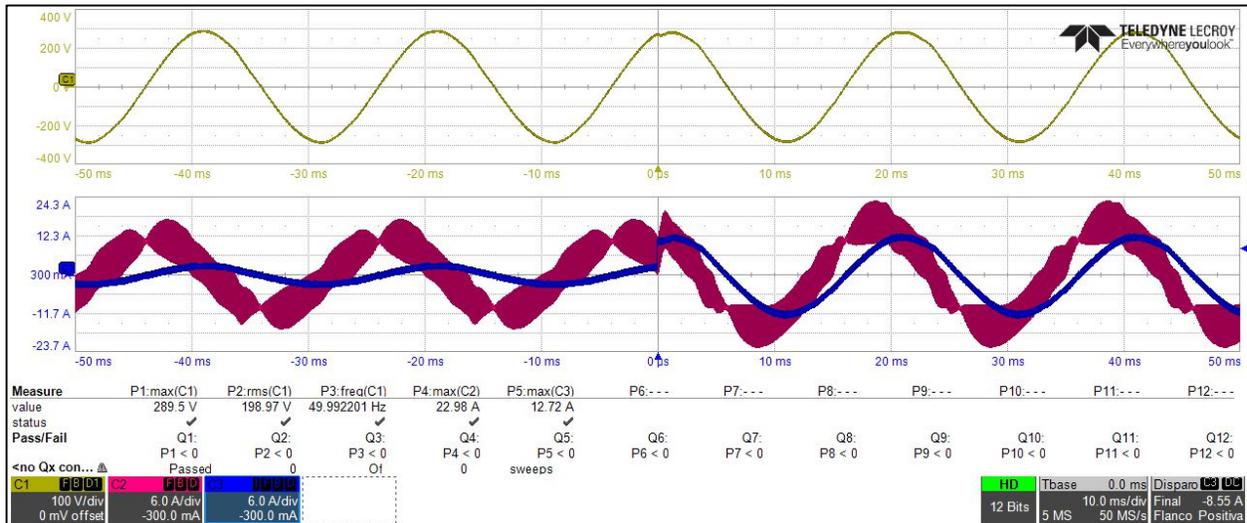


Figura 33. Ensayo preliminar con carga lineal,  $f_s = 20kHz$ ,  $T_d = T_s$

Con estos primeros ensayos se obtuvieron las siguientes conclusiones:

- Es necesario aplicar un offset para centrar la tensión de salida en 0V.
- Se debe aumentar el valor de pico de la referencia, por encima de los 311V.

A continuación se presentan las mediciones realizadas para cada atraso de implementación en estudio, utilizando en todos los casos la referencia de la ecuación (42).

$$V_{ref} = 335 \sin(2\pi \cdot 50Hz \cdot T_s) - 21,77 \quad (42)$$

En la Figura 34 se puede apreciar la medición tomada para un periodo de atraso completo y una frecuencia de muestreo de 20kHz.

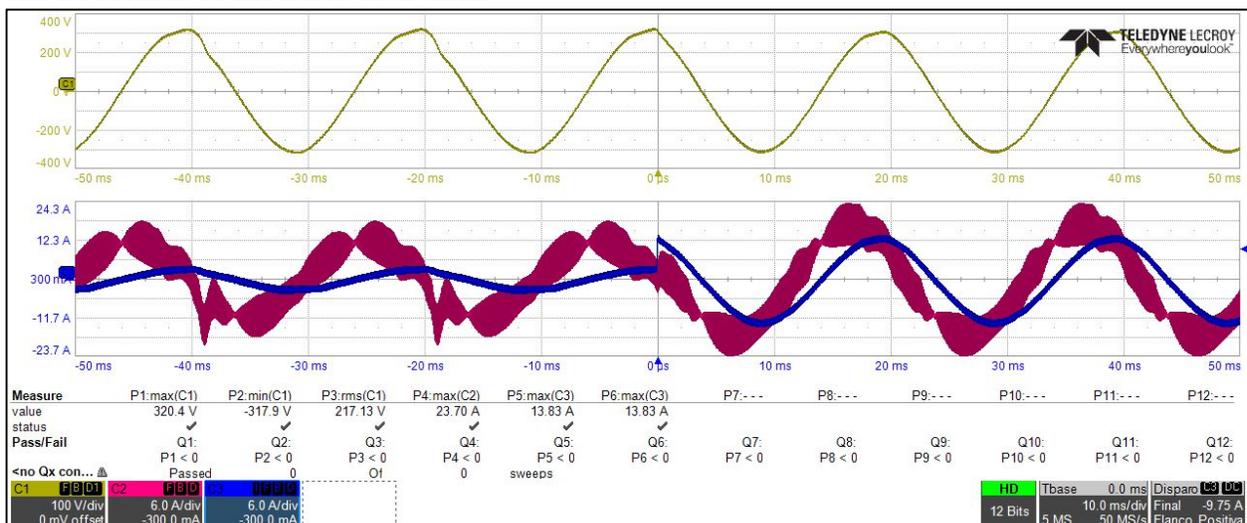


Figura 34. Salto de carga lineal,  $f_s = 20kHz$ ,  $T_d = T_s$

Se aprecian distorsiones para la carga reducida, ocasionada por una no linealidad en la demanda de corriente del inductor, y tras conectar la carga nominal se obtuvo una forma de onda más similar a la referencia.

En cuanto a la Figura 35 se tiene un atraso de medio periodo, con distorsiones en tensión tanto en carga reducida como en carga nominal. Las corrientes para ambos casos de 20kHz se tienen las mismas formas de ondas.

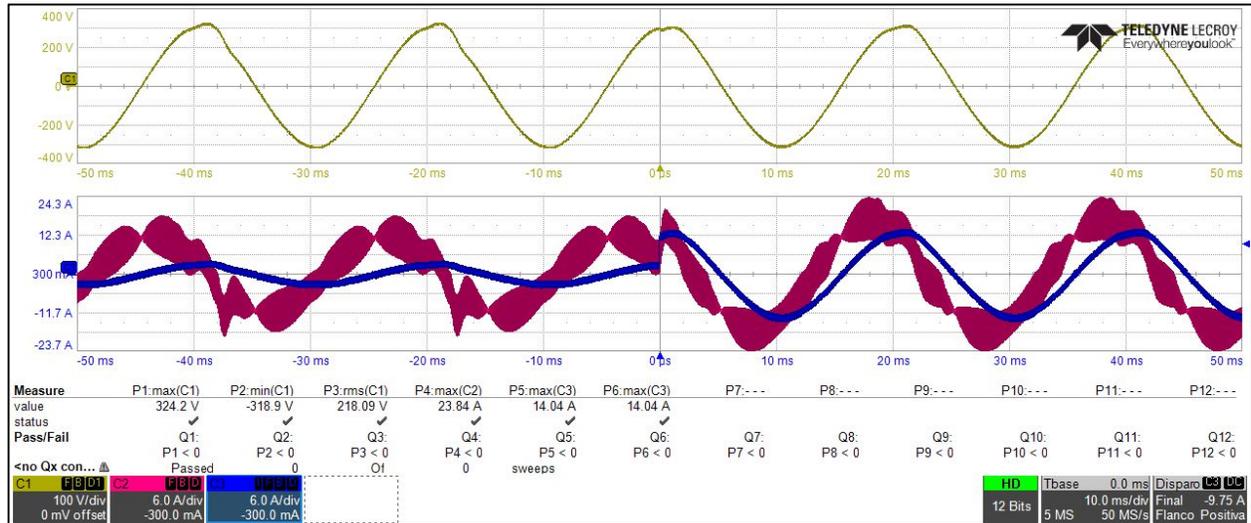


Figura 35. Salto de carga lineal,  $f_s = 20kHz$ ,  $T_d = 0,5 \cdot T_s$

En la Figura 36 se observan mediciones realizadas a 40kHz, con un periodo completo de atraso. Y en la Figura 37 para medio periodo de atraso.

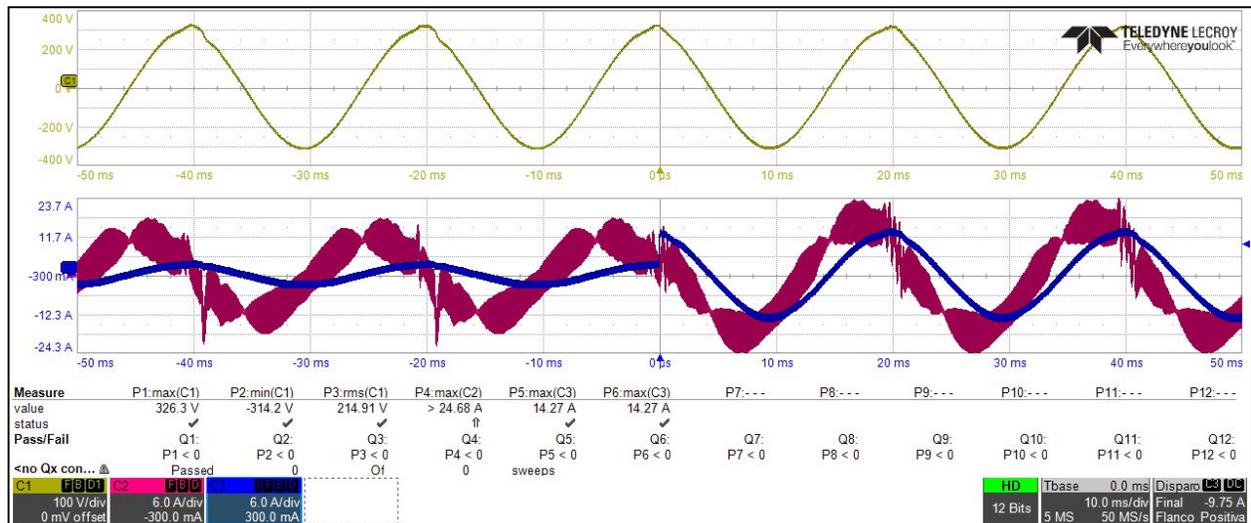


Figura 36. Salto de carga lineal,  $f_s = 40kHz$ ,  $T_d = T_s$

Para las 4 condiciones ensayadas se apreciaron deformaciones en carga reducida, además de presentar un valor medio distinto de cero (puede inferirse de analizar los valores picos en las

mediciones de osciloscopio). Al momento de conectar la carga nominal se produce una perturbación al sistema, que en todos los casos se ha podido compensar rápidamente.

En régimen permanente de carga nominal es cuando se obtuvieron las mejores formas de onda en tensión, aunque se presentan no linealidades en el sistema dadas por la corriente del inductor.

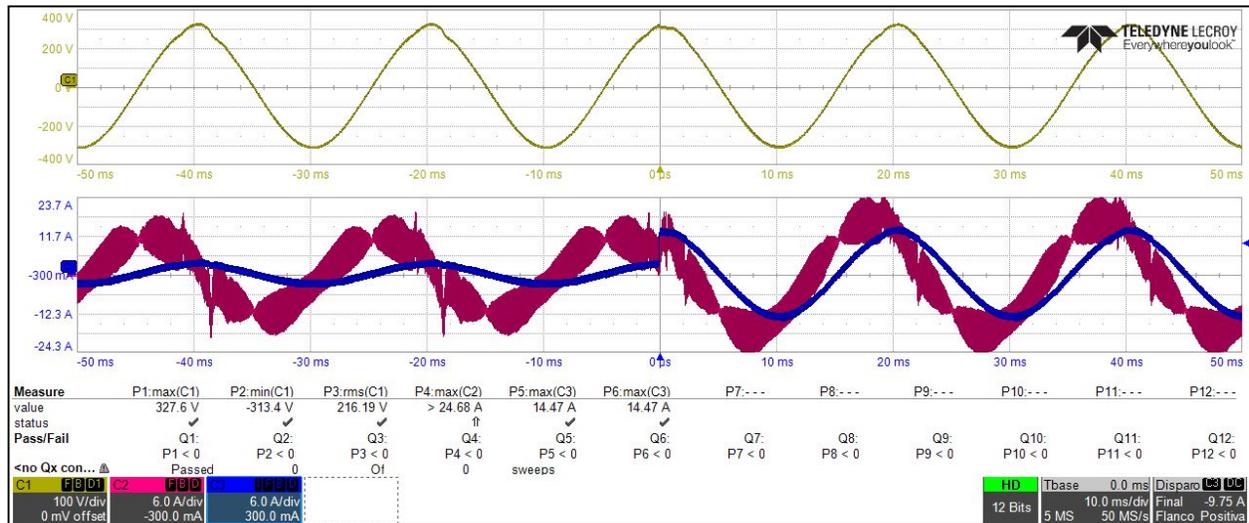


Figura 37. Salto de carga lineal,  $f_s = 40kHz$ ,  $T_d = 0,5 \cdot T_s$

### ***Ensayos con No Carga Lineal***

En los siguientes ensayos se introdujo un rectificador y un filtro capacitivo, que se conecta al banco de resistores con carga nominal.

La referencia utilizada en todos los casos es la expresada en la ecuación siguiente.

$$V_{ref} = 311 \cdot \sin(2\pi \cdot 50Hz \cdot T_s) \quad (43)$$

A continuación, se observan las mediciones realizadas para una frecuencia de muestreo de 20kHz. A simple vista se observa una demanda de corriente asimétrica y un offset positivo en la tensión de salida para ambos casos. Por otra parte, se aprecian los armónicos en la tensión de salida en los múltiplos de la frecuencia de muestreo.

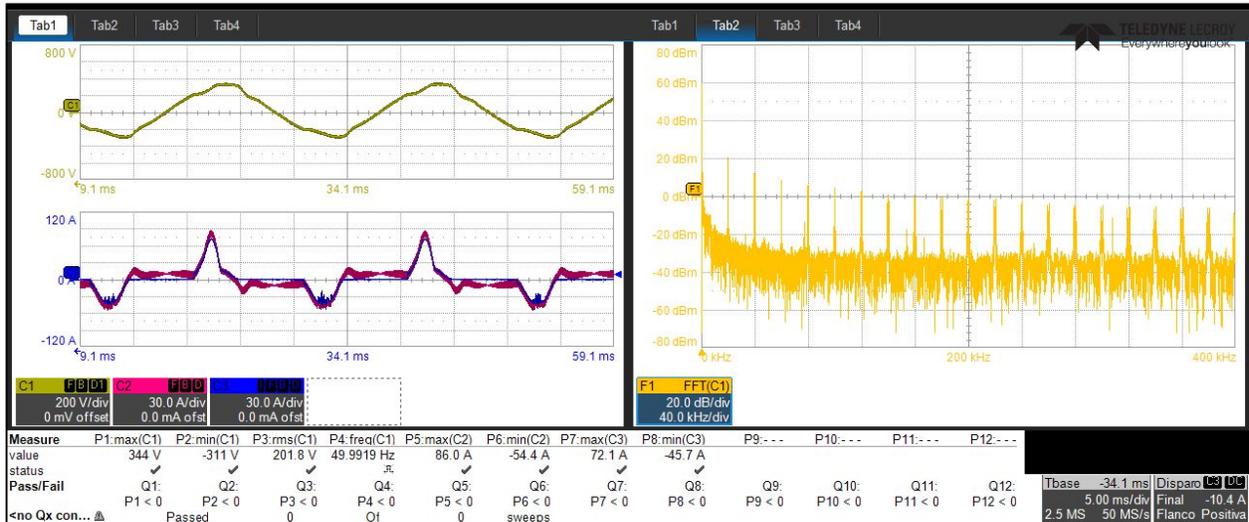


Figura 38. Carga no lineal,  $f_s = 20\text{kHz}$ ,  $T_d = T_s$

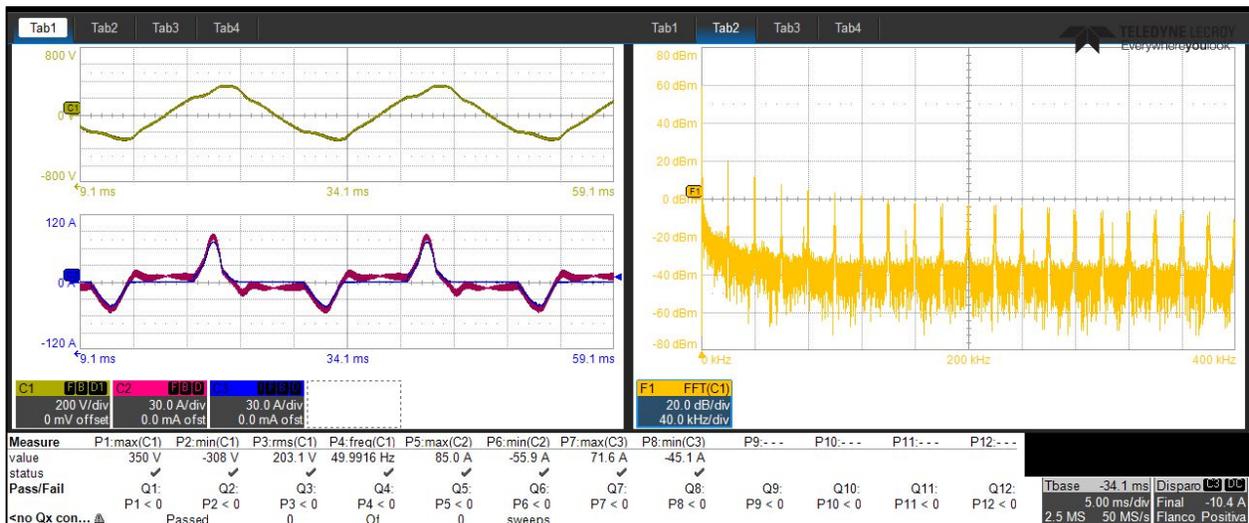


Figura 39. Carga no lineal,  $f_s = 20\text{kHz}$ ,  $T_d = 0,5 \cdot T_s$

En la Figura 40 se presenta las mediciones con la frecuencia de muestreo de 40kHz y un atraso de un periodo, y en la Figura 41 se tiene la misma frecuencia de muestreo y medio periodo de atraso de implementación.

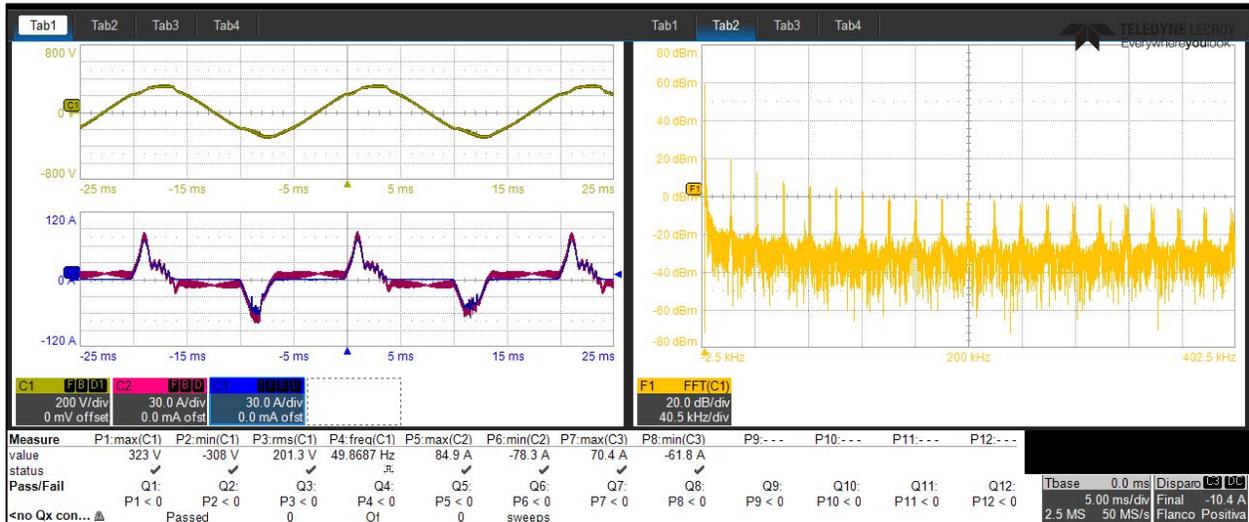


Figura 40. Carga no lineal,  $f_s = 40kHz$ ,  $T_d = T_s$

Al igual que para  $f_{sw} = 20kHz$ , se presentan distorsiones tanto en tensión como en corriente.

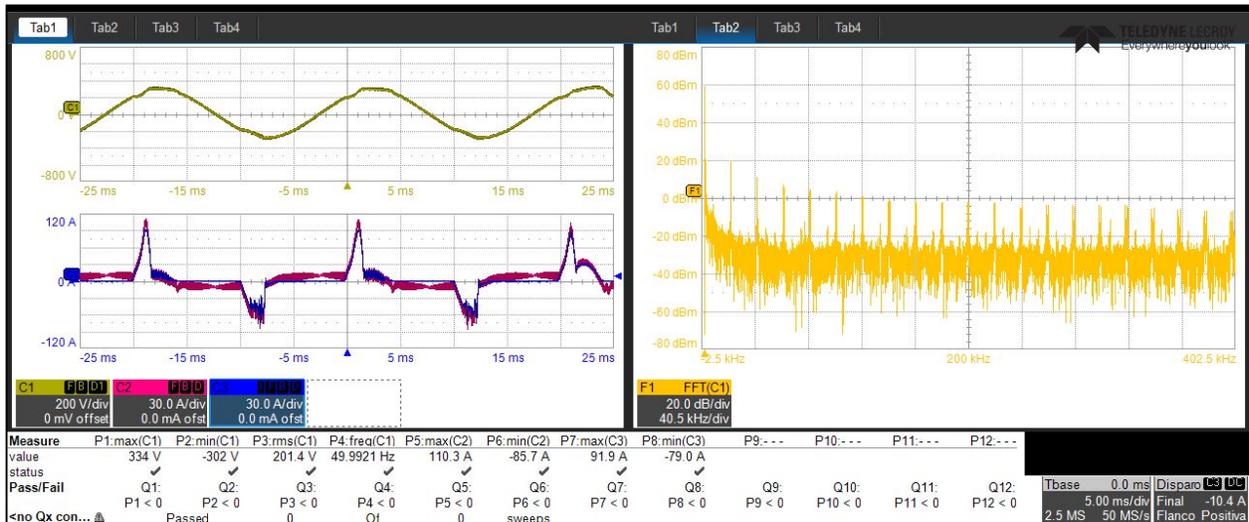


Figura 41. Carga no lineal,  $f_s = 40kHz$ ,  $T_d = 0,5 \cdot T_s$

Analizando las formas de ondas de tensión en los 4 casos presentados, resulta que para una mayor frecuencia de muestreo y medio periodo de atraso es cuando la tensión se aproxima más a una forma sinusoidal, siendo más similar a los resultados obtenidos en simulación. Asimismo, es necesario un mayor ajuste de los controladores y del modelado del sistema para obtener resultados adecuados a los estándares de generación de energía.

## **Conclusiones**

---

A lo largo de este trabajo se ha demostrado la viabilidad y efectividad del diseño de una estrategia de control digital de doble lazo aplicada a un inversor monofásico. La implementación de controladores clásicos permitió lograr un compromiso adecuado entre simplicidad computacional, robustez y desempeño dinámico, adaptándose a distintas frecuencias de muestreo y niveles de atraso de implementación.

Las simulaciones realizadas en PSIM, complementadas con pruebas experimentales en laboratorio, validaron el comportamiento del sistema ante perturbaciones de carga, tanto lineales como no lineales. Se evidenció que una mayor frecuencia de muestreo y un menor atraso en la aplicación de la acción de control conducen a mejores resultados en términos de estabilidad, rapidez de respuesta y forma de onda de la tensión de salida. Asimismo, se observaron las limitaciones inherentes al control clásico en presencia de cargas no lineales, sugiriendo la posibilidad de futuras mejoras mediante técnicas de control más avanzadas, como control predictivo o adaptativo.

Este trabajo sienta las bases para el desarrollo de convertidores inteligentes de mayor calidad, adaptables a las exigencias de las microrredes modernas, con un diseño robusto, replicable y sustentado en fundamentos teóricos sólidos.