

Controladores Digitales de Señal

Presentación: Ing. Aguirre Gabriel Y.

Autor: Ing. GUILLERMO A. FERNÁNDEZ

Carrera de Ingeniería Electrónica – Facultad de
Ingeniería Universidad Nacional de Misiones

Oberá – Misiones – Argentina

Año 2024

Introducción

¿Qué es un DSC ?

- Es un dispositivo que toma características de los Microcontroladores y de los Procesadores Digitales de Señal (DSP).
- Podemos decir que es un Microcontrolador potenciado para trabajar con Procesamiento Digital de Señal.

¿Para qué pueden utilizarse los DSCs?

• VOZ Y SONIDO

- Filtros para Eliminación de Ruidos.
- Reproducción de Sonido.
- Reconocimiento de Voz.
- Etc.

• AUTOMÓVILES

- Dirección Hidráulica Asistida.
- Control de Potencia.
- Control y Dosificación de Combustible.
- Etc.

• CONTROL DE MOTORES ELÉCTRICOS

- Regulación de Velocidad.
- Control de Posición y Sentido de Giro.
- Etc.

• CONTROL DE SENSORES

- Detección Infrarroja Pasiva (PIR) bidimensional.
- Detección de rotura de Cristales.
- Sensado de vibraciones.

• REGULACIÓN Y MONITOREO DE SIST. DE ALIMENTACIÓN

- Convertidores CA-CC (rectificadores).
- Convertidores CC-CC.
- Convertidores CC-CA (inversores).
- Fuentes de Alim. Ininterrumpida (UPS).
- Control de Carga de Bancos de Baterías.

• CONEXIÓN A INTERNET

- Monitoreo Remoto de equipos y Procesos Industriales.
- Diagnóstico Remoto de Equipos Industriales.
- Sistemas de Seguridad.

Fabricantes de DSCs

- **TEXAS INSTRUMENTS**



- **FREESCALE (MOTOROLA)**

- **ANALOG DEVICE**



- **MICROCHIP (dsPICs)**



- **ATMEL (arduinios)**



- Los dsPICs pertenecen a una familia de controladores digitales con una amplia gama de dispositivos orientados a diferentes aplicaciones.
- Microchip dispone de tres familias de DSCs (de 16bits):
 - Familia **dsPIC30Fxxxx**
(Velocidad de procesamiento hasta 30 MIPS).
 - Familia **dsPIC33Fxxxx**
(Velocidad de procesamiento hasta 40 MIPS).
 - Familia **dsPIC33Exxxx(Nueva)**
(Velocidad de procesamiento hasta 70 MIPS).

PIC18F1320, velocidad de procesamiento hasta 10 MIPS (con cristal HS de 10MHz + PLL)

MIPS = Millones de Instrucciones por Segundo



Características de los dsPIC30Fxxx

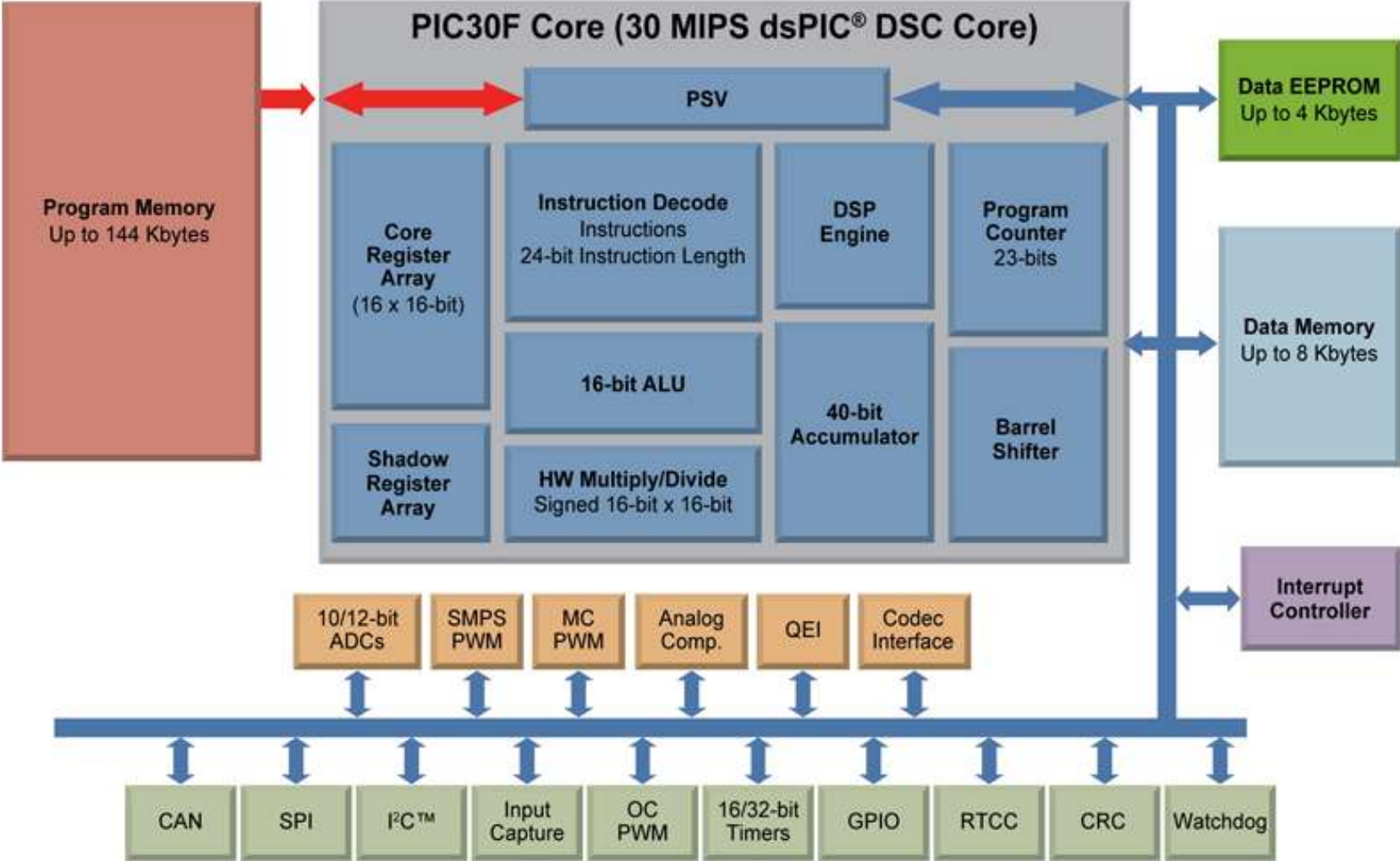


DIAGRAMA DE BLOQUES DE LOS dsPIC30Fxxx

Características de los dsPIC30Fxxx

RECURSO	Rango de Valores
Memoria de Programa FLASH	12 Kb – 144 Kb
Memoria de Datos RAM	512 Bytes – 8 Kb
Memoria de Datos EEPROM	1 Kb – 4 Kb
Pines en el Encapsulado	18 pines – 80 pines
Voltaje de Alimentación	2,5 V – 5,5 V
Mod. Temporizadores de 16/32bits	Hasta 6
Mod. de Captura de Entrada	Hasta 8 entradas
Mod. Comparador / PWM	Hasta 8 salidas

Características de los dsPIC30Fxxx

RECURSO	Rango de Valores
Mod. PWM p/Control de Motores	De 6 a 8 Salidas
Mod. Conversor A/D de 10 bits	Hasta 16 ent. (máx.500ksps)
Mod. Conversor A/D de 12 bits	Hasta 16 ent. (máx.100ksps)
Mod. UART (Comunic. serial asincrónica)	1 – 2 Módulos
Mod. SPI (Comunic. serial 3 Hilos + masa)	1 – 2 Módulos
Mod. I ² C (Comunic. serial 2 Hilos + masa)	1 Módulo
CAN (comunic. serial en ambientes ruidosos)	1 – 2 Módulos
Mod. Interfaz Codificador de Cuadratura (QEI)	1 Módulo

Características de los dsPIC30Fxxx

Según la aplicación más apropiada, los distintos modelos de la familia, son agrupados por el fabricante de la siguiente forma:

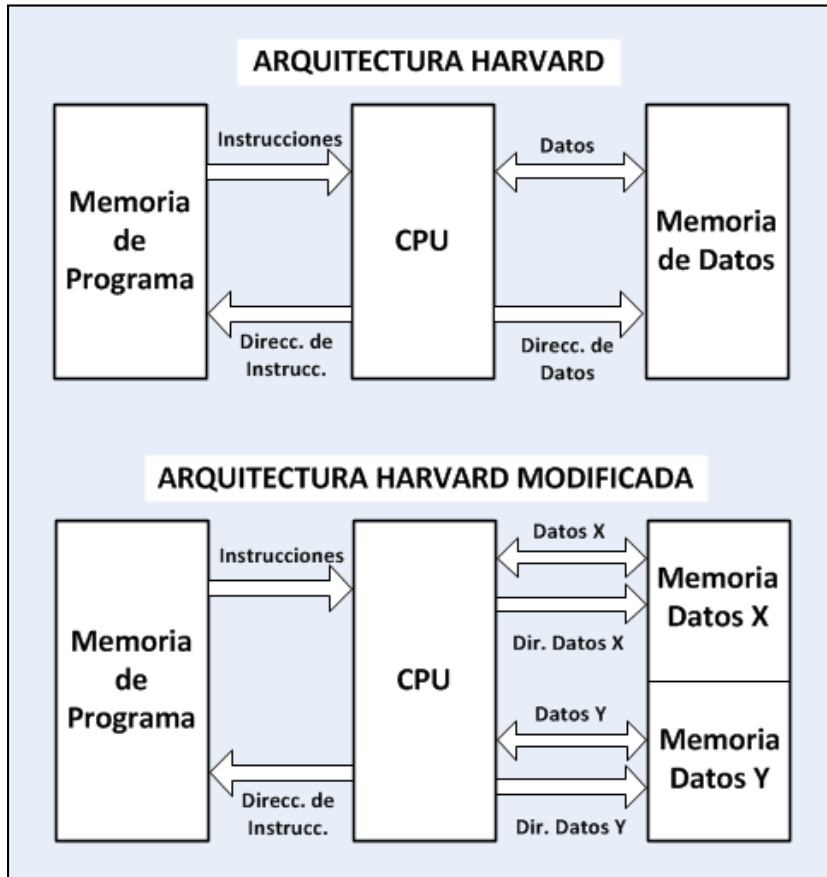
- Dispositivos dsPIC30Fxxx de **Propósito General** (Ej: dsPIC30F3014).
- Dispositivos dsPIC30Fxxx para **Control de Sensores** (Ej: dsPIC30F2011).
- Dispositivos dsPIC30Fxxx para **Control de Motores y Sistemas de Alimentación** (Ej: **dsPIC30F4011**).

dsPIC30F Motor Control and Power Conversion Family

Device	Pins	Program Mem. Bytes/ Instructions	SRAM Bytes	EEPROM Bytes	Timer 16-bit	Input Cap	Output Comp/Std PWM	Motor Control PWM	10-bit A/D 1 Msp	Quad Enc	UART	SPI	I ² C™	CAN
dsPIC30F4012	28	48K/16K	2048	1024	5	4	2	6 ch	6 ch	Yes	1	1	1	1
dsPIC30F4011	40/44	48K/16K	2048	1024	5	4	4	6 ch	9 ch	Yes	2	1	1	1

Características del dsPIC30F4011

CPU tipo RISC (Computador con Set de Instrucciones Reducido)



- **Arquitectura Harvard Modificada**, optimizada para programación en “C” (con varios modos de direccionamiento).
- 84 Instrucciones con diferentes modos de direccionamiento (Instrucciones MCU y DSP).
- Palabras de Instrucción de 24 bits.
- 30 Fuentes de Interrupción.
- 16 Registros de trabajo de 16 bits.
- **Motor DSP con:**
 - Dos acumuladores de 40 bits cada uno.
 - Multiplicador de 17x17 bits con operación en “un ciclo” de números enteros o fraccionales.
 - Registro de Desplazamiento de 40 bits (Shift Barrel), puede realizar corrimiento de ± 16 bits en un solo ciclo.
 - Instrucciones DSP ejecutables en un solo ciclo.

En la arquitectura «**Harvard Modificada**», la existencia de dos memorias de datos con buses propios, permite al DSC ejecutar instrucciones que accedan a dos datos a la vez en un solo ciclo de procesamiento. Este tipo de operaciones son necesarias en procesamiento digital de señales, por ejemplo para multiplicar un coeficiente por un valor, con el fin de obtener un término correspondiente a una ecuación a diferencias.

Características del dsPIC30F4011

• Módulos

- Puertos (B, C, D, E, F) con alta corriente (sink/source): Máx: 25 mA
- Módulo Timer con prescaler programable.
- Módulo Input Capture de 16 bits.
- Módulo Output Compare/PWM de 16 bits.
- Módulos de comunicación serial: SPI, I²C, UART y CAN.

• Módulo PWM para Control de Motor

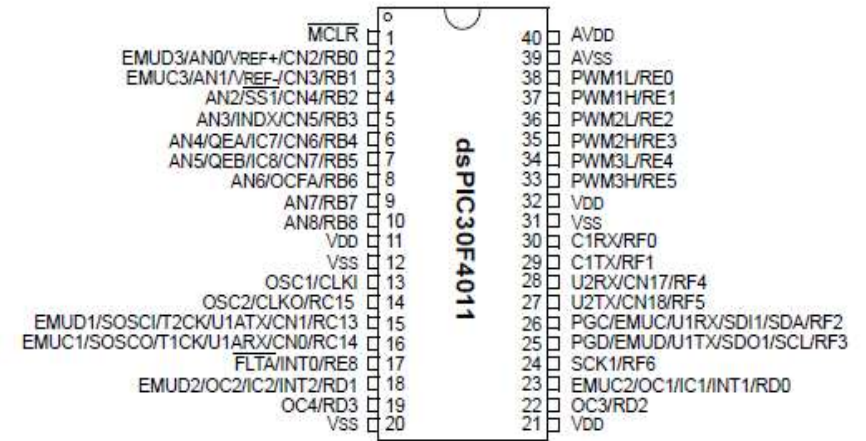
- 6 salidas PWM, independientes o complementarias, pulso centrado o alineado por flanco.
- Base de Tiempo dedicada.
- 3 Generadores de Ciclo Útil.
- Polaridad de Salida Programable.
- Incorporación de Tiempo Muerto (Sólo para salida Complementaria).

• Módulo Conversor A/D

- Conversor de Aproximaciones Sucesivas de 10 bits.
- 4 Canales de Muestreo (Sample/Hold).
- 9 Entradas Analógicas.
- Velocidad máxima de conversión de 500 Ksps (Kilo Sample Per Second).

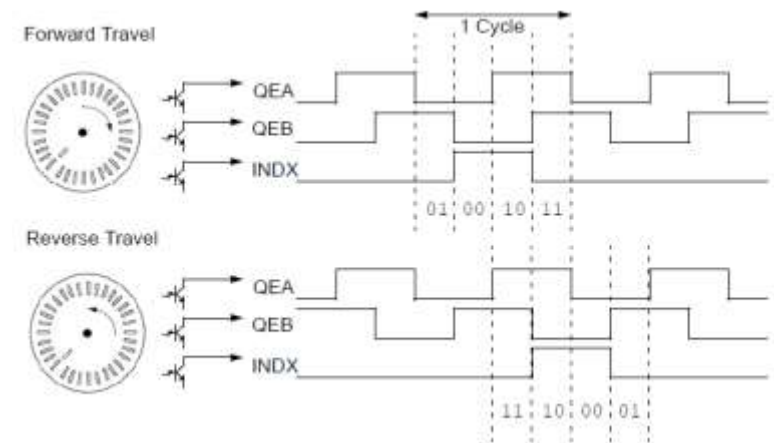
• Módulo Interface Codificador de Cuadratura (QEI)

- Contador de posición Asc./Desc., de 16 bits.
- Estado de Dirección de conteo.
- Entradas Fase A (QEA) y Fase B (QEB), para posición y dirección.
- Entrada INDX, para velocidad.



ESQUEMA DE PINES

Módulo QEI



Codificador Incremental + QEI:
Para detección de posición y velocidad en movimiento rotacional.

Características del dsPIC30F4011

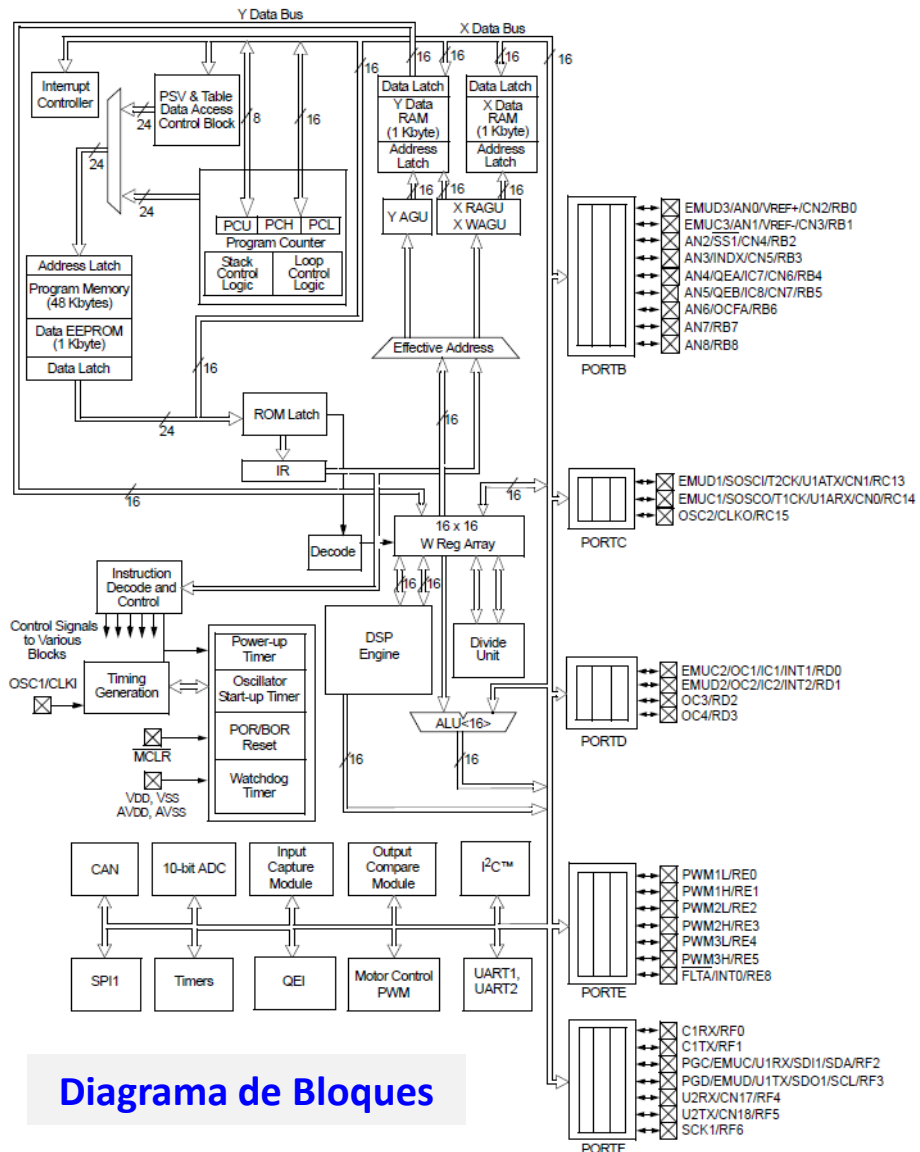
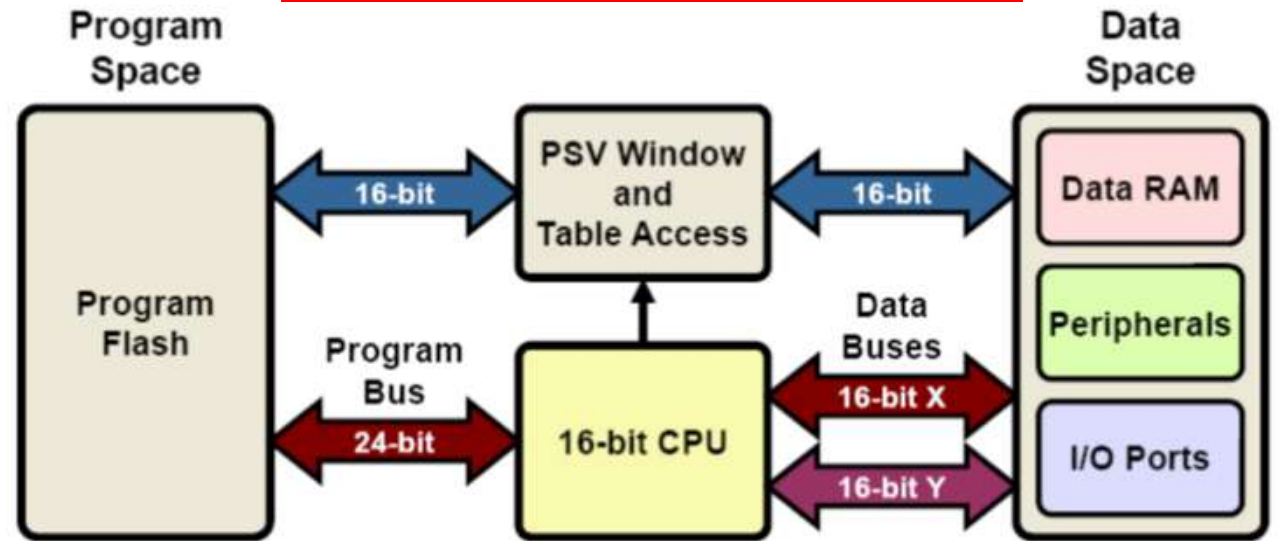


Diagrama de Bloques

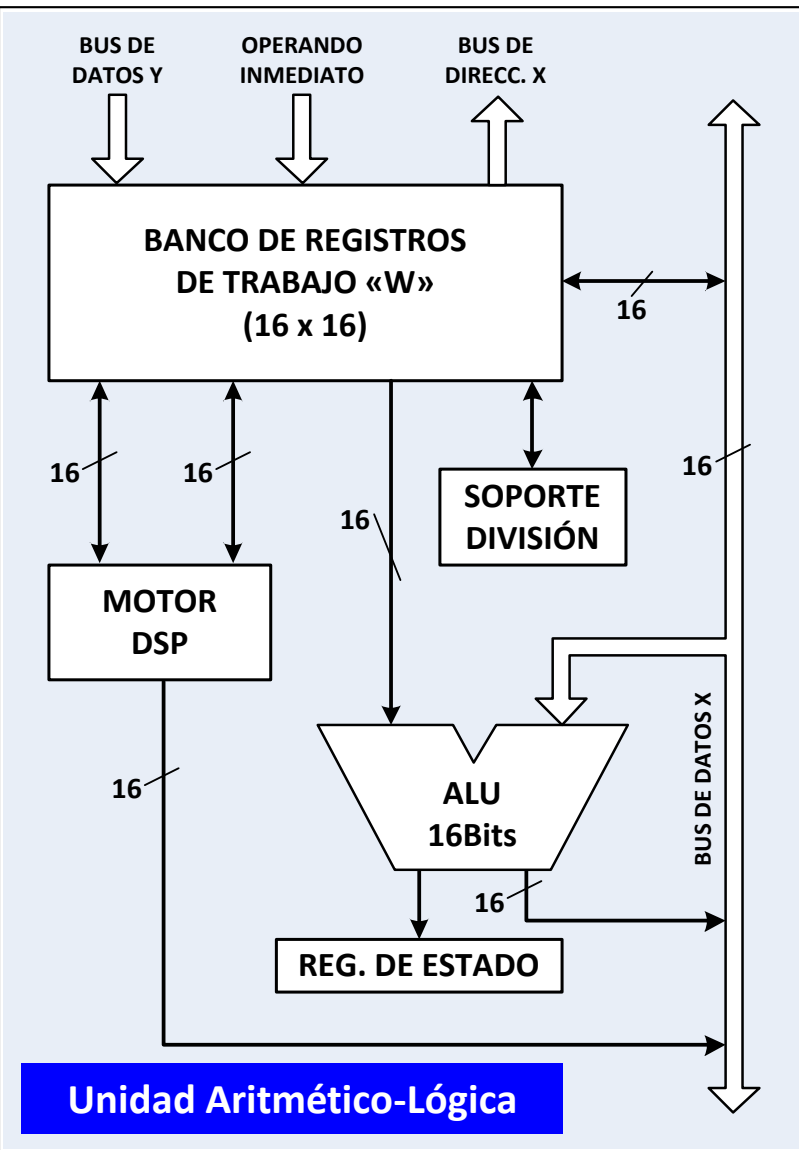
Diagrama de Bloques Simplificado



En el diagrama simplificado se observa:

- Memoria de datos y de programa separadas con múltiples buses de datos (Arquitectura Harvard Modificada). Buses X e Y para acceder a la memoria RAM.
- La CPU maneja datos de 16 bits.
- La memoria de programa almacena instrucciones de 24 bits a través de "Bus Program".

Características del dsPIC30F4011



UNIDAD ARITMÉTICO-LÓGICA (ALU)

- Opera con dos datos de 16 bits generando resultados de 16 bits.
- También puede operar con datos 8 bits.
- Realiza las operaciones aritmético-lógicas correspondientes a las instrucciones MCU.
- El resultado de la operación realizada por la ALU afecta a 5 bits del registro de ESTADO (marcados con negro).



- **DC: MCU ALU Half Carry/Borrow bit**
Indica un acarreo del bit 3 al 4 ó del bit 7 al 8, dependiendo de que la instrucción opere con datos de 8 o 16 bits. (1: Hay acarreo DC; 0: No hay acarreo DC).
- **N: MCU ALU Negative bit**
Indica si el resultado de una operación es un número negativo. Se usa para operaciones con números con signo (en C2). (1: Es negativo; 0: No es negativo).
- **OV: MCU ALU Overflow bit**
Indica si el resultado de una operación ha superado el rango representable en C2. Se usa para operaciones con números con signo (en C2). (1: Hay overflow; 0: No Hay overflow).
- **Z: MCU ALU Zero bit**
Indica si el resultado de una operación ha dado «0». (1: Es «0»; 0: No es «0»).
- **C: MCU ALU Carry/Borrow bit**
Indica si el resultado de una operación ha sobrepasado el rango representable. (1: Hay acarreo DC; 0: No hay acarreo DC).

Características del dsPIC30F4011

BANCO DE REGISTROS DE TRABAJO «W»

- Son utilizados para contener datos, direcciones y desplazamientos, según la instrucción que se ejecute.
- **W0 – W3**: Son utilizados como acumuladores, pueden almacenar datos o direcciones. **W0/WREG** es el acumulador por defecto, como en los microcontroladores.
- **W4 – W7**: Permiten almacenar los operandos correspondientes a instrucciones DSP.
- **W8 – W11**: Son los registros utilizados para almacenar direcciones utilizadas en instrucciones DSP.
- **W12**: Es utilizado para almacenar un offset utilizado en direccionamientos por instrucciones DSP.
- **W13**: Es usado para la post-escritura de las instrucciones DSP.
- **W14**: Permite apuntar a un sector de la pila.
- **W15**: Puntero de pila.

SOPORTE DE DIVISIÓN

- Esta sección de la CPU permite realizar operaciones de división utilizando instrucciones como:

DIVF – 16/16 signed fractional divide

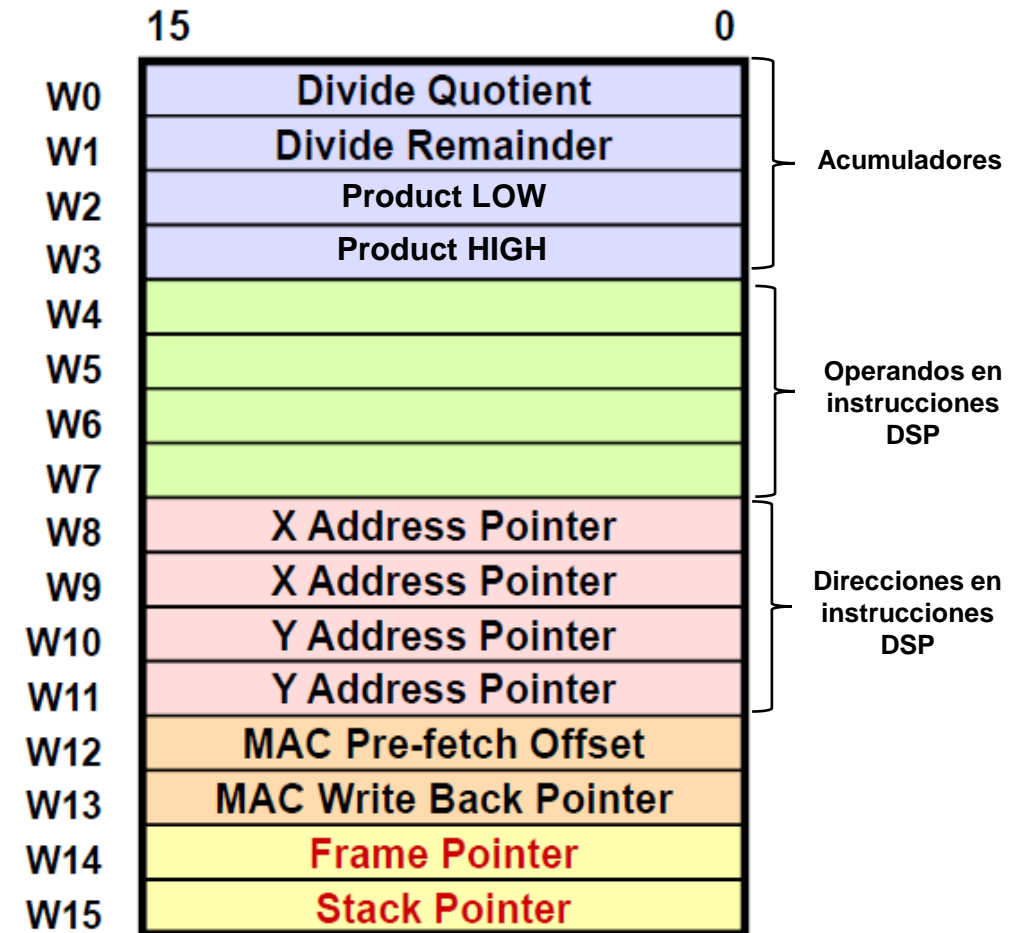
DIV.sd – 32/16 signed divide

DIV.ud – 32/16 unsigned divide

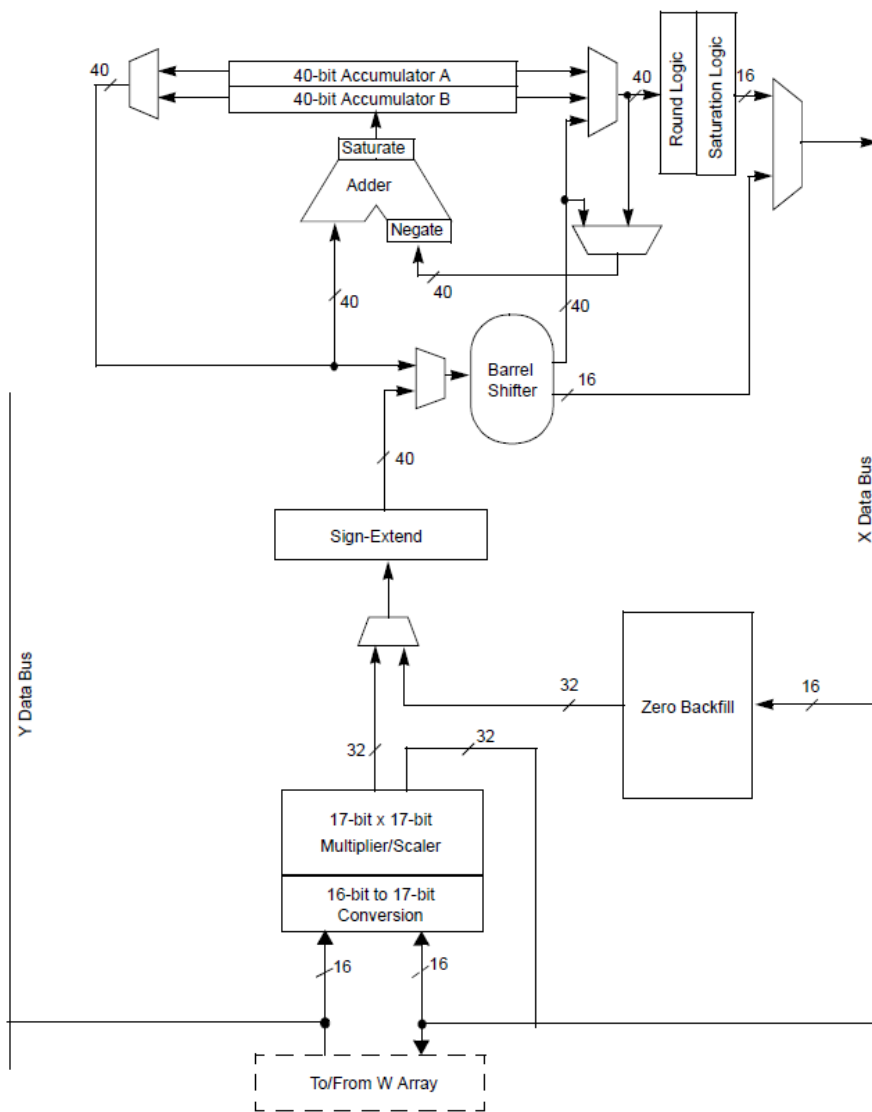
DIV.s – 16/16 signed divide

DIV.u – 16/16 unsigned divide

El cociente de la división es almacenado en W0 y el resto en W1.



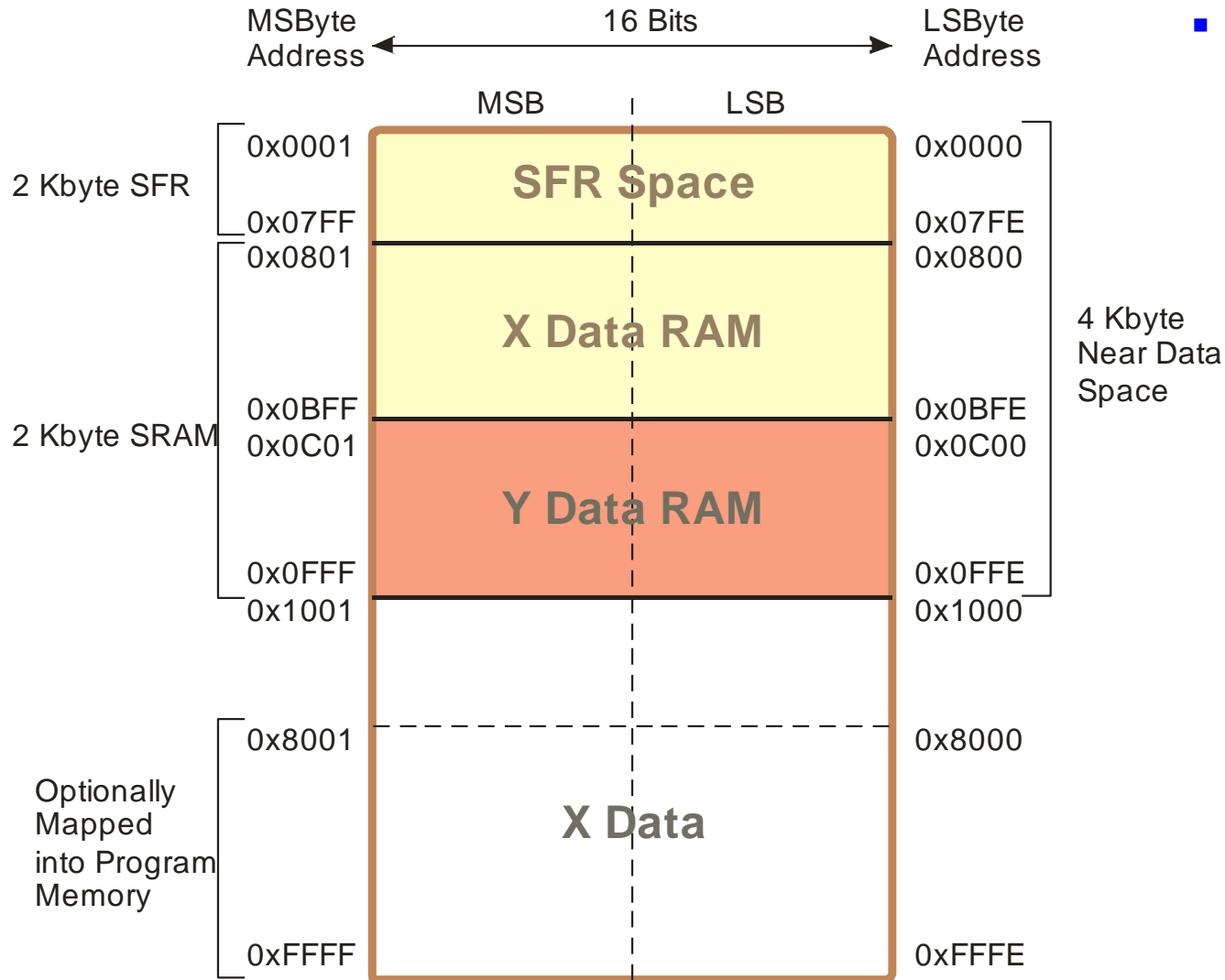
Características del dsPIC30F4011



■ MOTOR DSP

- Posee los recursos físicos para ejecutar las instrucciones DSP (tal como “MAC”, multiplicar y acumular).
- Soporta operaciones con números enteros y fraccionales (con y sin signo).
- Posee el siguiente hardware:
 - ✓ Multiplicador rápido de 17 x 17 bits. Resultado en W3 (parte alta) y W2 (parte baja).
 - ✓ Registro de desplazamiento de 40 bits (Shift Barrel).
 - ✓ Sumador/restador de 40 bits.
 - ✓ 2 Acumuladores de 40 bits cada uno (A y B).
 - ✓ Redondeo Lógico.
 - ✓ Saturación Lógica.

Características del dsPIC30F4011



MEMORIA DE DATOS

- **Espacio SFR (Special Function Register):** En esta porción de memoria SRAM se encuentran los registros de configuración, control y estado de los módulos (reg. para configuración, lectura/escritura de puertos, módulo A/D, módulo PWM).
- **RAM (X) y RAM (Y):** Cada espacio posee un bus de datos y direcciones independiente. La escritura de datos para las dos regiones trata a «X» e «Y» como un solo espacio de memoria, tanto para instrucciones MCU como DSP. De igual forma para la lectura por parte de instrucciones MCU. La lectura de los datos por parte de las instrucciones DSP, puede realizarse en forma independiente y simultánea a los dos espacios de memoria, considerando los registros:

RAM (X): W8 y W9 punteros de direcciones

RAM (Y): W10 y W11 punteros de direcciones

- **X DATA (Ventana de Memoria de Programa):** Este es un espacio opcionalmente utilizado que permite ver de forma transparente parte de la memoria de programa. A esto se denomina **Visibilidad del Espacio de Programa (PSV)**.

Características del dsPIC30F4011

■ INSTRUCCIONES

Functional Group
Move Instructions
Math Instructions
Logic Instructions
Rotate/Shift Instructions
Bit Instructions
Compare/Skip Instructions
Program Flow Instructions
Shadow/Stack Instructions
Control Instructions
DSP Instructions ⁽¹⁾

Table 3-3: Math Instructions

Assembly Syntax	Description	Words	Cycles	Page Number
ADD $f \{, WREG\}^{(1)}$	Destination = $f + WREG$	1	1	5-89
ADD #lit10, Wn	$Wn = lit10 + Wn$	1	1	5-90
ADD Wb, #lit5, Wd	$Wd = Wb + lit5$	1	1	5-91
ADD Wb, Ws, Wd	$Wd = Wb + Ws$	1	1	5-93
ADDC $f \{, WREG\}^{(1)}$	Destination = $f + WREG + (C)$	1	1	5-98
ADDC #lit10, Wn	$Wn = lit10 + Wn + (C)$	1	1	5-99
ADDC Wb, #lit5, Wd	$Wd = Wb + lit5 + (C)$	1	1	5-100
ADDC Wb, Ws, Wd	$Wd = Wb + Ws + (C)$	1	1	5-102
DAW.B Wn	$Wn = \text{decimal adjust } Wn$	1	1	5-183
DEC $f \{, WREG\}^{(1)}$	Destination = $f - 1$	1	1	5-184
DEC Ws, Wd	$Wd = Ws - 1$	1	1	5-185
DEC2 $f \{, WREG\}^{(1)}$	Destination = $f - 2$	1	1	5-186
DEC2 Ws, Wd	$Wd = Ws - 2$	1	1	5-187
DIV.S Wm, Wn	Signed 16/16-bit integer divide	1	18 ⁽²⁾	5-189
DIV.SD Wm, Wn	Signed 32/16-bit integer divide	1	18 ⁽²⁾	5-189
DIV.U Wm, Wn	Unsigned 16/16-bit integer divide	1	18 ⁽²⁾	5-191

Características del dsPIC30F4011

TABLE 2-2: DSP INSTRUCTION SUMMARY

Instruction	Algebraic Operation
CLR	$A = 0$
ED	$A = (x - y)^2$
EDAC	$A = A + (x - y)^2$
MAC	$A = A + (x * y)$
MOVSAC	No change in A
MPY	$A = x * y$
MPY.N	$A = -x * y$
MSC	$A = A - x * y$

Ejemplo 1: Descarga acumulador

```
SAC B, #-4, [W5++]
; Left shift ACCB by 4
; Store result to [W5], Post-increment W5
```

El contenido del ACCB se desplaza a la izq. 4 posiciones y lo resultante se almacena en la dirección apuntada por W5, luego W5 sufre un incremento en 2.

Ejemplo 2: Multiplica Wn por Wm y acumula

```
MPY W4*W5, A, [W8]+=2, W6, [W10]-=2, W7
; Multiply W4*W5 and store to ACCA
; Fetch [W8] to W6, Post-increment W8 by 2
; Fetch [W10] to W7, Post-decrement W10 by 2
```

Table 3-11: DSP Instructions (dsPIC30F and dsPIC33F Devices)

	Assembly Syntax	Description	Words	Cycles	Page Number
ADD	Acc	Add accumulators	1	1	5-95
ADD	Ws, #Slit4, Acc	16-bit signed add to Acc	1	1	5-96
CLR	Acc, Wx, Wxd, Wy, Wyd, AWB	Clear Acc	1	1	5-165
ED	Wm*Wm, Acc, Wx, Wy, Wxd	Euclidean distance (no accumulate)	1	1	5-199
EDAC	Wm*Wm, Acc, Wx, Wy, Wxd	Euclidean distance	1	1	5-201
LAC	Ws, #Slit4, Acc	Load Acc	1	1	5-221
MAC	Wm*Wn, Acc, Wx, Wxd, Wy, Wyd, AWB	Multiply and accumulate	1	1	5-229
MAC	Wm*Wm, Acc, Wx, Wxd, Wy, Wyd	Square and accumulate	1	1	5-231
MOVSAC	Acc, Wx, Wxd, Wy, Wyd, AWB	Move Wx to Wxd and Wy to Wyd	1	1	5-245
MPY	Wm*Wn, Acc, Wx, Wxd, Wy, Wyd	Multiply Wn by Wm to Acc	1	1	5-247
MPY	Wm*Wm, Acc, Wx, Wxd, Wy, Wyd	Square to Acc	1	1	5-249
MPY.N	Wm*Wn, Acc, Wx, Wxd, Wy, Wyd	-(Multiply Wn by Wm) to Acc	1	1	5-251
MSC	Wm*Wn, Acc, Wx, Wxd, Wy, Wyd, AWB	Multiply and subtract from Acc	1	1	5-253
NEG	Acc	Negate Acc	1	1	5-269
SAC	Acc, #Slit4, Wd	Store Acc	1	1	5-305
SAC.R	Acc, #Slit4, Wd	Store rounded Acc	1	1	5-307
SFTAC	Acc, #Slit6	Arithmetic shift Acc by Slit6	1	1	5-312
SFTAC	Acc, Wn	Arithmetic shift Acc by (Wn)	1	1	5-313
SUB	Acc	Subtract accumulators	1	1	5-324

Al contenido del ACCA se suma el producto W4*W5, W6 se carga con el contenido apuntado por W8 y luego W8 se incrementa en 2, también W7 se carga con el contenido a apuntado por W10 y luego W10 se decrementa en 2.

Módulos del dsPIC30F4011

OSCILADORES DEL SISTEMA

- El oscilador es el encargado de generar la señal de reloj principal ($F_{CY}=F_{osc}/4$) y todas las auxiliares para los módulos.
- El dsPIC30F4011 dispone de diferentes fuentes para el oscilador (primario, secundario, interno y externo).
- El oscilador posee un PLL interno que permite elevar la frecuencia de oscilación interna.
- El tipo de oscilador es configurado a través de la palabra de configuración FOSC (posición 0xF80000).

Oscillator Mode	Description
XTL	200 kHz-4 MHz crystal on OSC1:OSC2
XT	4 MHz-10 MHz crystal on OSC1:OSC2
XT w/PLL 4x	4 MHz-10 MHz crystal on OSC1:OSC2, 4x PLL enabled
XT w/PLL 8x	4 MHz-10 MHz crystal on OSC1:OSC2, 8x PLL enabled
XT w/PLL 16x	4 MHz-10 MHz crystal on OSC1:OSC2, 16x PLL enabled ⁽¹⁾
LP	32 kHz crystal on SOSCO:SOSCI ⁽²⁾
HS	10 MHz-25 MHz crystal
EC	External clock input (0-40 MHz)
ECIO	External clock input (0-40 MHz), OSC2 pin is I/O
EC w/PLL 4x	External clock input (0-40 MHz), OSC2 pin is I/O, 4x PLL enabled ⁽¹⁾
EC w/PLL 8x	External clock input (0-40 MHz), OSC2 pin is I/O, 8x PLL enabled ⁽¹⁾
EC w/PLL 16x	External clock input (0-40 MHz), OSC2 pin is I/O, 16x PLL enabled ⁽¹⁾
ERC	External RC oscillator, OSC2 pin is Fosc/4 output ⁽³⁾
ERCIO	External RC oscillator, OSC2 pin is I/O ⁽³⁾
FRC	8 MHz internal RC oscillator
FRC w/PLL 4x	7.37 MHz Internal RC oscillator, 4x PLL enabled
FRC w/PLL 8x	7.37 MHz Internal RC oscillator, 8x PLL enabled
FRC w/PLL 16x	7.37 MHz Internal RC oscillator, 16x PLL enabled
LPRC	512 kHz internal RC oscillator

Note 1: The dsPIC30F maximum operating frequency of 120 MHz must be met.

2: LP oscillator can be conveniently shared as a system clock, as well as a Real-Time Clock for Timer1.

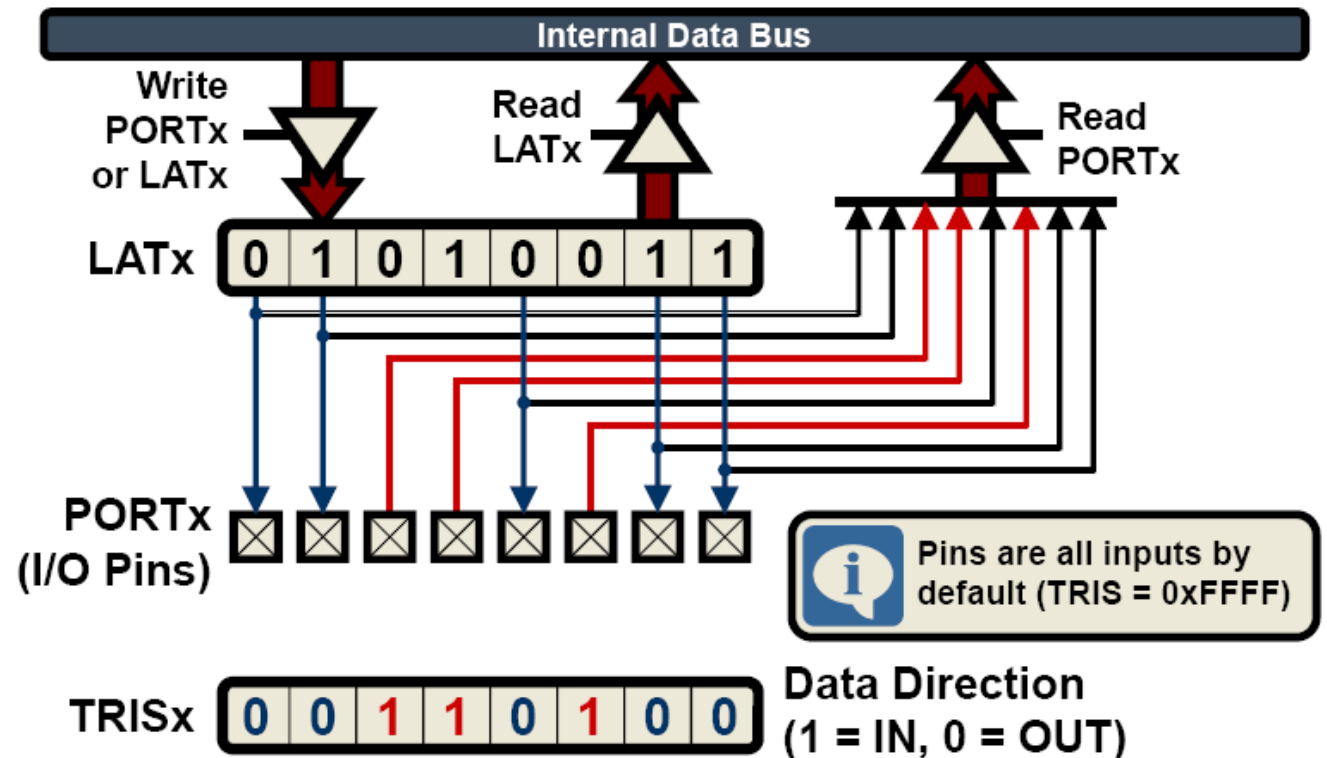
3: Requires external R and C. Frequency operation up to 4 MHz.

Módulos del dsPIC30F4011

PUERTOS DE ENTRADA/SALIDA

- Varios puertos con pines configurables individualmente como entrada o salida.
- Para el control cada puerto dispone de tres registros (latch):
 - **TRISx** = Permite la configuración de los pines del puerto como entrada o salida (1 = Entrada, 0 = Salida). Por defecto (al arrancar) todos los pines son entradas.
 - **PORTx** = Contiene el valor sobre cada pin de entrada, permite la lectura de las entradas.
 - **LATx** = Almacena el dato en cada pin de salida, permite la escritura en las salidas.

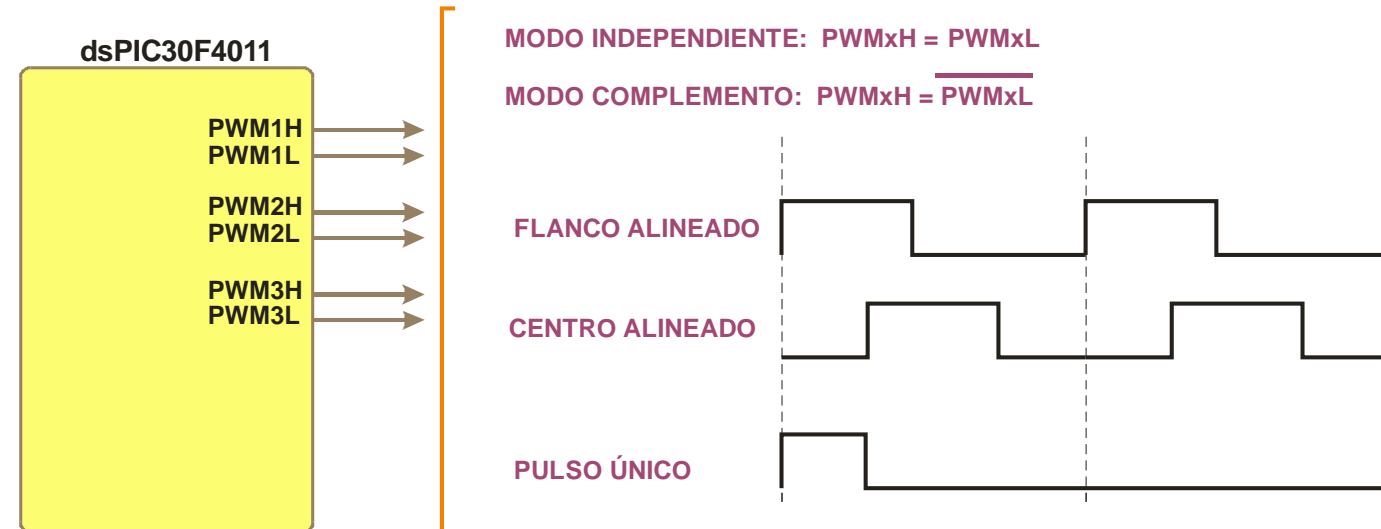
EJEMPLO DE CONFIGURACIÓN



Módulos del dsPIC30F4011

PWM PARA CONTROL DE MOTORES

- 3 Pares de salidas configurables para funcionar de forma independiente (de a par) o en complemento.
 - RE0/PWM1L – RE1/PWM1H.
 - RE2/PWM2L – RE3/PWM2H.
 - RE4/PWM3L – RE5/PWM3H.
- Salidas con modo PWM configurable:
 - PWM FLANCO ALINEADO.
 - PWM CENTRO ALINEADO.
 - PULSO ÚNICO.
- Salidas configurable como activas en alto o en bajo.
- 3 Generadores de ciclo útil independientes.
- Base de tiempo dedicada.
- Posibilidad de incorporación de tiempo muerto.
- Generación de eventos de disparo (por ejemplo, inicio de conversión AD).

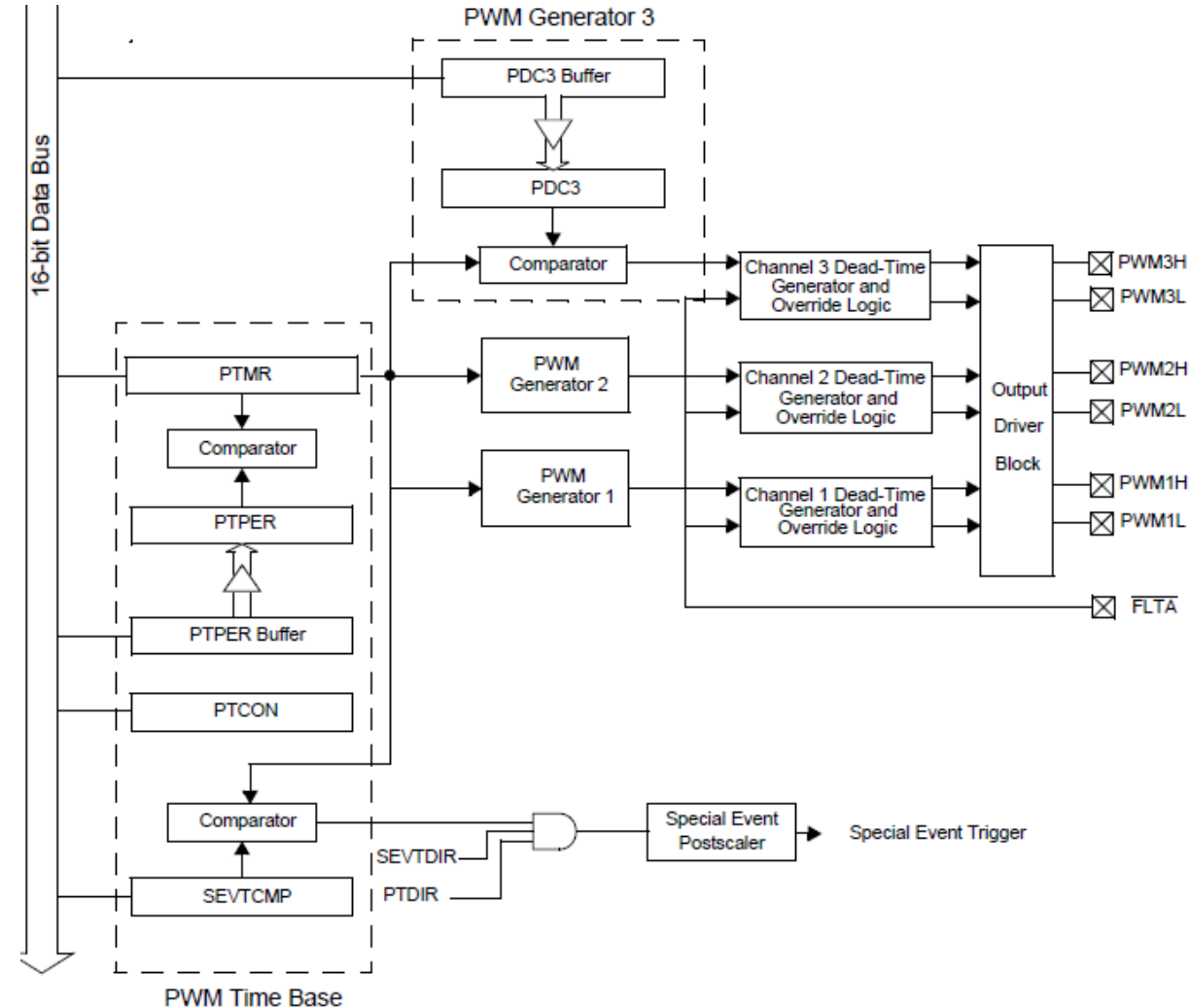


Módulos del dsPIC30F4011

Diagrama en bloques del módulo PWM

- Los registros que permiten generar las señales PWM son:
 - PTMR (0x01C2):** Registro de **15 bits** del CONTADOR de pulsos.
 - PTPER (0x01C4):** Registro de **15 bits** para el PERIODO PWM.
 - PDC1, PDC2, PDC3 (0x01D6; 0x01D8; 0x01DA):** Registros de **16 bits** para el CICLO ÚTIL de cada canal PWM (par de salidas).
- Nota:** Cuando $PTMR = PTPER$, el contador PTMR se reinicia. Los registros PTMR y PTPER son únicos para los canales PWM. Cuando $PTMR = PDCx$, el par de salidas correspondientes “togglea”.
- Para obtener los distintos tipos de salida PWM, la BASE TIEMPO debe configurarse en distintos modos de funcionamiento.

Base de Tiempo	Tipo de salida PWM
NORMAL (Free Running)	FLANCO ALINEADO
CONTEO ASC/DESC.	CENTRO ALINEADO
EVENTO ÚNICO	PULSO ÚNICO



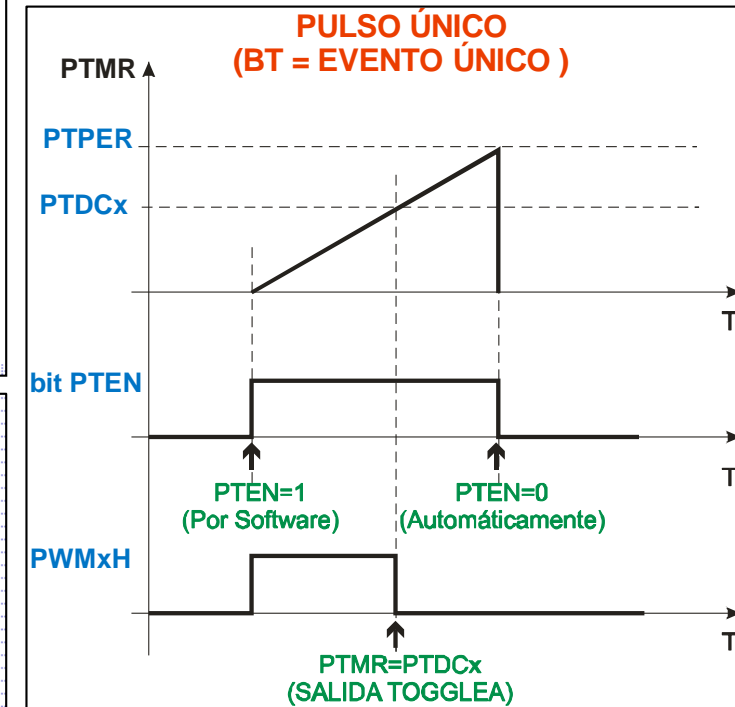
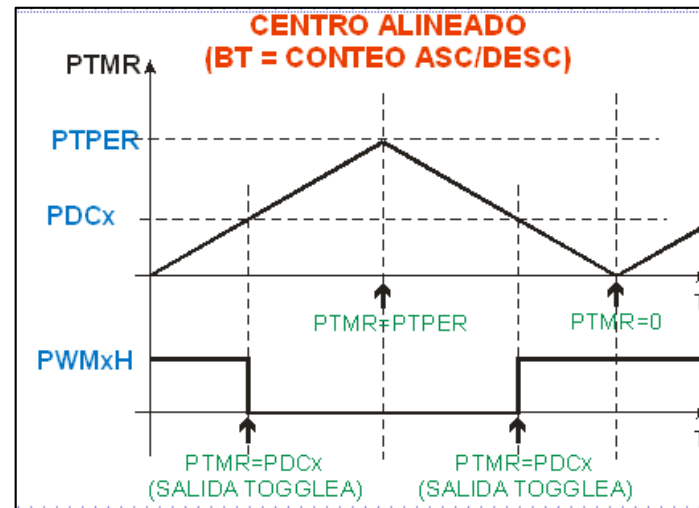
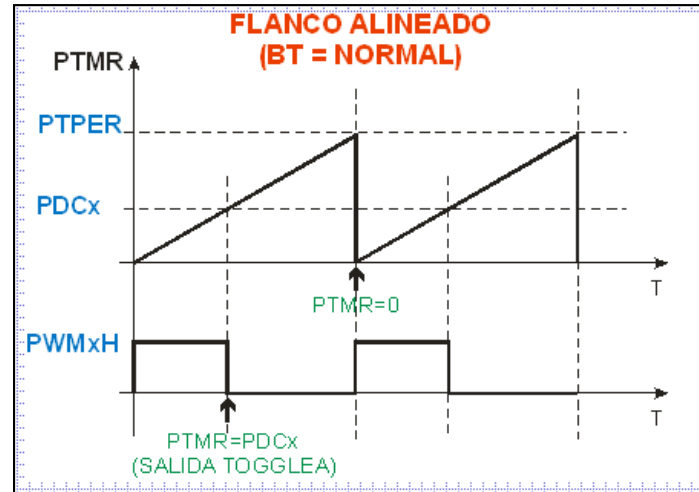
Módulos del dsPIC30F4011

Operación de la base de tiempo y tipos de salidas del módulo PWM

NORMAL (*Free running*): En este caso el PTMR cuenta permanentemente en forma ascendente hasta igualar al periodo $PTPER$. Cuando esto sucede, el contador es reiniciado y puede generarse una interrupción. Todo esto si el bit $PTEN = 1$ (*PWM Time Base Timer Enable bit*) del registro $PTCON$.

CONTADOR ASC/DESC (*up/down*): En este modo, PTMR cuenta en forma ascendente y descendente permanentemente. Primero de forma ascendente hasta alcanzar el valor de $PTPER$ y a continuación en forma descendente hasta llegar a "0". Se puede generar una interrupción cuando $PTMR = 0$ y también cuando $PTMR = PTPER$.

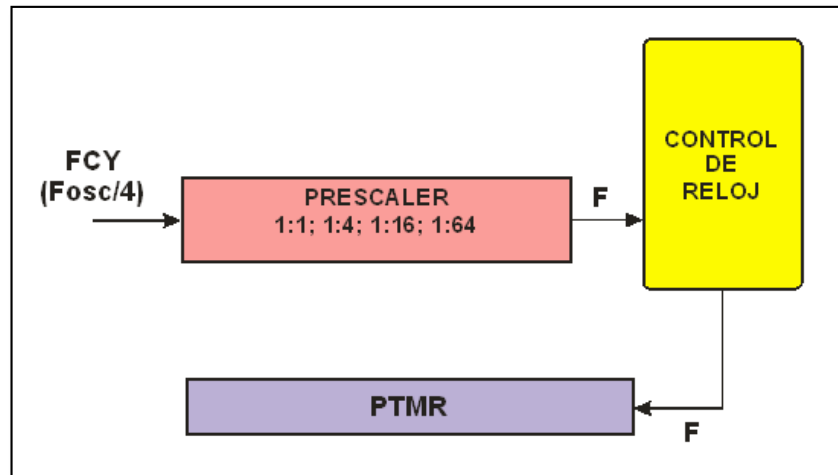
EVENTO ÚNICO: En este modo PTMR comienza el conteo cuando es habilitada la base de tiempo poniendo $PTEN=1$. Luego cuando PTMR alcanza al valor del ciclo útil $PTDCx$, la salida togglea. Luego cuando el contador alcanza el periodo $PTPER$, el mismo reseteado, $PTEN$ se hace "0" y puede generarse una interrupción.



Módulos del dsPIC30F4011

Cálculo del periodo y el ciclo útil de la señal PWM:

La BASE DE TIEMPO (PTMR) posee un PRESCALER, el cual permite dividir la frecuencia de la señal de reloj principal ($F_{cy} = F_{osc}/4$).



Ciclo útil

$$\text{Duty cycle for Free Running Mode: } \frac{PDCx - DT}{PTPER + 1}$$

$$\text{Duty cycle for Up/Down Mode: } \frac{PDCx - DT}{(PTPER + 1) \cdot 2}$$

Note 1: DT (Dead Time) is the DTA<5:0> or DTB<5:0> register value.

2: For Independent PWM mode, ignore the value of DT.

Periodo

$$PTPER = \frac{FCY}{FPWM \cdot (PTMR \text{ Prescaler})} - 1$$

PWM Flanco Alineado (BT: *Free running*)

$$PTPER = \frac{FCY}{FPWM \cdot (PTMR \text{ Prescaler}) \cdot 2} - 1$$

PWM Pulso Centrado (BT: *Up/Down*)

$$PTPER = \frac{FCY}{FPWM \cdot (PTMR \text{ Prescaler})} - 1$$

Example:

FCY = 20 MHz
 FPWM = 20,000 Hz
 PTMR Prescaler = 1:1

$$PTPER = \frac{20,000,000}{20,000 \cdot 1} - 1$$

$$= 1000 - 1$$

$$= 999$$

$$PTPER = \frac{FCY}{FPWM \cdot (PTMR \text{ Prescaler}) \cdot 2} - 1$$

Example:

FCY = 20 MHz
 FPWM = 20,000 Hz
 PTMR Prescaler = 1:1

$$PTPER = \frac{20,000,000}{20,000 \cdot 1 \cdot 2} - 1$$

$$= 500 - 1$$

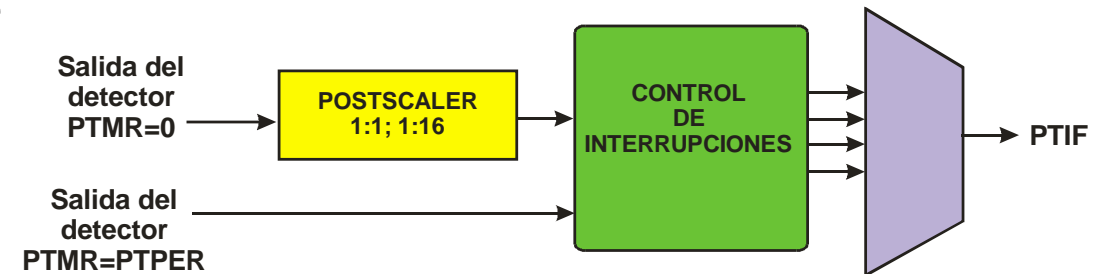
$$= 499$$

Otros registros de configuración de la señal PWM:

El módulo PWM también posee un POSTSCALER, el cual permite retardar la frecuencia con que se producen las interrupciones cuando se alcanza $PTMR=0$. Esto es lo que muestra el siguiente diagrama de bloques.

Los registros de configuración utilizados para este módulo son:

- **PTCON: Configuración del modo de operación de la Base de Tiempo.**
 - Activación/desactivación de la BT.
 - Prescaler y Postscaler.
 - Modo de funcionamiento. Etc.
- **PWMCON1, PWMCON2: Registros de Configuración PWM.**
 - Tipo de salida, independiente o complementaria.
 - Configuración de los pines de salida como PWM o I/O de propósito general. Etc.
- **DTCON1, DTCON2: Registros de Control de Tiempo Muerto.**
- **FLTACON: Registro de Control de Falla A.**



Módulos del dsPIC30F4011

CONVERSOR AD

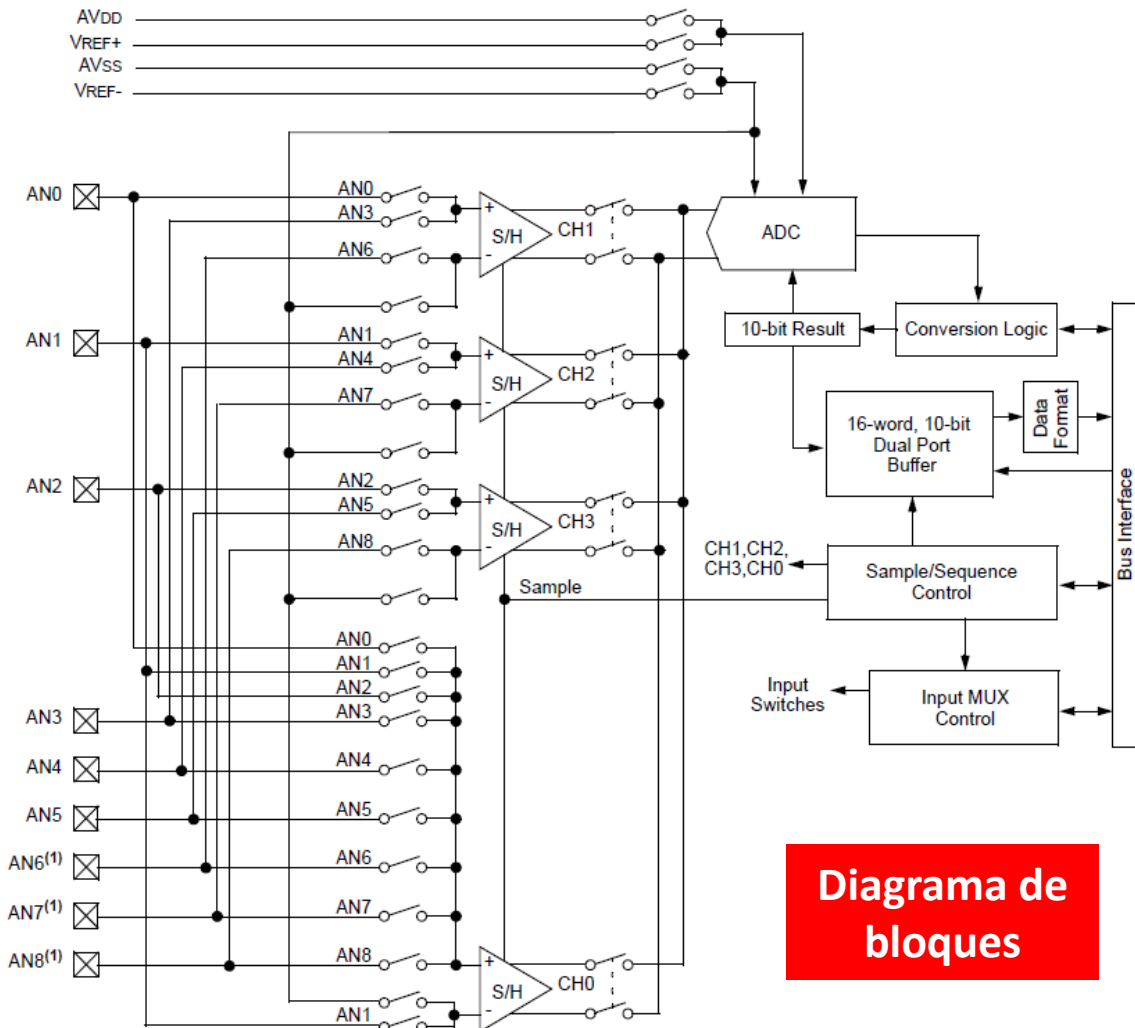


Diagrama de bloques

Este módulo posee las siguientes características:

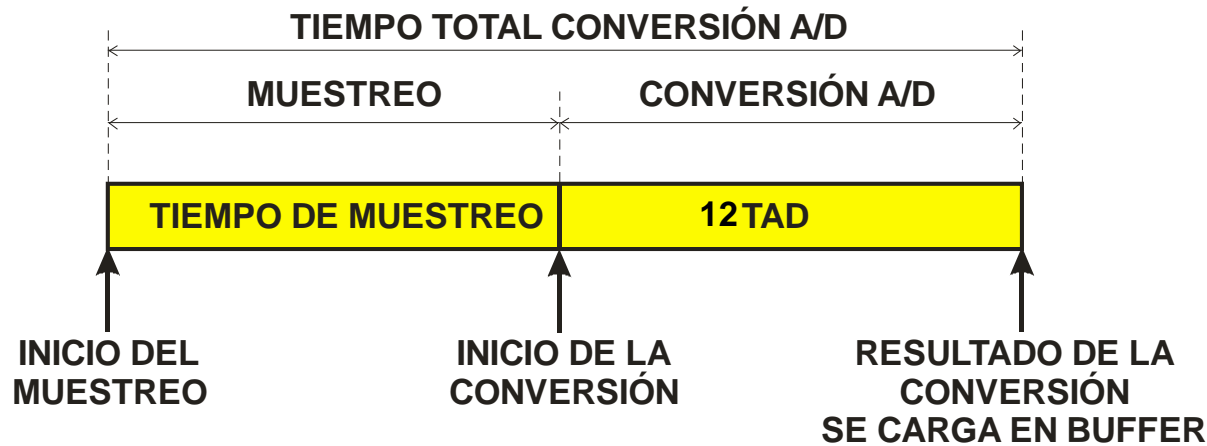
- Conversor de Aprox. Sucesivas con resolución de 10 bits.
- 4 Canales de Muestreo (Sample/Hold).
- 9 Entradas Analógicas (incluido ref. externas).
- Velocidad máxima de conversión de 1 Msps.

En el diagrama de bloques puede observarse:

- Hay 4 circuitos «Sample and Hold» (S/H), encargados de muestrear y retener las señales analógicas que ingresan a las entradas ANx.
- Las entradas ANx se conectan a los amplificadores S/H mediante dos multiplexores analógicos denominados MUXA y MUXB. Estos son configurables independientemente y también puede escogerse cual de los dos multiplexores se utilizará.
- Hay un buffer de memoria, constituido por 16 palabras de 10 bits c/u, el cual permite almacenar el resultado de la conversión. Este buffer puede utilizarse como dos bloques de 8 palabras.

Módulos del dsPIC30F4011

El proceso de conversión es efectuado en dos etapas: MUESTREO y CONVERSIÓN



- **MUESTREO (TSAMP):** Es el tiempo en que los circuitos S/H se mantienen conectados a las entradas ANx (según los multiplexores MUXA y MUXB) para capturar el valor analógico. Este periodo puede iniciarse y finalizar **MANUALMENTE** o en forma **AUTOMÁTICA**.
- **CONVERSIÓN (TAD):** Seguido al tiempo anterior, comienza la conversión A/D, para la cual los circuitos S/H se desconectan de las entradas A/D. Puede iniciarse **MANUALMENTE** o en forma **AUTOMÁTICA**.

TIEMPO TOTAL DEL PROCESO DE CONVERSIÓN

$$T_{TADC} = T_{SAMP} + T_{CONV}$$

$$T_{TADC} = T_{SAMP} + 12 \cdot TAD$$

TSAMP = Tiempo de adquisición.

TAD = Periodo de la señal de reloj de ADC.

$$TAD = T_{CY} * (0.5 * (ADCS\langle 5:0 \rangle + 1))$$

$$ADCS\langle 5:0 \rangle = 2 \frac{TAD}{T_{CY}} - 1$$

ADCS<5:0>, Bits del registro ADCON3

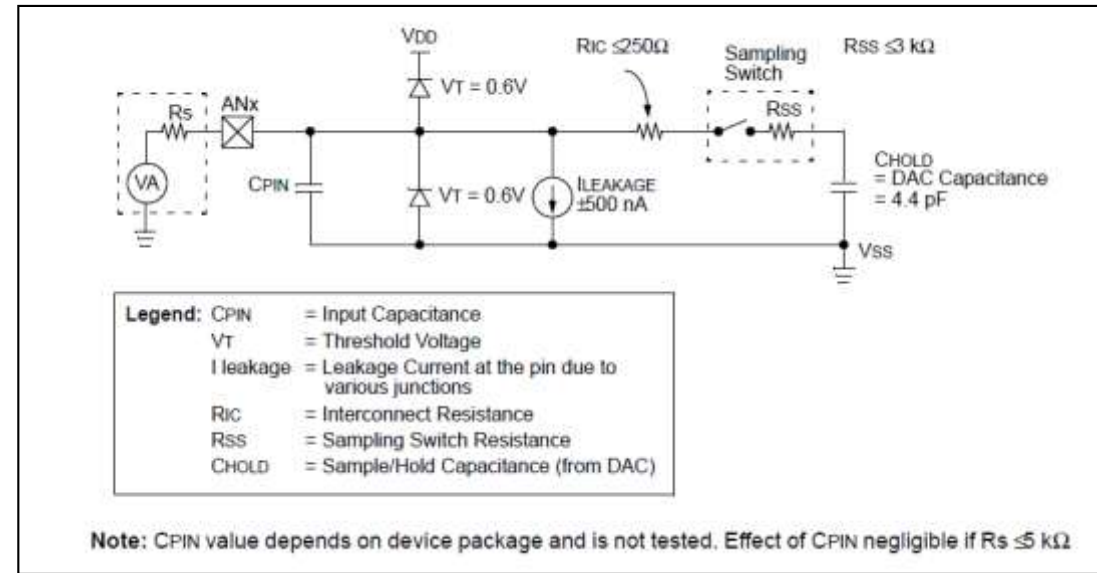
Módulos del dsPIC30F4011

Los tiempos T_{SAMP} y T_{AD} poseen un mínimo que debe respetarse. Esto es indicado en la siguiente tabla.

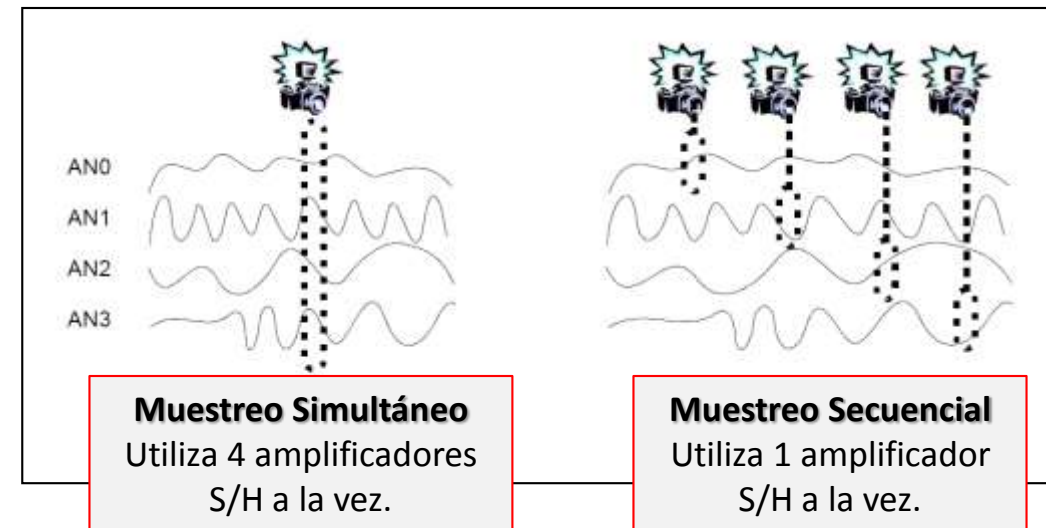
A/D Speed	T_{AD} Minimum	Sampling Time Min.	R_s Max.	V_{DD}	Temperature	A/D Channels Configuration
Up to 1 Msps ⁽¹⁾	83.33 ns	12 T_{AD}	500Ω	4.5V to 5.5V	-40°C to +85°C	
Up to 750 ksp/s ⁽¹⁾	95.24 ns	2 T_{AD}	500Ω	4.5V to 5.5V	-40°C to +85°C	
Up to 600 ksp/s ⁽¹⁾	138.89 ns	12 T_{AD}	500Ω	3.0V to 5.5V	-40°C to +125°C	
Up to 500 ksp/s	153.85 ns	1 T_{AD}	5.0 kΩ	4.5V to 5.5V	-40°C to +125°C	
Up to 300 ksp/s	256.41 ns	1 T_{AD}	5.0 kΩ	3.0V to 5.5V	-40°C to +125°C	

Note 1: External V_{REF-} and V_{REF+} pins must be used for correct operation. See Figure 20-2 for recommended circuit.

Modelo de una entrada de analógica AN_x del conversor A/D.



El MUESTREO realizado por los 4 circuitos S/H puede ser SIMULTÁNEO o SECUENCIAL, como se muestra en la siguiente figura.



Módulos del dsPIC30F4011

Los registros de relacionados con el control de este módulo son:

- **ADCON1: Registro de Control 1.**
 - Habilitación del Conversor A/D.
 - Formato de la conversión (Enteros y fraccionales, con y sin signo).
 - Modo manual o automático del inicio de la conversión (Fuente de Disparo de la conversión).
 - Muestreo simultáneo o secuencial.
 - Inicio manual del muestreo.
 - Indicación de final de conversión.
- **ADCON2: Registro de Control 2.**
 - Configuración del voltaje de referencia del conversor (V_{REFH} y V_{REFL}).
 - Exploración de entradas seleccionadas.
 - Canales (amplificadores S/H) que se convertirán.
 - Generación de interrupciones con respecto al número de muestras-conversión.
 - Multiplexor de entrada utilizado (MUXA o MUXB).
- **ADCON3: Registro de Control 3.**
 - Tiempo de MUESTREO.
 - Selección de la fuente de para la señal de reloj del conversor (Derivada de FCY o de un RC interno)
 - Frecuencia de la señal de reloj para el conversor.
- **ADCHS: Registro de Selección de Entradas a los Canales.**
 - Conexión de las entradas ANx, a las entradas INVERSORAS (-) de los canales 1,2 y 3, para el MUXB.
 - Conexión de las entradas ANx, a las entradas NO INVERSORAS (+) de los canales 1,2 y 3, para el MUXB.
 - Conexión de las entradas ANx, a la entrada INVERSORA (-) del canal 0, para el MUXB.
 - Conexión de las entradas ANx, a la entrada NO INVERSORA (+) del canal 0, para el MUXB.
 - Idem anteriores, para MUXA.
- **ADPCFG: Registro de Configuración de los Puertos.**
 - Permite configurar los pines ANx como entradas analógicas.
- **ADCSSL: Registro de Escaneo de Entradas.**
 - Permite seleccionar qué entradas serán exploradas.
- **ADCBUF0... ADCBUFF: Buffer RAM de Conversión.**
 - Son 16 registros destinados a almacenar el resultado de la conversión.

Referencias Bibliográficas

-  dsPIC30F4011/4012 Data Sheet (DS70135C).
-  Getting Started with MPLAB C for dsPIC and PIC24 (TLS-2130).
-  dsPIC30F Family Reference Manual (DS70046D).
-  16-Bit Language Tools Getting Started (DS70094E).
-  José María Angulo Usategui, «Microcontroladores Avanzados dsPIC», ISBN 84-9732-385-8.
-  José María Angulo Usategui, «dsPIC Diseño Práctico de Aplicaciones», ISBN 84-481-5156-9.
-  Lucio Di Jasio, «Programming 16 bit Microcontrollers in C», ISBN-10: 0-7506-8292-2.
-  O.G.Popa, «Learn Hardware, Firmware and Software Design», ISBN: 0-9735678-7-2
-  Tony Zhang, «Aprendiendo C en 24 Horas», ISBN: 969-444-495-8.
-  MPLAB[®] C Compiler for PIC24 MCUs and dsPIC[®] DSCs user's guide. (DS51284H).
-  Creed Huddleston, «Intelligent Sensor Design Using the Microchip dsPIC», ISBN: 978-0-7506-7755-4